

Izrada istosmjernog uzlaznog pretvarača 12V/ 18V; 20W upravljanog s pomoću UC3843

Filipović, Sara

Undergraduate thesis / Završni rad

2017

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **Josip Juraj Strossmayer University of Osijek, Faculty of Electrical Engineering, Computer Science and Information Technology Osijek / Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:200:839482>

Rights / Prava: [In copyright](#)/[Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2025-01-02**

Repository / Repozitorij:

[Faculty of Electrical Engineering, Computer Science
and Information Technology Osijek](#)



SVEUČILIŠTE JOSIPA JURJA STROSSMAYERA U OSIJEKU

**FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA I
INFORMACIJSKIH TEHNOLOGIJA**

Sveučilišni preddiplomski studij

**IZRADA ISTOSMJERNOG UZLAZNOG
PRETVARAČA 12V/ 18V; 20W UPRAVLJANOG
POMOĆU UC3843N**

Završni rad

Sara Filipović

Osijek, 2017.

SADRŽAJ

1. UVOD.....	2
1.1. Zadatak rada	2
2. IZRADA PRETVARAČA I PODSUSTAVI	3
3. KARAKTERISTIKE INTEGRIRANOG KRUGA UC3843N	8
4. ANALIZA RADA SKLOPA.....	11
4.1 Kontinuirani način rada.....	12
4.1.1. Interval „A“	12
4.1.2. Interval „B“	14
4.2 Diskontinuirani način rada	17
5. TESTIRANJE MAKETE	19
6. ANALIZA POČETNE SCHEME NA OSNOVU SLIČNIH SCHEMA S ISTOM SERIJOM INTEGRIRANIH KRUGOVA.....	21
7. ZAKLJUČAK.....	28
LITERATURA	29
SAŽETAK	30
ABSTRACT.....	31
ŽIVOTOPIS.....	32
PRILOZI	33
Prilog 1: Podatkovna tablica tranzistora BUZ11	34
Prilog 2: Podatkovna tablica diode BYS1045.....	36
Prilog 3: Podatkovna tablica integriranog kruga UC3843N	38

1. UVOD

Završnim radom predstavljen je opis uzlaznog pretvarača napona. Kao osnova rada izrađena je maketa uzlaznog pretvarača napona 12V/18V, 20W upravljanog integriranim krugom UC3843N. Shema pretvarača preuzeta je s web stranice [1]. Nacrt za elektroničku pločicu izrađen je u Eagle-u , dok je sama pločica izrađena na foto oslojenoj jednostranoj bakrenoj pločici pomoću foto postupka. Sve upotrebene komponente bile su lako dobavljive i relativno jeftine.

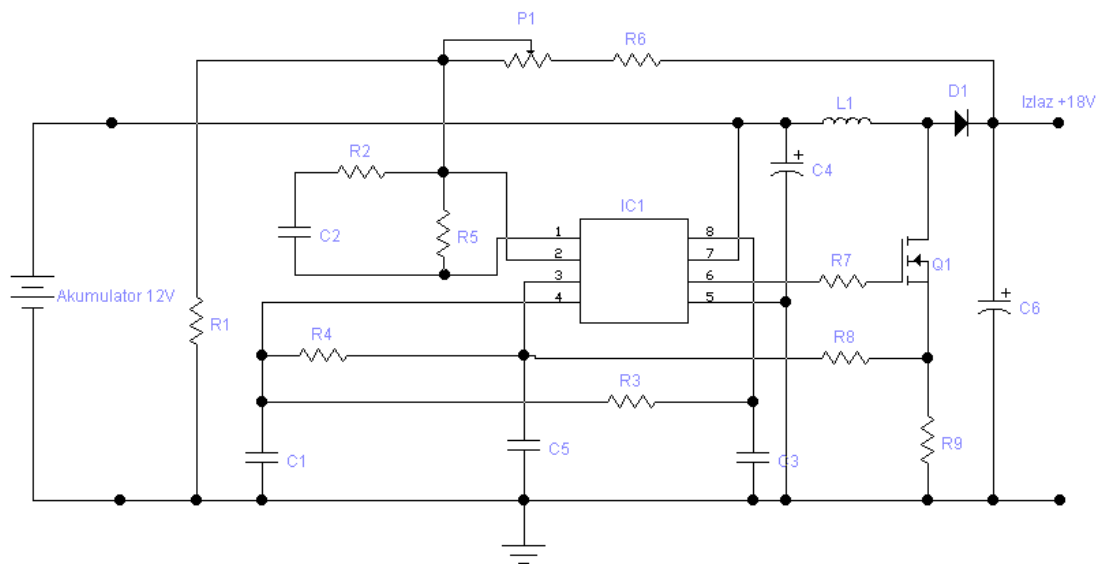
Izrađeni sklop testiran je u laboratoriju. Usporedbom topologije izrađenog pretvarača s pretvaračima sličnih karakteristika, ispravljani su nedostaci koji su uočeni u fazi testiranja sklopa. U radu su dane smjernice za dizajnirane uzlaznog istosmjernog pretvarača, napisane na osnovu usporedbe početne sheme i shema sličnih pretvarača upravljanih s istom serijom integriranih krugova.

1.1. Zadatak rada

Izraditi uzlazni pretvarač 12V/18V, 20W upravljan integriranim krugom UC3843N, te napraviti analizu njegova rada i dati izraditi smjernice za dizajniranje uzlaznog pretvarača na osnovu dizajna sličnih pretvarača upravljanih s UCx84x serijom integriranih krugova.

2. IZRADA PRETVARAČA I PODSUSTAVI

Shema uzlaznog ispravljača preuzeta je sa web stranice [1], a prikazana je na slici 2.1. Ulazni napon sklopa treba biti 12V (akumulator), a izlazni 18V.



Sl. 2.1. Izvorna shema pretvarača

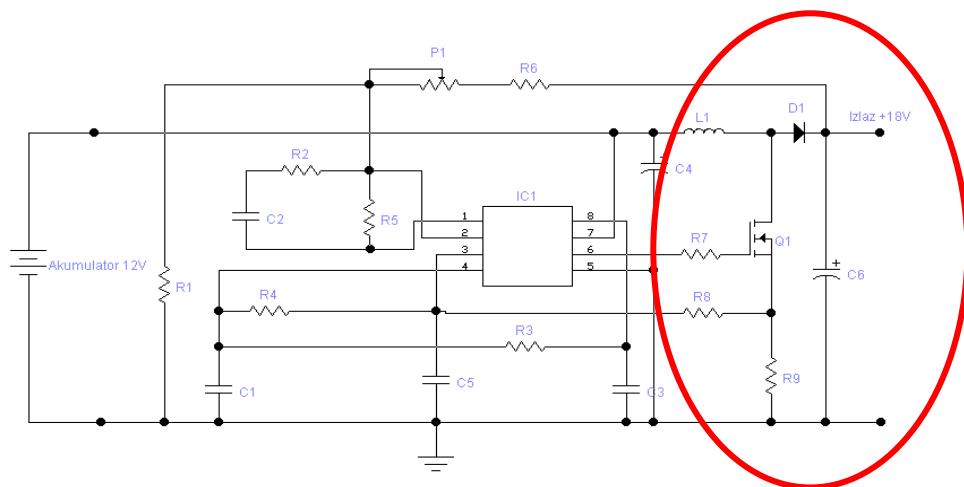
U tablici 2.1 je popis komponenata korištenih za izradu makete, te su navedene njihove okvirne cijene po komadu.

Tab 2.1. Popis komponenti i njihova cijena

Komponente	Pozicija	Komad	Cijena/kom
UC3843N	IC1	1	10 kn
BUZ11	Q1	1	8 kn
BYS1045	D1	1	2.5 kn
Otpornici			
10k	R1,R2,R3	3	0.5 kn
15k	R4	1	0.5 kn
100k	R5	1	0.5 kn
62k	R6	1	1 kn
22k	R7	1	0.5 kn

1k	R8	1	0.5 kn
0.1R/5W	R9	1	2.5 kn
10k	P1	1	3 kn
Kondenzatori			
1n	C1, C5	2	1 kn
10n	C2, C3	2	1 kn
1000u/35V elektrolit	C4,C6	2	2.80 kn
Ostalo			
Zavojnica 20uH	L1	1	10 kn
Priključnice		4	/
Podnožje za integrirani krug		1	2.5 kn
Foto oslojena pločica 30x20 cm		1	72.90 kn
Razvijač FOTO 22g		1	18.90 kn
Vodikov peroksid 200ml		2	16 kn
Solna kiselina 19%, 1L		1	10 kn
		UKUPNO:	171 kn

Kako bi se razumio način rada pretvarača, prije same izrade, bilo je potrebno definirati podsustave pretvarača. Pretvarač se sastoji od dva podsustava, upravljačkog i energetskog. Oba podsustava su prikazana na slici 2.2. Crvenom bojom je označen energetski podsustav.



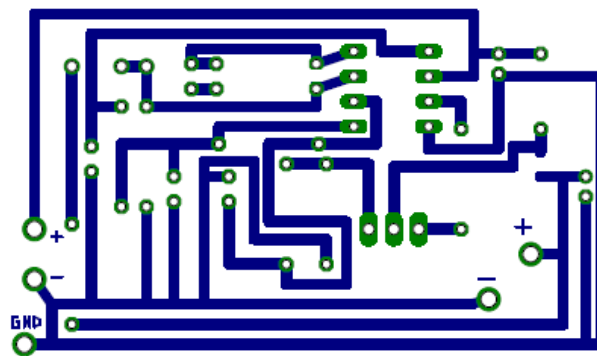
Sl. 2.2 Upravljački i energetski podsustav

Upravljački podsustav se sastoji od otpornika, kondenzatora i integriranog kruga UC3843N koji je ujedno i glavni dio upravljačkog podsustava, a o kojem je više rečeno u 3. poglavlju. U ovom dijelu će se samo naslasiti da, integrirani krug, na 6. nožici daje signale za upravljanje MOSFET-om, te o tom signalu ovisi hoće li pretvarač obavljati traženu funkciju.

Energetski podsustav se sastoji od zavojnice, MOSFET-a i diode. Porast napona na izlazu postiže se pomoću zavojnice $L1$, vrijednosti $22\mu\text{H}$, i njezina svojstva samoinduktivnosti. Zadani integrirani krug daje impuls na MOSFET, $BUZ11$, te ga uključuje. Nakon uključivanja tranzistora struja prolazi kroz zavojnicu i sam tranzistor, pri čemu dolazi do pohrane magnetske energije u zavojnici. Nakon što se tranzistor isključi, magnetska energija zavojnice prenosi se trošilu te na taj način dolazi do porasta izlaznog napona. Zbog toga što su vremenska sklapanja tranzistora kratka, u maketi je upotrebljena brza Shottkyeva dioda oznake $BYS1045$. [1]

Nakon što su definirani podsustavi i način rada pretvarača, mogla je započeti izrada. Prvi korak u izradi pretvarača je izrada tiskane pločice, za što je korišten program za dizajniranje štampanih veza po imeni Eagle. Pri crtanju pločice, posebna pozornost, mora se obratiti na raspored vodova i komponenti, kako bi pločica bila što manja, te na njihovu međusobnu udaljenost i debljinu samih vodova.

Na slici 2.2 je prikazana završna verzija tiskane pločice.



Sl. 2.2. Tiskana pločica ispravljača

Po završetku, tiskana pločica se laserskim printerom ispisuje na prozirnicu nakon čega slijedi postupak osvjetljivanja pločice. Prozirnica se stavlja na pločicu pazeći pri tome kako je okrenuta. Prozirnicu je potrebno pritisnuti prozirnim staklom kako bi se što bolje osvjetlili

vodovi. Za osvjtljivanje je korištena UV lampa. Osvjetljivanje pločice trajalo je približno 10 minuta.

Na slici 2.3 je prikazan postupak osvjtljivanja pločice.

Nakon osvjtljivanja pločice uslijedio je postupak izrade. Pločica je stavljena u otopinu natrijevog hidroksida (NaOH) i vode. U pola litre tople vode stavlja se 22g NaOH u prahu. Pločicu je potrebno uroniti u otopinu i ostaviti je sve dok vodovi ne postanu vidljivi. Ovim postupkom skida se foto-lak s pločice. Nakon skidanja foto-laka, pločica se stavlja u otopinu solne kiseline (HCl) i vodikovog peroksida (H_2O_2) dok otopina ne nagrize sav suvišan bakar. Proces jetkanja tj. skidanja suvišnog bakra, nema fiksno trajanje, nego ovisi o veličini pločice te količini bakra koju je potrebno ukloniti. Nakon jetkanja, pločica je ispirana vodom te ju je bilo potrebno dodatno očistiti acetonom, kako bi se skinule preostale nečistoće i eventualni zaostali sloj laka na vodovima.

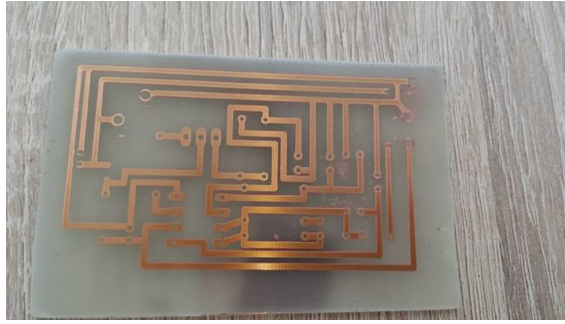
Proces jetkanja pločice je prikazan na slici 2.4., a na slici 2.5 izgled pločice nakon jetkanja.



Sl. 2.3. Osvjetljivanje pločice

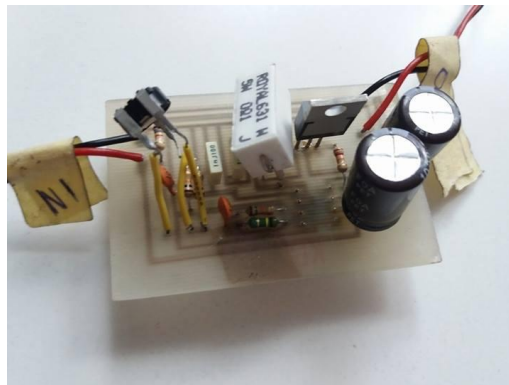


Sl 2.4. Jetkanje pločice

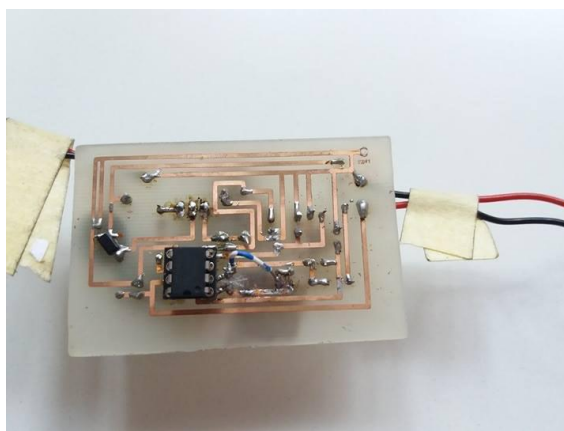


Slika 2.5. Izgled pločice nakon jetkanja

Sljedeći korak u izradi je bušenje rupa za komponente. Svrkla za bušenje odabiru se ovisi o veličini nožica komponenti. Posljednji korak u izradi pločice je lemljenje. U ovom koraku potrebno je paziti da ne dođe do kratkog spoja. Također treba obratiti pažnju na upravljačke vodove koji su posebno osjetljivi na prekomjerno zagrijavanje tijekom lemljenja, odnosno toplina se teže odvodi s mjesta zagrijavanja, što za rezultat može imati otpadanje kontakata ili dijela samih vodova. Na slikama 2.6. i 2.7. je prikazan je konačan izgled makete.



Sl 2.6. Maketa uzlaznog pretvarača (prednja strana)

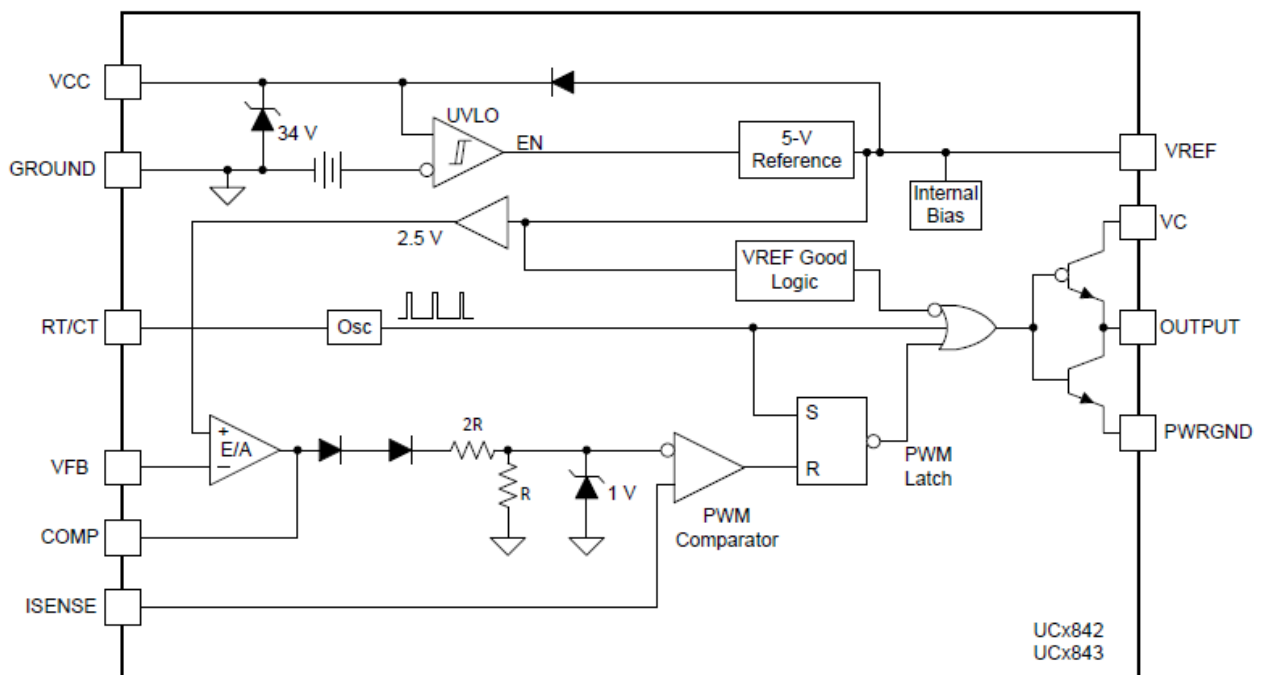


Sl 2.7 Maketa uzlaznog pretvarača (stražnja strana)

3. KARAKTERISTIKE INTEGRIRANOG KRUGA UC3843N

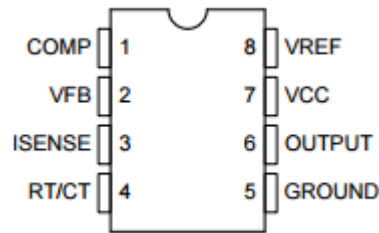
Ucx84x serija upravljivijih integriranih krugova pruža značajke potrebne za primjenu u povezivanju izmjeničnih i istosmjernih te istosmjernih i istosmjernih sustava, pri čemu se upravlja fiksnom frekvencijom i malim brojem pasivnih komponenti.

Od sklopova za zaštitu, ova serija krugova sadrži podnaponsko isključivanje (*UVLO* – engl. *Undervoltage Lockout*) i ograničavanje struje. Unutarnja shema integriranog kruga prikazana je na slici 3.1 te se mogu uočiti sljedeći podsklopovi: histerezni komparator (*UVLO*), izvor 5 V napona (*5-V Reference*), naponska logika, oscilator pilastog napona (*Osc*), digitalni sklopovi, pojačalo povratne veze, komparator pulsno-širinske modulacije (*PWM* – engl. *Pulse Wide Modulation*) te izlazni tranzistor.



SI 3.1 Unutarnja shema za UCx842 i UCx843 [4]

Na slici 3.3 vidljiv je raspored nožica korištenog integriranog kruga.



SI 3.2 Raspored nožica [4]

U tablici 3.1 dan je opis funkcija svake pojedine nožice. [4]

Tab 3.1 Funkcije nožica

Naziv nožice	Broj nožice	Funkcija
COMP	1	Kompenzacija pojačala za indicaciju pogreške. Spajaju se vanjske kompenzacijske komponente..
GROUND	5	Masa.
ISENSE	3	Nožica za detekciju struje na ulaznoj strani. Spaja se na otpor malog iznosa tzv. shunt.
OUTPUT	6	Daje upravljačke signale na upravljački priključak MOSFET-a.
RT/CT	4	Oscilator fiksne frekvencije koja je određena otporom R_{RT} , spojenim na VREF, i kapacitetom C_{CT} , spojenim na GROUND.
VCC	7	Analogni ulaz koji osigurava napajanje uređaju.
VFB	2	Invertirajući ulaz za unutarnje pojačalo pogreške. VFB ujedno predstavlja povratnu naponsku vezu s izlaza pretvarača.
VREF	8	5V-ni referentni napon. Osigurava struju za punjenje kondenzatora oscilatora preko shunt-a.

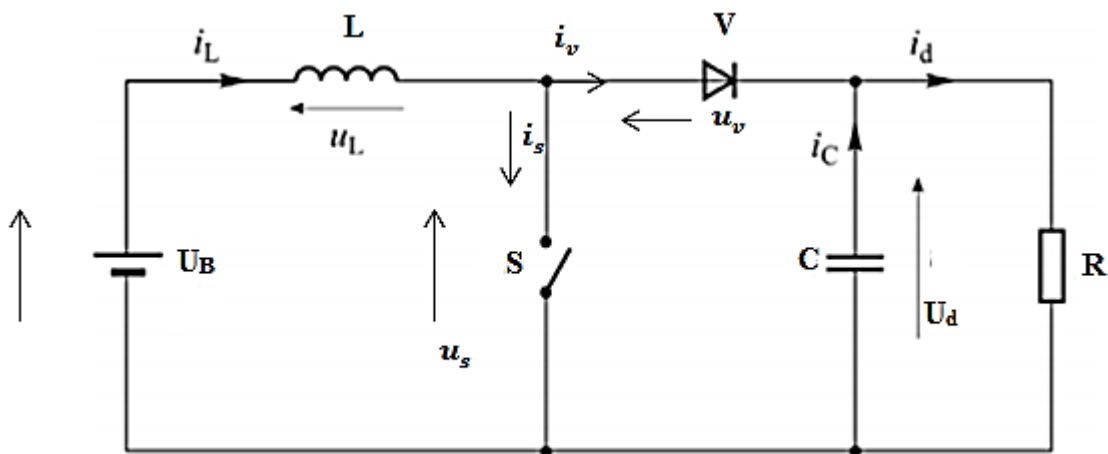
Glavne razlike između članova ove serije integriranih krugova su razine podnaponske zaštite, prihvatljivi raspon temperature okoline, te maksimalni iznos radnih sati. [4] U tablici na slici 3.3 vidljive su razlike za članove Ucx84x serije integriranih krugova.

UVLO		TEMPERATURE RANGE	MAX DUTY CYCLE
TURNON AT 16 V TURNOFF AT 10 V SUITABLE FOR OFF-LINE APPLICATIONS	TURNOFF AT 8.4 V TURNOFF AT 7.6 V SUITABLE FOR DC-DC APPLICATIONS		
UC1842	UC1843	-55°C to 125°C	Up to 100%
UC2842	UC2843	-40°C to 85°C	
UC3842	UC3843	0°C to 70°C	
UC1844	UC1845	-55°C to 125°C	Up to 50%
UC2844	UC2845	-40°C to 85°C	
UC3844	UC3845	0°C to 70°C	

Sl. 3.3 Razlike za pojedine članove proučavane serije integrirani krugova [4]

4. ANALIZA RADA SKLOPA

U analizi rada pretvarača koristiti će se topologija uzlaznog istosmjernog pretvarača. U osnovnoj topologiji, analiza se vrši samo nad energetske dijelom pretvarača, dok se upravljački dio zanemaruje. Tranzistor je modeliran pomoću strujno jednosmjerne, punoupravljljive sklopke, a dioda je modelirana idealnom diodom. Oba ventila imaju dva stanja, stanje vođenja i stanje nevođenja. Pretpostavka pri analizi pretvarača je da je kapacitet C toliko velik da je izlazni napon, U_d , konstanta. [3]



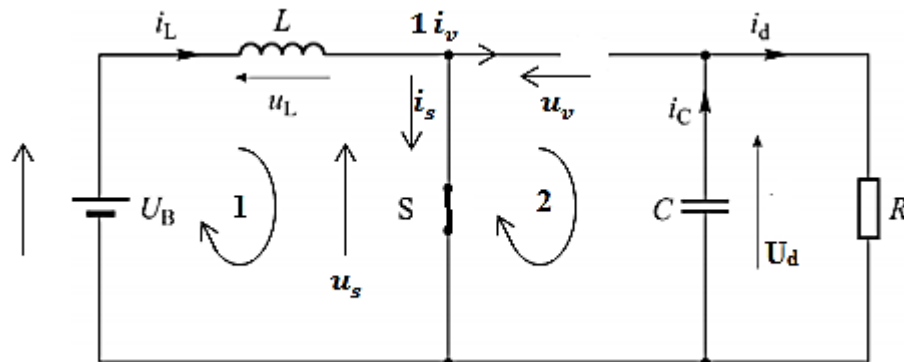
Sl 4.1. Nadomjesna shema istosmjernog uzlaznog pretvarača

Analiza se provodi samo za ustaljena stanja i to u dva intervala. Interval „A“ kada vodi samo sklopka S , a dioda V ne vodi, te interval „B“ kada vodi dioda V a sklopka S ne vodi. U ovisnosti o valnom obliku struje induktiviteta, razlikuje se kontinuirani i diskontinuirani način rada. U kontinuiranom načinu rada struja induktiviteta, tijekom cijelog perioda rada, ima vrijednost veću od nule, dok u diskontinuiranom načinu rada postoji vremenski interval unutar periode rada u kojemu je struja induktiviteta jednaka nuli.

4.1 Kontinuirani način rada

4.1.1. Interval „A“

Interval „A“ započinje u trenutku $t=0$ kada je dan impuls za uklapanje sklopke S. U ovom periodu dioda ne vodi, budući da uvjeti za njezino provođenje nisu ispunjeni. Zbog toga je sklopka za interval „A“ modelirana kratkim spojem, a dioda praznim hodom. [3]



Sl 4.2. Nadomjesna shema istosmjernog uzlaznog pretvarača u intervalu „A“ [3]

Za nadomesnu shemu sa slike 4.2. mogu se postaviti dva Kirchoffova zakona za napone i jedan Kirchoffov zakon za struje.

KZN:

$$1 \quad U_B = u_L + u_s \quad (4-1)$$

$$2 \quad u_s = u_v + U_d \quad (4-2)$$

KZS:

$$i_L = i_s + i_v \quad (4-3)$$

Budući da sklopka S vodi tj. zatvorena je, pad napon na sklopki S jednak je nuli. Dioda ne vodi tj. ventil je otvoren pa je struja kroz nju jednaka nuli.

$$u_s = 0V \quad (4-4)$$

$$i_v = 0A \quad (4-5)$$

Uvrštavanjem relacije (4-4) u jednadžbu (4-1) dobiva se sljedeća jednadžba:

$$U_B = u_L \quad (4-6)$$

Konstitutivna relacija za induktivitet glasi:

$$u_L = L \frac{di_L}{dt} \quad (4-7)$$

Uvrštavanjem konstitutivne relacije za induktivitet u jednadžbu (4-6) dobiva se sljedeća jednadžba:

$$U_B = L \frac{di_L}{dt} \quad (4-8)$$

Integriranjem jednadžbe (4-8) po vremenu dobiva se izraz za struju izvora i_L tijekom intervala „A“

$$i_L = \frac{U_B}{L} t + i_L(0) \quad (4-9)$$

gdje je $i_L(0) = I_0$ početna vrijednost struje induktiviteta. Početna vrijednost struje induktiviteta pojavljuje se zbog toga što se analiza radi za ustaljeno stanje i što pretvarač radi u kontinuiranom režimu rada.

Stuja koja teče kroz zatvorenu sklopku određuje se na osnovu relacija (4-3) i (4-5):

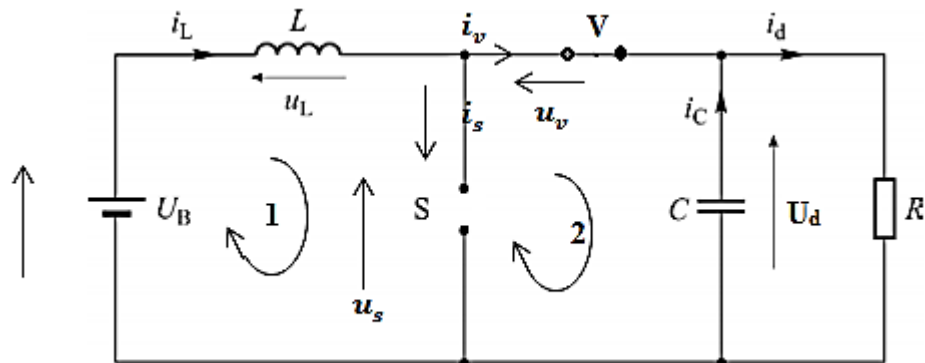
$$i_L = i_S \quad (4-10)$$

Napon na diodi određuje se iz relacija (4-2) i (4-4):

$$u_v = -U_d \quad (4-11)$$

4.1.2. Interval „B“

U intervalu „B“, vodi dioda, a sklopka S je u praznom hodu tj. ne vodi.



Sl 4.3. Nadomjesna shema istosmjernog uzlaznog pretvarača u intervalu „B“ [2]

Za nadomesnu shemu sa slike 4.3. mogu se postaviti dva Kirchoffova zakona za napone i jedan Kirchoffov zakon za struje.

KZN:

$$1 \quad U_B = u_L + u_S \quad (4-12)$$

$$2 \quad u_S = u_V + U_d \quad (4-13)$$

KZS:

$$i_L = i_S + i_V \quad (4-14)$$

Budući da dioda V vodi, pad napon na diodi jednak je nuli. Sklopka S ne vodi tj. ventil je otvoren pa je struja kroz nju jednaka nuli.

$$u_V = 0V \quad (4-15)$$

$$i_S = 0A \quad (4-16)$$

Uvrštavanjem relacije (4-15) u jednačbu (4-13) dobiva se sljedeća jednačba:

$$u_S = U_d \quad (4-17)$$

$$U_B = u_L + U_d \quad (4-18)$$

Konstituirajuća relacija za induktivitet glasi:

$$u_L = L \frac{di_L}{dt} \quad (4-19)$$

Uvrštavanjem konstituirajuće relacije za induktivitet u jednačinu (4-18) dobiva se sljedeća jednačina:

$$U_B = L \frac{di_L}{dt} + U_d \quad (4-20)$$

Integriranjem jednačine (4-20) po vremenu dobiva se izraz za struju izvora i_L tijekom intervala „B“

$$i_L = \frac{U_b - U_d}{L} (t - \alpha T) + i_L(\alpha T) \quad (4-21)$$

gdje je $i_L(\alpha T) = I_1$ početna vrijednost struje induktiviteta u intervalu „B“, a α je faktor vođenja .

$$\alpha = \frac{T_s}{T} \quad (4-22)$$

T_s je sklopna perioda, a T vrijeme vođenja.

Napon na sklopki S iskazan je u relaciji (4-17):

$$u_s = U_d$$

A struja na diodi određuje se iz relacija (4-14) i (4-16) :

$$i_v = i_L \quad (4-23)$$

Budući da je srednja vrijednost napona na induktivitetu u periodičkom režimu rada jednaka nuli, za valni oblik napona prikazan na slici 4.4 vrijedi:

$$\alpha U_b T = (1 - \alpha) (U_d - U_b) T \quad (4-24)$$

Iz jednačine (4-24) dobiva se upravljačka karakteristika uzlaznog pretvarača:

$$\frac{U_d}{U_b} = \frac{1}{1 - \alpha} \quad (4-25)$$

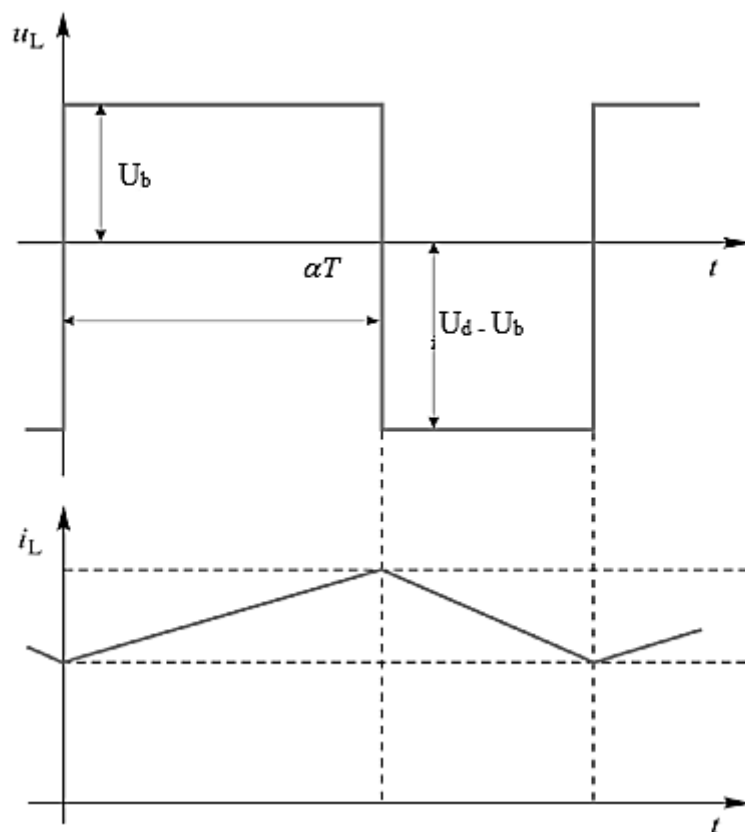
Iz upravljačke karakteristike vidljivo je kako odrediti vrijeme vođenja sklopke T_s u zadanom periodu T , a da se prilagode i povežu izvor i trošilo različitih napona.

Tako se naprimjer za ulazni napon od 12V i izlazni napon od 18V očekuje faktor vođenja u iznosu $\alpha = \frac{1}{3}$.

$$\frac{18}{12} = \frac{1}{1 - \alpha}$$

$$1 - \alpha = \frac{12}{18}$$

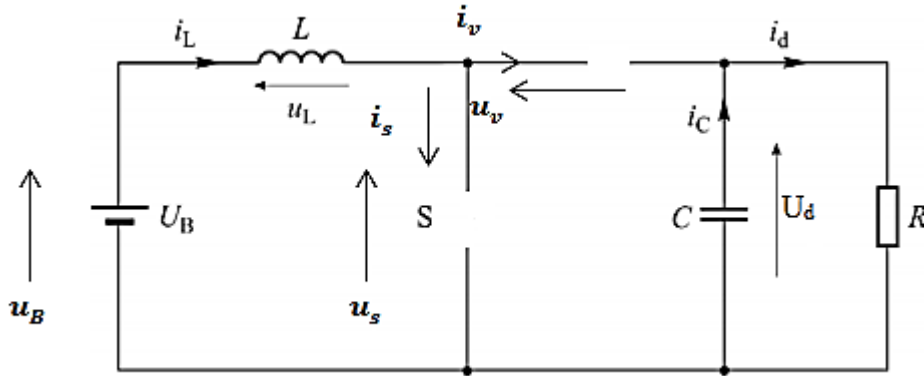
$$\alpha = 1 - \frac{12}{18} = \frac{1}{3}$$



Sl 4.4. Valni oblik napona i struje induktiviteta u kontinuiranom načinu rada

4.2 Diskontinuirani način rada

U diskontinuiranom načinu rada uz vremenske intervale „A“ i „B“, opisane u prethodnom dijelu rada, pojavljuje se i vremenski interval „C“. Tijekom tog vremenskog intervala struje induktiviteta jednaka je nuli. Interval „C“ započinje padom struje diode na nulu, a završava ponovnim uključenjem sklopke S . [2]



4.5. Nadomjesna shema istosmjernog uzlaznog pretvarača u intervalu „C“

KZN:

$$1 \quad U_B = u_L + u_S \quad (4-26)$$

$$2 \quad u_S = u_V + U_d \quad (4-27)$$

KZS:

$$i_L = i_S + i_V \quad (4-28)$$

Budući da ni dioda V ni sklopka S ne vode tj. oba ventila su otvorena struja kroz njih jednaka je nuli.

$$i_V = 0A \quad (4-29)$$

$$i_S = 0A \quad (4-30)$$

Uvrštavanjem relacija (4-29) i (4-30) u jednadžbu (4-28) dobiva se sljedeća jednadžba:

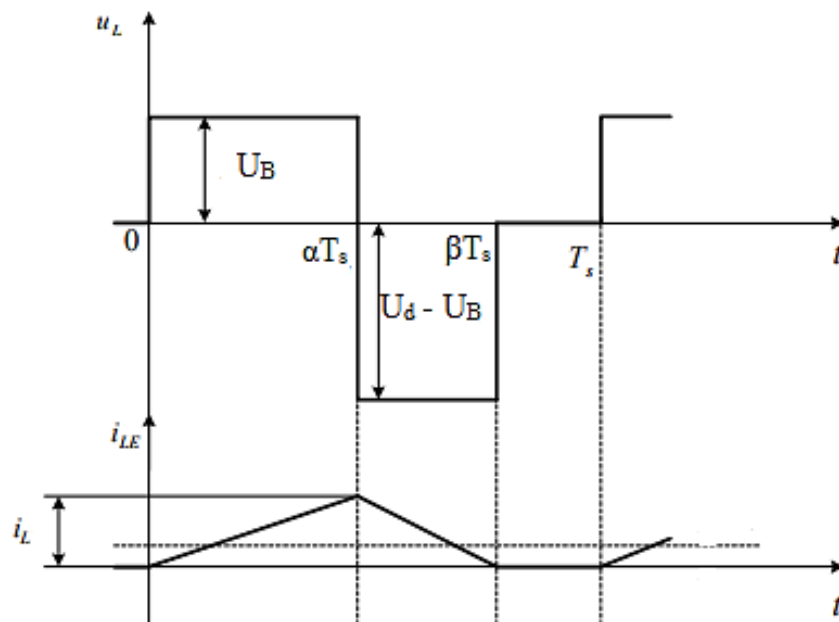
$$i_L = 0A \quad (4-31)$$

Konstitutivna relacija za induktivitet glasi:

$$u_L = L \frac{di_L}{dt} \quad (4-32)$$

Uvrštavanjem izraza (4-31) u jednadžbu (4-32) slijedi:

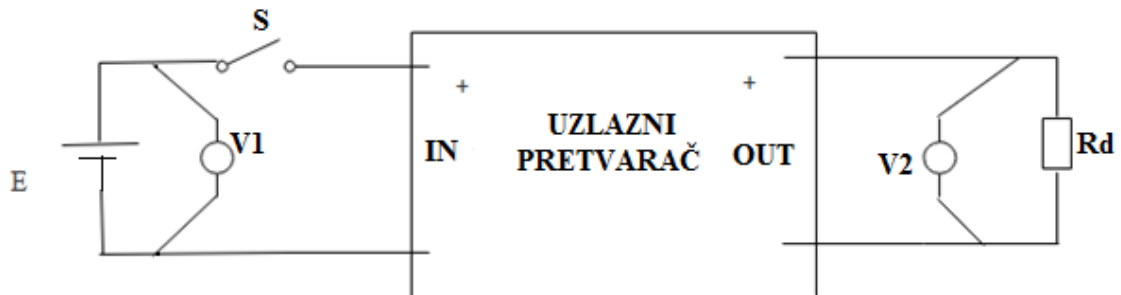
$$u_L = 0V \quad (4-32)$$



Sl 4.6. Valni oblik napona i struje induktiviteta u diskontinuiranom načinu rada

5. TESTIRANJE MAKETE

Nakon što je sklop izrađen, testiran je u laboratoriju. Pri prvom testiranju maketa je spojena prema shemi na slici 5.1.



Sl 5.1 Shema za testiranje sklopa

Voltmetar *V1* pokazuje ulaznu vrijednost napona, a voltmetar *V2* izlaznu vrijednost. Budući da je riječ o uzlaznom pretvaraču napon, napon na izlazu mora biti veći od ulaznog napona.

Nakon uključivanja izvora i namještanja ulaznog napona, na izlazu nije došlo do povećanja napona tj. voltmetar *V2* pokazivo je istu vrijednost napona kao na ulazu. Ponovno su provjereni spojevi komponenata kako bi se uklonila mogućnost pogreške pri spajanju, te se dalo zaključiti da sklop ne funkcioniše na očekivani način.

Sljedeći korak u otkrivanju problema pri radu bilo je testiranje ispravnosti pojedinih komponenti pretvarača. Budući da najveću ulogu u radu imaju integrirani krug, tranzistor i dioda, to su bile prve komponente koje su provjeravane.

Provjerama karakterističnim za pojedinu komponentu, utvrđeno je da su tranzistor i dioda, kao i ostali upotrebljavani elementi bili su ispravni, a na integriranom krugu je utvrđeno da izlazni napon na šestoj nožici (*OUTPUT*) nije dovoljan te da ne daje impuls za rad tranzistora. Sljedeći logičan korak bio je zamjena integriranog kruga, pod pretpostavkom da je isti oštećen tijekom izrade ili tijekom spajanja na pločicu. Unatoč zamjeni integriranog kruga, pretvarač ponovno nije proradio.

Nakon što je ustvrđena ispravnost svih komponenti sklopa, provjera ispravnosti obavljala se na samoj pločici. Bilo je potrebno provjeriti da li je tijekom izrade pločice i lemljenja komponenti na pločicu došlo do kratkog spoja između vodova ili do oštećenja samog voda.

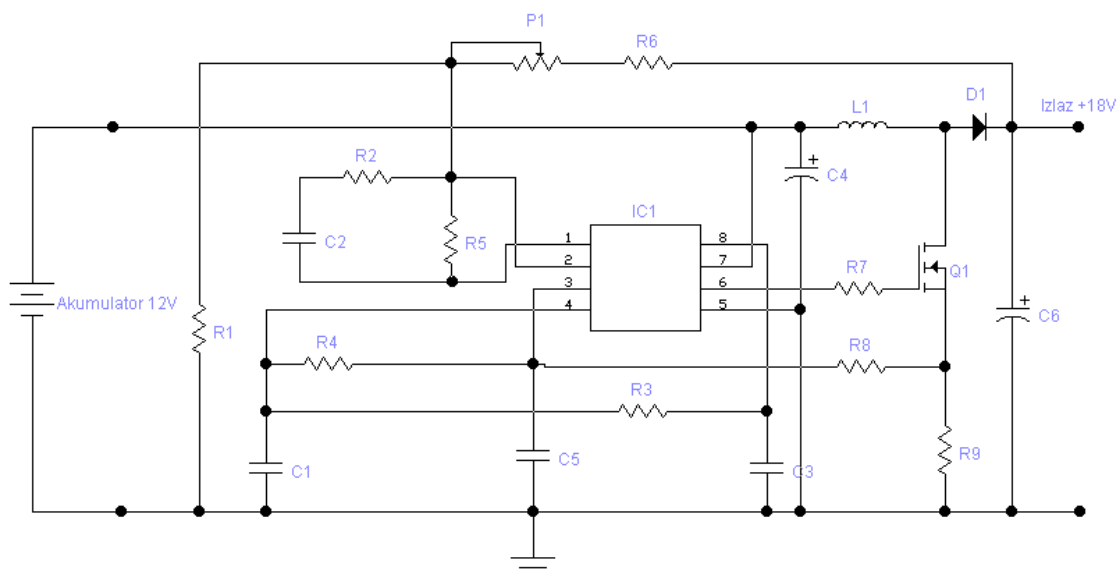
Detaljnou analizom vodova utvrđeno je da su svi vodovi ispravni, a sumnjivi lemovi su uklonjeni i ponovljen je postupak lemljenja. Pri ponovljenom testiranju, sklop i dalje nije obavljao zadanu funkciju.

Budući da je sumnja, na sve standardne pogreške pri izradi makete, otklonjena preostalo je još detaljno analizirati početnu shemu spoja.

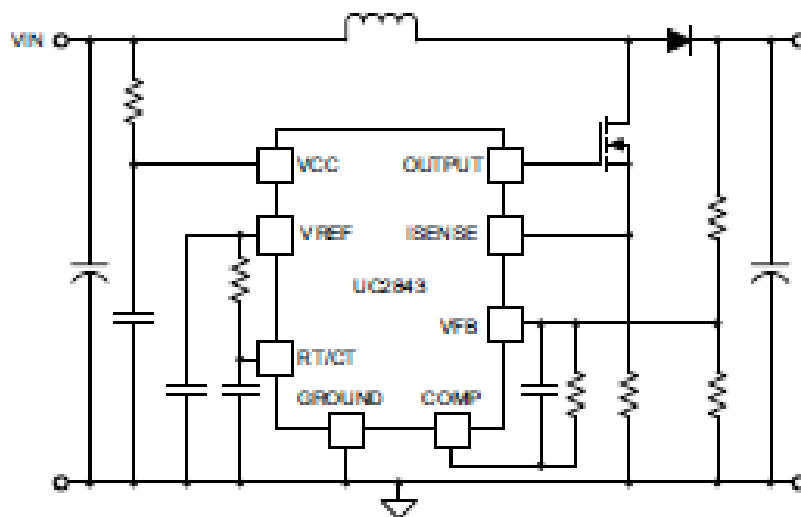
Kako bi se mogla provesti analiza početne sheme bilo je potrebno pronaći sheme sličnih spojeva u kojima je korišten integrirani krug iz „obitelji“ Ucx84x, te usporediti njihovu topologiju s topologijom početne sheme.

6. ANALIZA POČETNE SCHEME NA OSNOVU SLIČNIH SCHEMA S ISTOM SERIJOM INTEGRIRANIH KRUGOVA

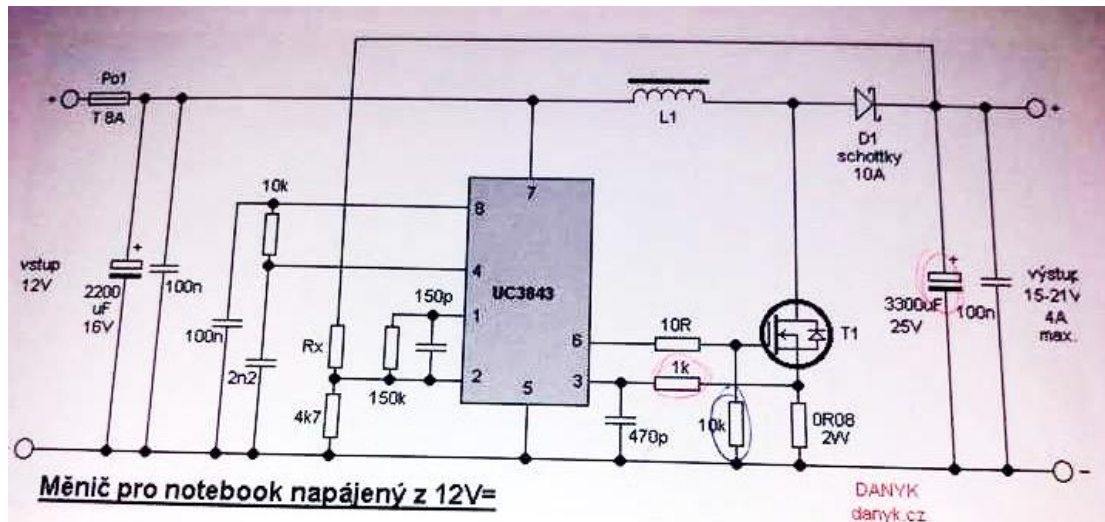
Za provedbu analize početne sheme pronađene su dvije sheme uzlaznih pretvarača. U shemi na slici 5.2 korišten je integrirani krug UC2843, a u shemi na slici 5.3 integrirani krug UC3843 isto kao i u početnoj shemi.



Sl. 5.1 Početna shema pretvarača



Sl. 5.2 Najčešća topologija uzlaznog pretvarača s integriranim krugom UC2843

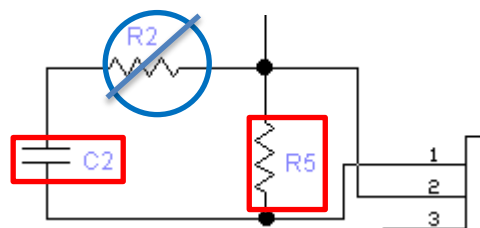


Sl 5.3 Uzlazni pretvarač 12V/21V pretvarač upravljan s UC3843N

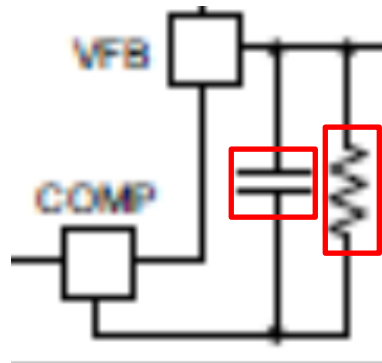
Analiza početne sheme provedena je tako da su se uspoređivale komponente na pojedinim nožicama integriranih krugova. Budući da pretvarač na početnoj shemi i pretvarač na shemi sa slike 5.3 imaju jednak napon na ulazu, a vrlo malu razliku u izlaznom naponu uspoređene su i brojčane vrijednosti korištenih komponentata.

U nastavku poglavlja prvo su navedene razlike u topologiji, uočene uspoređivanjem shema, a zatim razlike u vrijednostima upotrebljenih komponenti.

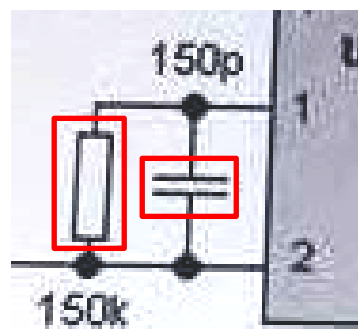
Ukoliko se promotre slike 5.5 i 5.6, može se uočiti kako se na nožicama 1 (*COMP*) i 2 (*VFB*) integriranog kruga, nalazi paralelni spoj kondenzatora i otpornika. Na slici 5.4, vidljivo je kako se u seriji s kapacitetom pronalazi još i otpor *R2*. Budući da paralelni spoj otpora predstavlja naponsko pojačalo, dolazi do porasta napona na 2. nožici (*VFB*) što dovodi do stalne nestabilnosti kruga. Na osnovu tog zaključka, te na osnovu shemama na slici 5.2 i slici 5.3, kao i preporuka iz podatkovne tablice, dane u prilogu 3, izbačen je otpornik *R2*. Preporučuje se da kapacitet *C2* ima što manju vrijednost, kako bi se mogla postići veća stabilnost kruga.



Sl. 5.4 Komponente na 1. i 2. nožici integriranog kruga početne sheme



Sl. 5.5 Komponente na 1. i 2. nožici integriranog kruga sheme sa slike 5.2



Sl. 5.6 Komponente na 1. i 2. nožici integriranog kruga sheme sa slike 5.3

Ako se promotri slika 5.8, koja predstavlja najčešću topologiju uzlaznog pretvarača s integriranim krugom Ucx84x, može se uočiti kako na 3. nožici (*ISENSE*) ne sadrži ni jednu komponentu, dok na 4. nožici (*Rt/Ct*) sadrži otpornik i kapacitet. Razlog zbog kojeg se na trećoj nožici ne nalaze komponente je taj, što je ova shema općenita shema za uzlazni pretvarač, a komponente na pojedinim nožicama ovise o naravi samog pretvarača. Bitno je uočiti da se 3. nožica nalazi u seriji s otpornikom tzv. shunt-om.

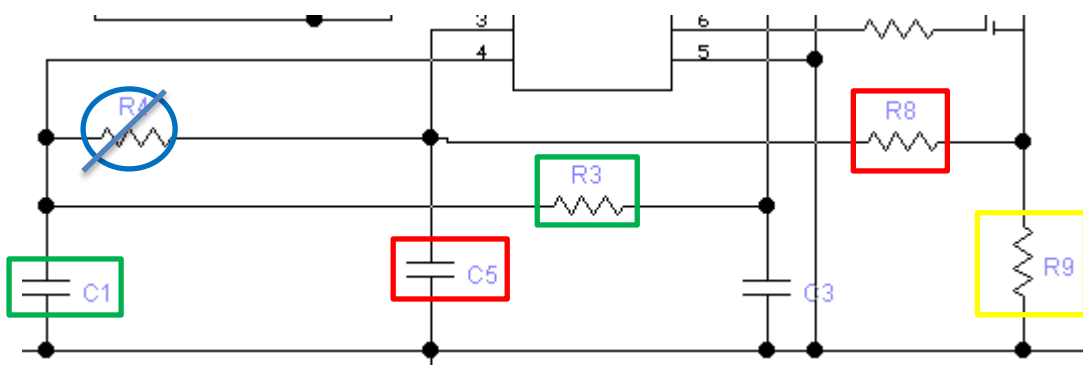
Na slici 5.9 prikazane su komponente 3. i 4. nožice uzlaznog pretvarača 12V/21V. Vidljivo je da se na 3. (*ISENSE*) nožici nalazi paralelni spoj otpora i kapaciteta, te se otpor na 3. nožici spaja na otpor malog iznosa, *R9*. Na 4. nožici (*RT/Ct*) također se nalazai spoj kapaciteta i otpora. Budući da ovaj pretvarač imas koro identične ulazne i izlazne vrijednosti kao pretvarač koji je izrađen, komponente na 3. nožici bi trebale biti iste.

Proučavajući sliku 5.7 vidi se da su komponente na 3. nožici jednake kao na shemi sa slike 5.9, dok se razlika pronalazi na 4. nožici. Kod izvorne sheme postoji otpor na 4. nožici, *R4*, koji povezuje 3. i 4. nožicu, odnosno koji je u seriji s otporom *R8*. Naime, prema

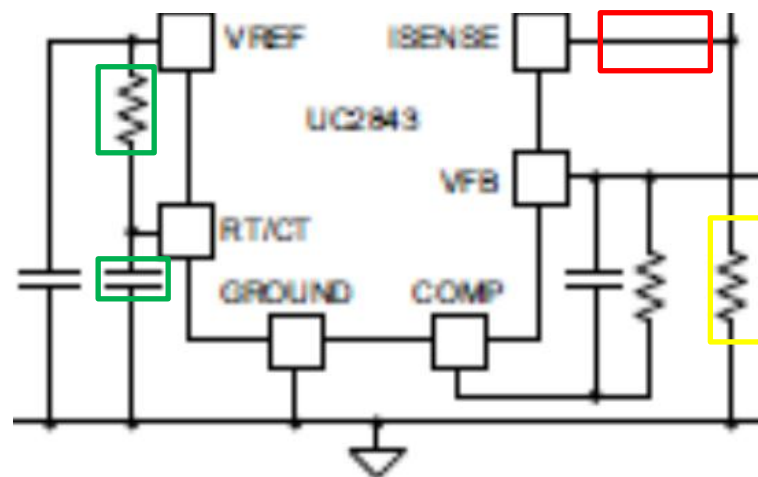
preporuci proizvođača na nožicu 3 se spaja shunt, dodavanjem otpora $R4$ koji je uz to još spojen na nožicu 4, može doći do poremećaja u radu oscilatora te se zbog toga ova komponenta smatra smetnjom pri radu.

Legenda:

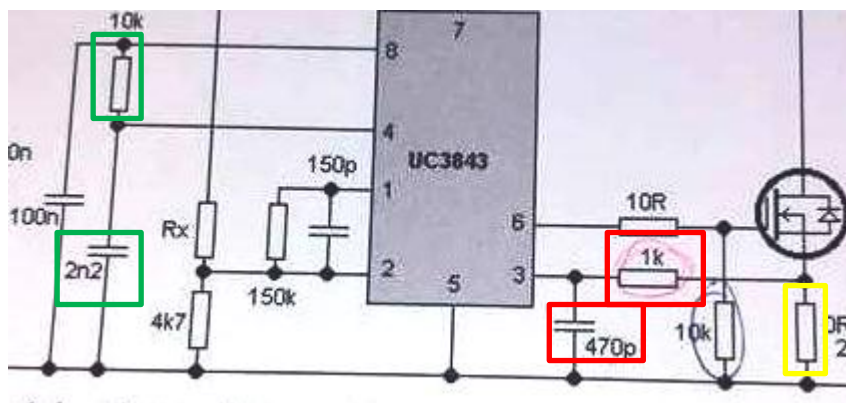
- Komponente na 3. nožici
- Komponente na 4. nožici
- Otpornik male vrijednosti tzv. shunt



Sl. 5.7 Komponente na 3. i 4. nožici integriranog kruga početne sheme

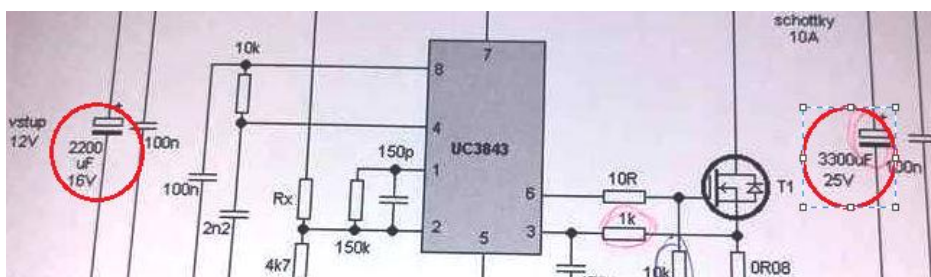


Sl. 5.8 Komponente na 3. i 4. nožici integriranog kruga sheme sa slike 5.2

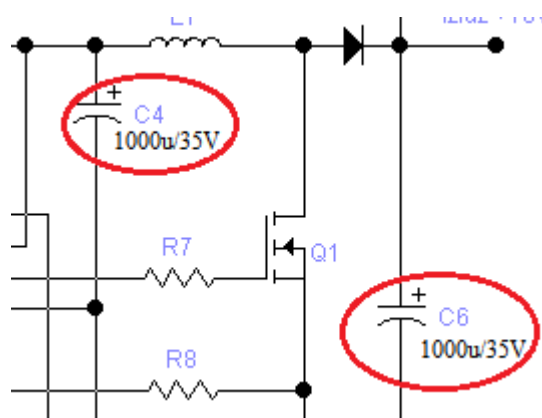


Sl. 5.9 Komponente na 3. i 4. nožici integriranog kruga sheme sa slike 5.3

U nastavku je dana usporedba vrijednosti komponenti sheme sa slike 5.3 i početne sheme. Kako je navedeno na početku poglavlja, ulazne i izlazne vrijednosti izrađenog pretvarača i pretvarača sa slike 5.3 približno jednake, (izrađeni pretvarač 12V/18V, pretvarač sa slike 5.3 12V/21V), pretpostavlja se da im komponente trebaju imati približno jednake vrijednosti. Izuzetak su komponente koje upravljaju radom MOSFET-a, budući da nije poznato koji MOSFET je korišten u pretvaraču sa slike 5.3.

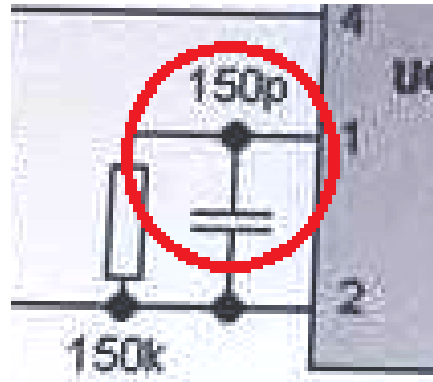


Sl. 5.10. Vrijednosti ulaznog i izlaznog kondenzatora sheme sa slike 5.3

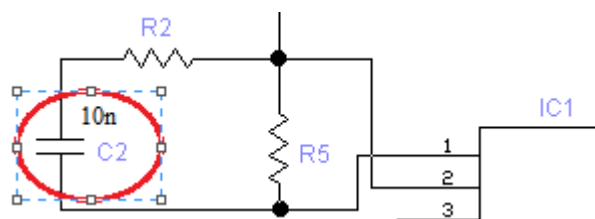


Sl. 5.11. Vrijednosti ulaznog i izlaznog kondenzatora početne sheme

Ukoliko se usporede ulazni i izlazni kondenzatori početne sheme i sheme sa slike 5.3 može se uočiti da se su na obje sheme upotrebljeni elektrolitski kondenzatori. Na početnoj shemu ulazni i izlazni kapacitet imaju jednaku vrijednost, $1000\mu\text{F}/35\text{V}$. Na osnovu toga, pretpostavlja se da bi ulazni i izlazni kondenzatori izrađenog pretvarača trebali imati vrijednost: $C4=2200\mu\text{F}/16\text{V}$ i $C6=3300\mu\text{F}/25\text{V}$.



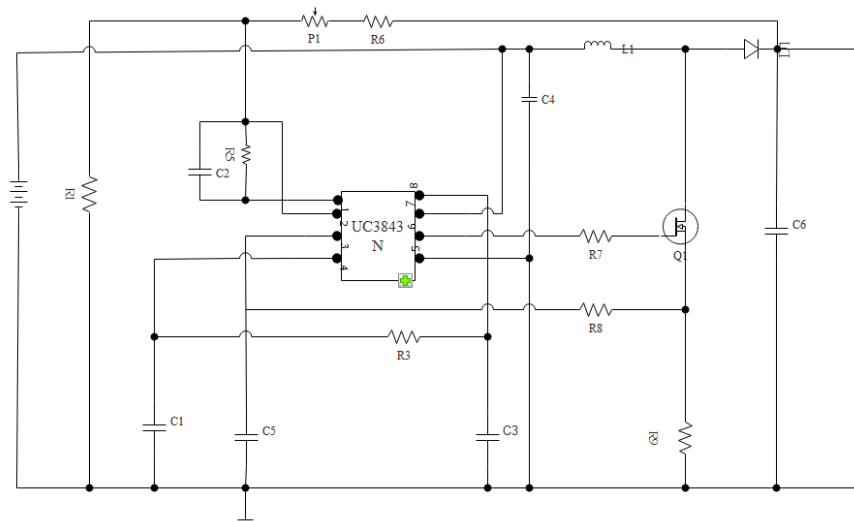
Sl. 5.10. Vrijednost kondenzatora sa sheme sa slike 5.3



Sl. 5.11. Vrijednost kondenzatora s početne sheme

Kako je pethodno navedeno, na osnovu podatkovne tablice iz priloga 3, zahtijeva se da kondenzator ima što manju vrijednost. Ukoliko se usporede vrijednosti kondenzatora na slici 5.10 i kondenzatora na slici 5.11, vidljivo je da je na slici 5.10 kondenzator manje vrijednosti što znači da više zadovoljava tražene karakteristike. Zbog navedenih činjenica, vrijednost kondenzatora $C2$ je promijenjena, te nova pretpostavljena vrijednost iznosi 100 pF , tj 0.1 nF .

Na osnovu svi provedenih usporedbi, dobivena je nova shema za izrađeni pretvarač kao i nova tablica vrijednosti komponenata. U konačnici su načinjene sljedeće promjene na izvornoj shemi: uklonjene su dvije komponente, otpori $R2$ i $R4$, promjenjene su vrijednosti ulaznog i izlaznog kondenzatora, te kondenzatora $C2$.



Sl 5.14 Ispravljena shema spoja

Tab 5.1 Ispravljene vrijednosti komponenti

ELEMENT(oznaka ili vrijednost)	POZICIJA
UC3843N	IC1
BUZ11	Q1
BYS1045	D1
10 k	R1
10 k	R3
100 k	R5
62 k	R6
22 k	R7
1 k	R8
0,1 R/5 W	R9
10 k	P1
1 n	C1
100 p	C2
10 n	C3
2200 μ F/16 V	C4
1 n	C5
3300 μ F/25 V	C6
22 μ H	L1

7. ZAKLJUČAK

Izrada makete nekog elektroničkog sklopa vrlo je opsežan i zatjevan posao, te zahtijeva dosta različitog predznanja iz područja elektronike i energetske elektronike. Sama izrada makete zahtijeva poznavanje rada u nekom od programa za crtanje tiskanih veza, postupak izrade pločice kao i vještinu lemljenja i spajanja komponenti na pločicu. Obzirom na sva potrebna znanja, izrada makete predstavlja vrlo korisno iskustvo.

Prije samog procesa izrade makete, potrebno je provesti detaljnu analizu same sheme, komponenti i načina funkcioniranja sklopa. Prilikom izrade proučavanog sklopa učinjen je propust u samom početku izrade. Početna shema nije detaljno provjerena i nisu postavljene točne pretpostavke za njezino funkcioniranje, što je na koncu dovelo do toga da sklop nije obavljao željenu funkciju.

Ukoliko pak dođe do situacije da sklop ne funkcionira, potrebno je provesti sve korake za provjeru i otklanjate sumnji. Uvijek se kao prvi korak provjerava ispravnost pojedinih komponenti makete, budući da se one prilikom spajanja na pločicu vrlo često mogu oštetiti. Ukoliko se ustvrdi neispravnost nekog od elemenata isti je potrebno zamijeniti, te ponoviti postupak testiranja. U slučaju da su sve komponente ispravne, a sklop i dalje ne obavlja traženu funkciju, potrebno je provjeriti samu pločicu – vodove, lemове ,moguća oštećenja ili postojanje kratkih spojeva.

Nakon što se otklone mogućnosti fizičkih pogreški, potrebno je krenuti u topološku analizu sklopa. Topološka analiza najbolje se provodi tako da se početna shema uspoređi sa sličnim sklopovskim topologijama. U slučaju odabranog pretvarača početna shema uspoređena je s dvije slične topologije te su pretpostavljene pojedine pogreške na izvornoj shemi. Na osnovu njih, preporučena je nova shema pretvarača te su zadane nove vrijednosti komponenti.

Kako bi se izbjegle slične situacije, najbolje je uzimati sheme iz licenciranih i ovlaštene izvora, za koje se sa velikom sigurnošću može pretpostaviti da su korektno napravljene te da će obavljati željenu funkciju.

LITERATURA

1. Electro Guerrilla, DC/DC pretvarač (12/18), 2007, dostupno na URL:
<http://www.inet.hr/~obacan/dcdc.htm> [prosinac, 2016.]
2. Flegar: „Elektronički energetske pretvarači“, KIGEN, Zagreb, 2010.
3. D.Pein, K.Miličević, D.Vulin: „Priručnik za praktikum iz osnova energetske elektronike“, Elektrotehnički fakultet Osijek, 2013.
4. Texas Instruments, UCx84x Current-Mode PWM Controllers, travanj 1997., Texas Instruments Incorporated, dostupno na URL:
<http://www.ti.com/lit/ds/symlink/uc3843.pdf>, [27.6.2017.]

SAŽETAK

Izrađena je maketa uzlaznog pretvarača napona upravljanog integriranim krugom UC3843N. Opisane su karakteristike te navedeni unutarnji podsklopovi integriranog kruga. Prije izrade makete napravljena je analiza rada.

Pretvarač je testiran u laboratoriju. Uočeni su nedostaci pri testiranju pretvarača.

Početna shema uspoređena je s više shema u kojima je korišten navedeni integrirani krug. Uspoređivala se topologija pretvarača i vrijednosti zadanih komponenti. Provedenom analizom dobivena je nova shema istosmjernog uzlaznog pretvarača.

Ključne riječi: istosmjerni uzlazni pretvarač, integrirani krug UC3843N

DESIGN OF THE DC-DC BOOST CONVERTER 12V/18V, 20W CONTROLLED BY UC3843N

ABSTRACT

A model of the DC-DC boost converter, controlled by UC3843N, was made. The features and the internal sub-assemblies of the integrated circuit are described. Before the model was made, a theoretical analysis of the work is done.

The converter was tested in the lab. There are encountered shortcomings in the inverter testing.

The initial scheme was compared with the multiple schemes where the same integrated circuit was used. The topology of the inverter and the values of the default components have been compared. A new straight ascending converter scheme has been obtained.

Key words: DC-DC boost converter, integrated circuit UC3843N

ŽIVOTOPIS

Sara Filipović rođena je 14.01.1996. godine u Slavonskom Brodu. U Županji završava „Osnovnu školu Ivana Kozarca“, nakon čega upisuje Prirodoslovno-matematičku gimnaziju u Županji. Po završetku srednjoškolskog obrazovanja upisuje preddiplomski studij elektrotehnike na Fakultet elektrotehnike, računarstva i informacijskih tehnologija u Osijeku. Na drugoj godini studija se opredjeljuje za smjer Elektroenergetika.

U nastavku školovanja planira se opredjeliti za područje vezano za Elektroenergetske sustave.

U Osijeku, rujan 2017.

Sara Filipović

(Vlastoručni potpis)

PRILOZI

Prilog 1 – Podatkovna tablica tranzistora BUZ11

Prilog 2 – Podatkovna tablica diode BYS1045

Prilog 3 – Podatkovna tablica integriranog kruca UC3843N

Prilog 1: Podatkovna tablica tranzistora BUZ11



BUZ11

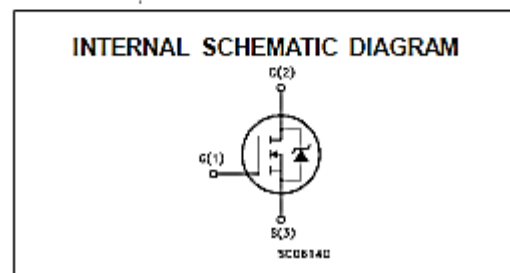
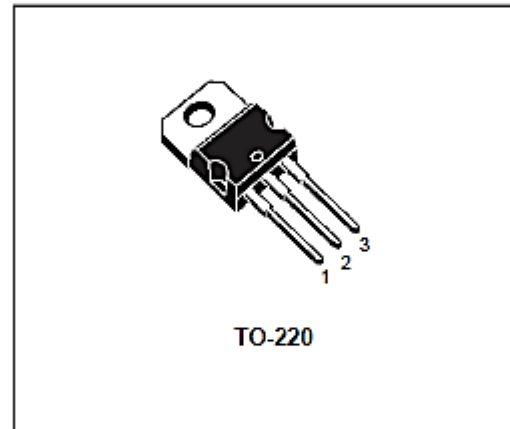
N - CHANNEL 50V - 0.03Ω - 33A TO-220
STripFET™ MOSFET

TYPE	V _{DSS}	R _{DS(on)}	I _D
BUZ11	50 V	< 0.04 Ω	33 A

- TYPICAL R_{DS(on)} = 0.03 Ω
- AVALANCHE RUGGED TECHNOLOGY
- 100% AVALANCHE TESTED
- HIGH CURRENT CAPABILITY
- 175°C OPERATING TEMPERATURE

APPLICATIONS

- HIGH CURRENT, HIGH SPEED SWITCHING
- SOLENOID AND RELAY DRIVERS
- REGULATORS
- DC-DC & DC-AC CONVERTERS
- MOTOR CONTROL, AUDIO AMPLIFIERS
- AUTOMOTIVE ENVIRONMENT (INJECTION, ABS, AIR-BAG, LAMPDRIVERS, Etc.)



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{DS}	Drain-source Voltage (V _{GS} = 0)	50	V
V _{DGR}	Drain- gate Voltage (R _{GS} = 20 kΩ)	50	V
V _{GS}	Gate-source Voltage	± 20	V
I _D	Drain Current (continuous) at T _c = 25 °C	33	A
I _{DM}	Drain Current (pulsed)	134	A
P _{tot}	Total Dissipation at T _c = 25 °C	90	W
T _{stg}	Storage Temperature	-65 to 175	°C
T _J	Max. Operating Junction Temperature	175	°C
	DIN HUMIDITY CATEGORY (DIN 40040)	E	
	IEC CLIMATIC CATEGORY (DIN IEC 68-1)	55/150/56	

First digit of the datecode being Z or K identifies silicon characterized in this datasheet.

ELECTRICAL CHARACTERISTICS (continued)
SOURCE DRAIN DIODE

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{SD} I_{SDM}	Source-drain Current Source-drain Current (pulsed)				33 134	A A
$V_{SD} (*)$	Forward On Voltage	$I_{SD} = 60 \text{ A}$ $V_{GS} = 0$			1.8	V
t_{rr} Q_{rr}	Reverse Recovery Time Reverse Recovery Charge	$I_{SD} = 36 \text{ A}$ $di/dt = 100 \text{ A}/\mu\text{s}$ $V_{DD} = 30 \text{ V}$ $T_J = 150 \text{ }^\circ\text{C}$		75 0.24		ns μC

(*) Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %

ELECTRICAL CHARACTERISTICS ($T_{case} = 25 \text{ }^\circ\text{C}$ unless otherwise specified)
OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_{(BR)DSS}$	Drain-source Breakdown Voltage	$I_D = 250 \mu\text{A}$ $V_{GS} = 0$	50			V
I_{DSS}	Zero Gate Voltage Drain Current ($V_{GS} = 0$)	$V_{DS} = \text{Max Rating}$ $V_{DS} = \text{Max Rating}$ $T_J = 125 \text{ }^\circ\text{C}$			1 10	μA μA
I_{GSS}	Gate-body Leakage Current ($V_{DS} = 0$)	$V_{GS} = \pm 20 \text{ V}$			± 100	nA

ON (+)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS} = V_{GS}$ $I_D = 1 \text{ mA}$	2.1	3	4	V
$R_{DS(on)}$	Static Drain-source On Resistance	$V_{GS} = 10 \text{ V}$ $I_D = 19 \text{ A}$		0.03	0.04	Ω

DYNAMIC

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$g_{fs} (*)$	Forward Transconductance	$V_{DS} = 15 \text{ V}$ $I_D = 19 \text{ A}$	10	17		S
C_{iss} C_{oss} C_{riss}	Input Capacitance Output Capacitance Reverse Transfer Capacitance	$V_{DS} = 25 \text{ V}$ $f = 1 \text{ MHz}$ $V_{GS} = 0$		2100 280 65		pF pF pF

SWITCHING

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(on)}$ t_r $t_{d(off)}$ t_f	Turn-on Time Rise Time Turn-off Delay Time Fall Time	$V_{DD} = 30 \text{ V}$ $I_D = 18 \text{ A}$ $R_{GS} = 50 \Omega$ $V_{GS} = 10 \text{ V}$		40 200 220 110		ns ns ns ns

Prilog 2: Podatkovna tablica diode BY51045



BY510-25 thru BY510-45

Vishay General Semiconductor

Surface Mount Schottky Barrier Rectifier



DO-214AC (SMA)

FEATURES

- Low profile package
- Ideal for automated placement
- Guardring for overvoltage protection
- Low power losses, high efficiency
- Very low switching losses
- High surge capability
- Meets MSL level 1, per J-STD-020, LF maximum peak of 260 °C
- Solder dip 260 °C, 40 s
- Component in accordance to RoHS 2002/95/EC and WEEE 2002/96/EC



RoHS
COMPLIANT

PRIMARY CHARACTERISTICS	
$I_{F(AV)}$	1.5 A
V_{RRM}	25 V to 45 V
I_{FSM}	40 A
V_F	0.50 V
$T_J \text{ max.}$	150 °C

TYPICAL APPLICATIONS

For use in low voltage high frequency inverters, freewheeling, dc-to-dc converters, and polarity protection applications.

MECHANICAL DATA

Case: DO-214AC (SMA)

Epoxy meets UL 94V-0 flammability rating

Terminals: Matte tin plated leads, solderable per J-STD-002 and JESD22-B102

E3 suffix for consumer grade, meets JESD 201 class 1A whisker test, HE3 suffix for high reliability grade (AEC Q101 qualified), meets JESD 201 class 2 whisker test

Polarity: Color band denotes the cathode end

MAXIMUM RATINGS ($T_A = 25\text{ }^\circ\text{C}$ unless otherwise noted)					
PARAMETER	SYMBOL	BYS10-25	BYS10-35	BYS10-45	UNIT
Device marking code		BYS 025	BYS 035	BYS 045	
Maximum repetitive peak reverse voltage	V_{RRM}	25	35	45	V
Maximum average forward rectified current	$I_{F(AV)}$	1.5			A
Peak forward surge current single half sine-wave superimposed on rated load	I_{FSM}	8.3 ms 10 ms	40 30		A
Junction and storage temperature range	T_J, T_{STG}	- 65 to + 150			$^\circ\text{C}$

BYS10-25 thru BY510-45

Vishay General Semiconductor



ELECTRICAL CHARACTERISTICS ($T_A = 25\text{ }^\circ\text{C}$ unless otherwise noted)							
PARAMETER	TEST CONDITIONS		SYMBOL	BYS10-25	BYS10-35	BYS10-45	UNIT
Maximum instantaneous forward voltage ⁽¹⁾	1.0 A		V_F	500			mV
Maximum DC reverse current ⁽¹⁾	V_{RRM}	$T_J = 25\text{ }^\circ\text{C}$ $T_J = 100\text{ }^\circ\text{C}$	I_R	500	10		μA mA

Note:

(1) Pulse test: 300 μs pulse width, 1 % duty cycle

THERMAL CHARACTERISTICS ($T_A = 25\text{ }^\circ\text{C}$ unless otherwise noted)					
PARAMETER	SYMBOL	BYS10-25	BYS10-35	BYS10-45	UNIT
Maximum thermal resistance - junction lead	$R_{\theta JL}$	25			$^\circ\text{C/W}$
Maximum thermal resistance - junction ambient	$R_{\theta JA}$	150 ⁽¹⁾	125 ⁽²⁾	100 ⁽³⁾	$^\circ\text{C/W}$

Notes:

(1) Mounted on epoxy-glass hard tissue

(2) Mounted on epoxy-glass hard tissue, 50 mm² 35 μm Cu

(3) Mounted on Al-oxide-ceramic (Al_2O_3), 50 mm² 35 μm Cu

Prilog 3: Podatkovna tablica integriranog kruga UC3843N

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_i	Supply Voltage (low impedance source)	30	V
V_i	Supply Voltage ($I_i < 30\text{mA}$)	Self Limiting	
I_o	Output Current	± 1	A
E_o	Output Energy (capacitive load)	5	μJ
	Analog Inputs (pins 2, 3)	- 0.3 to 6.3	V
	Error Amplifier Output Sink Current	10	mA
P_{tot}	Power Dissipation at $T_{amb} \leq 50^\circ\text{C}$ (minidip, DIP-14)	1	W
P_{tot}	Power Dissipation at $T_{amb} \leq 25^\circ\text{C}$ (SO14)	725	mW
T_{stg}	Storage Temperature Range	- 65 to 150	$^\circ\text{C}$
T_L	Lead Temperature (soldering 10s)	300	$^\circ\text{C}$

* All voltages are with respect to pin 5, all currents are positive into the specified terminal.

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Conditions	UC284X			UC384X			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
UNDER-VOLTAGE LOCKOUT SECTION									
	Start Threshold	X842/4	15	16	17	14.5	16	17.5	V
		X843/5	7.8	8.4	9.0	7.8	8.4	9	V
	Min Operating Voltage After Turn-on	X842/4	9	10	11	8.5	10	11.5	V
		X843/5	7.0	7.6	8.2	7.0	7.6	8.2	V
PWM SECTION									
	Maximum Duty Cycle	X842/3	93	97	100	93	97	100	%
		X844/5	46	48	50	47	48	50	%
	Minimum Duty Cycle				0			0	%
TOTAL STANDBY CURRENT									
I_{sz}	Start-up Current			0.5	1		0.5	1	mA
I_i	Operating Supply Current	$V_{PIN2} = V_{PIN3} = 0\text{V}$		11	20		11	20	mA
V_{iz}	Zener Voltage	$I_i = 25\text{mA}$		34			34		V

ELECTRICAL CHARACTERISTICS (Unless otherwise stated, these specifications apply for $-25 \leq T_{amb} \leq 85^\circ\text{C}$ for UC2824X; $0 \leq T_{amb} \leq 70^\circ\text{C}$ for UC384X; $V_i = 15\text{V}$ (note 5); $R_T = 10\text{K}$; $C_T = 3.3\text{nF}$)

Symbol	Parameter	Test Conditions	UC284X			UC384X			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
REFERENCE SECTION									
V_{REF}	Output Voltage	$T_j = 25^\circ\text{C}$ $I_o = 1\text{mA}$	4.95	5.00	5.05	4.90	5.00	5.10	V
ΔV_{REF}	Line Regulation	$12\text{V} \leq V_i \leq 25\text{V}$		6	20		6	20	mV
ΔV_{REF}	Load Regulation	$1 \leq I_o \leq 20\text{mA}$		6	25		6	25	mV
$\Delta V_{REF}/\Delta T$	Temperature Stability	(Note 2)		0.2	0.4		0.2	0.4	mV/°C
	Total Output Variant	Line, Load, Temperature (2)	4.9		5.1	4.82		5.18	V
e_N	Output Noise Voltage	$10\text{Hz} \leq f \leq 10\text{KHz}$ $T_j = 25^\circ\text{C}$ (2)		50			50		μV
	Long Term Stability	$T_{amb} = 125^\circ\text{C}$, 1000Hrs (2)		5	25		5	25	mV
I_{SC}	Output Short Circuit		-30	-100	-180	-30	-100	-180	mA
OSCILLATOR SECTION									
f_s	Initial Accuracy	$T_j = 25^\circ\text{C}$ (6)	47	52	57	47	52	57	KHz
	Voltage Stability	$12 \leq V_i \leq 25\text{V}$		0.2	1		0.2	1	%
	Temperature Stability	$T_{MIN} \leq T_{amb} \leq T_{MAX}$ (2)		5			5		%
V_4	Amplitude	V_{PIN4} Peak to Peak		1.7			1.7		V
ERROR AMP SECTION									
V_2	Input Voltage	$V_{PIN1} = 2.5\text{V}$	2.45	2.50	2.55	2.42	2.50	2.58	V
I_b	Input Bias Current			-0.3	-1		-0.3	-2	μA
	A_{VOL}	$2 \leq V_o \leq 4\text{V}$	65	90		65	90		dB
B	Unity Gain Bandwidth	(2)	0.7	1		0.7	1		MHz
SVR	Supply Voltage Rejection	$12\text{V} \leq V_i \leq 25\text{V}$	60	70		60	70		dB
I_o	Output Sink Current	$V_{PIN2} = 2.7\text{V}$ $V_{PIN1} = 1.1\text{V}$	2	6		2	6		V
I_o	Output Source Current	$V_{PIN2} = 2.3\text{V}$ $V_{PIN1} = 5\text{V}$	-0.5	-0.8		-0.5	-0.8		mA
	V_{OUT} High	$V_{PIN2} = 2.3\text{V}$; $R_L = 15\text{K}\Omega$ to Ground	5	6		5	6		V
	V_{OUT} Low	$V_{PIN2} = 2.7\text{V}$; $R_L = 15\text{K}\Omega$ to Pin 8		0.7	1.1		0.7	1.1	V

CURRENT SENSE SECTION									
G_V	Gain	(3 & 4)	2.85	3	3.15	2.8	3	3.2	V/V
V_3	Maximum Input Signal	$V_{PIN1} = 5\text{V}$ (3)	0.9	1	1.1	0.9	1	1.1	V
SVR	Supply Voltage Rejection	$12 \leq V_i \leq 25\text{V}$ (3)		70			70		dB
I_b	Input Bias Current			-2	-10		-2	-10	μA
	Delay to Output			150	300		150	300	ns
OUTPUT SECTION									
I_{OL}	Output Low Level	$I_{SINK} = 20\text{mA}$		0.1	0.4		0.1	0.4	V
		$I_{SINK} = 200\text{mA}$		1.5	2.2		1.5	2.2	V
I_{OH}	Output High Level	$I_{SOURCE} = 20\text{mA}$	13	13.5		13	13.5		V
		$I_{SOURCE} = 200\text{mA}$	12	13.5		12	13.5		V
t_r	Rise Time	$T_j = 25^\circ\text{C}$ $C_L = 1\text{nF}$ (2)		50	150		50	150	ns
t_f	Fall Time	$T_j = 25^\circ\text{C}$ $C_L = 1\text{nF}$ (2)		50	150		50	150	ns

Valni oblici dobiveni testiranje podsklopa integriranog kruga

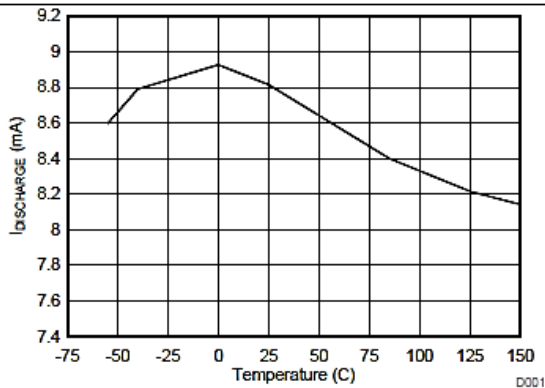


Figure 1. Oscillator Discharge Current vs Temperature for VCC = 15 V and VOSC = 2 V

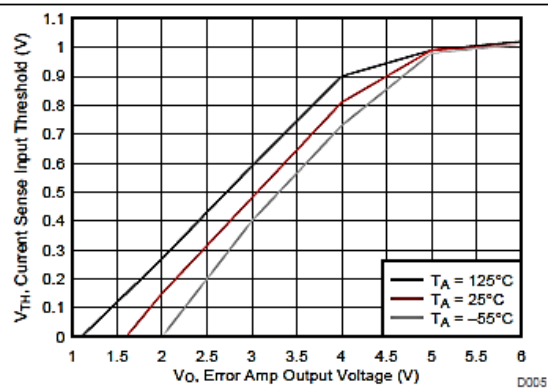


Figure 2. Current Sense Input Threshold vs Error Amplifier Output Voltage for VCC = 15 V

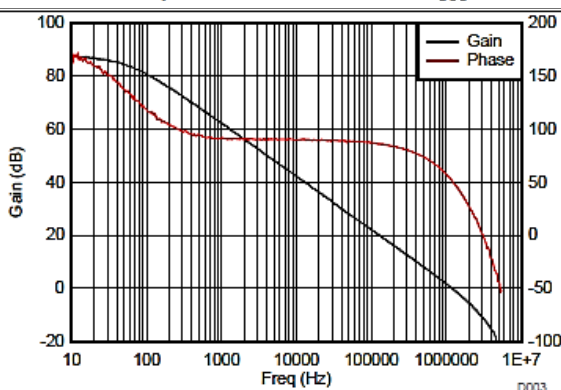


Figure 3. Error Amplifier Open-Loop Gain and Phase vs Frequency, VCC = 15 V, RL = 100 kΩ, and TA = 25 °C

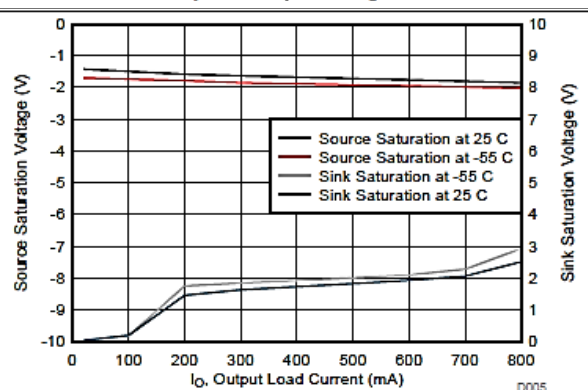


Figure 4. OUTPUT Saturation Voltage vs Load Current for VCC = 15 V with 5-ms Input Pulses

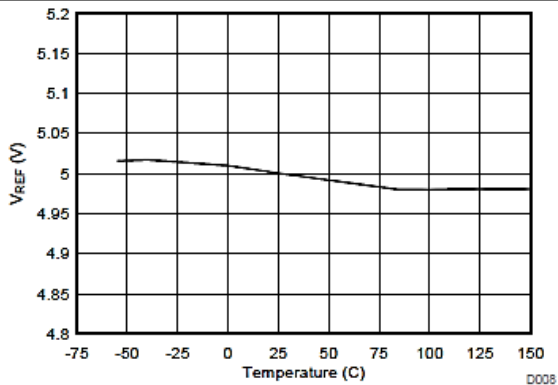


Figure 7. VREF Voltage vs Temperature

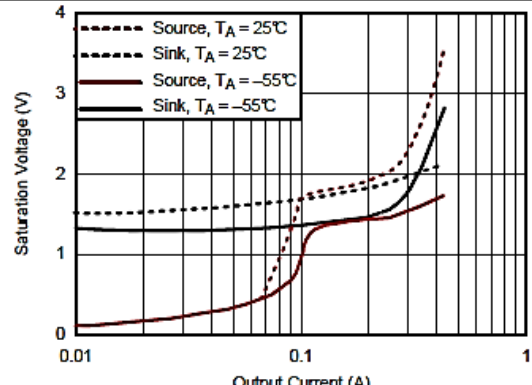


Figure 8. Output Current Saturation

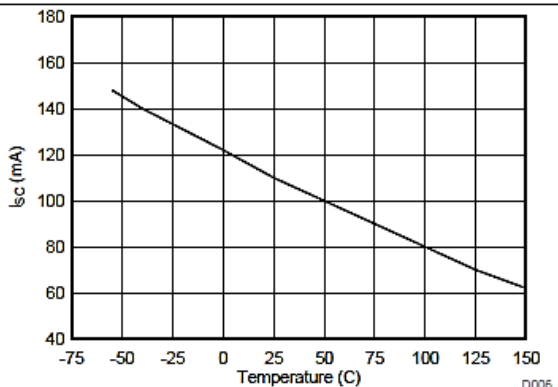


Figure 5. VREF Short-Circuit Current vs Temperature for VCC = 15 V

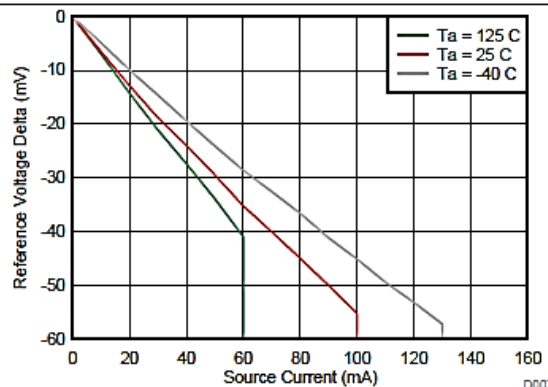


Figure 6. VREF Voltage vs Source Current

