

# Simulacijski model za prikaz strujno-naponskih karakteristika JFET-a

---

Grgić, Matej

Undergraduate thesis / Završni rad

2018

*Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj:* **Josip Juraj Strossmayer University of Osijek, Faculty of Electrical Engineering, Computer Science and Information Technology Osijek / Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek**

*Permanent link / Trajna poveznica:* <https://um.nsk.hr/um:nbn:hr:200:258663>

*Rights / Prava:* [In copyright](#)/[Zaštićeno autorskim pravom.](#)

*Download date / Datum preuzimanja:* **2025-02-15**

*Repository / Repozitorij:*

[Faculty of Electrical Engineering, Computer Science and Information Technology Osijek](#)



**SVEUČILIŠTE JOSIPA JURJA STROSSMAYERA U OSIJEKU  
FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA I  
INFORMACIJSKIH TEHNOLOGIJA**

**Stručni studij**

**SIMULACIJSKI MODEL ZA PRIKAZ STUJNO-  
NAPONSKIH KARAKTERISTIKA JFET-a**

**Završni rad**

**Matej Grgić**

**Osijek, 2018. godina**

**FERIT**FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA  
I INFORMACIJSKIH TEHNOLOGIJA OSIJEK**Obrazac Z1S: Obrazac za imenovanje Povjerenstva za obranu završnog rada na preddiplomskom stručnom studiju**

Osijek, 24.09.2018.

Odboru za završne i diplomske ispite

**Imenovanje Povjerenstva za obranu završnog rada na preddiplomskom stručnom studiju**

<b>Ime i prezime studenta:</b>	Matej Grgić
<b>Studij, smjer:</b>	Preddiplomski stručni studij Elektrotehnika, smjer Elektroenergetika
<b>Mat. br. studenta, godina upisa:</b>	A 4166, 12.10.2017.
<b>OIB studenta:</b>	42297102532
<b>Mentor:</b>	Izv.prof.dr.sc. Tomislav Matić
<b>Sumentor:</b>	
<b>Sumentor iz tvrtke:</b>	
<b>Predsjednik Povjerenstva:</b>	Izv. prof. dr. sc. Davor Vinko
<b>Član Povjerenstva:</b>	Dr.sc. Denis Vranješ
<b>Naslov završnog rada:</b>	Simulacijski model za prikaz strujno-naponskih karakteristika JFET-a
<b>Znanstvena grana rada:</b>	<b>Elektronika (zn. polje elektrotehnika)</b>
<b>Zadatak završnog rada</b>	Opisati načelo rada unipolarnih tranzistora. Prikazati ovisnost tehnoloških parametara na strujno naponske karakteristike JFET-a. U simulacijskom programu MATLAB(R) napisati program koji će za zadane tehnološke parametre JFET-a prikazivati strujno naponske karakteristike.
<b>Prijedlog ocjene pismenog dijela ispita (završnog rada):</b>	Dovoljan (2)
<b>Kratko obrazloženje ocjene prema Kriterijima za ocjenjivanje završnih i diplomskih radova:</b>	Primjena znanja stečenih na fakultetu: 1 bod/boda Postignuti rezultati u odnosu na složenost zadatka: 1 bod/boda Jasnoća pismenog izražavanja: 1 bod/boda Razina samostalnosti: 1 razina
<b>Datum prijedloga ocjene mentora:</b>	24.09.2018.
<i>Potpis mentora za predaju konačne verzije rada u Studentsku službu pri završetku studija:</i>	Potpis:
	Datum:

**FERIT**FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA  
I INFORMACIJSKIH TEHNOLOGIJA OSIJEK**IZJAVA O ORIGINALNOSTI RADA**

Osijek, 09.10.2018.

**Ime i prezime studenta:**

Matej Grgić

**Studij:**Preddiplomski stručni studij Elektrotehnika, smjer  
Elektroenergetika**Mat. br. studenta, godina  
upisa:**

A 4166, 12.10.2017.

**Ephorus podudaranje [%]:**

5

Ovom izjavom izjavljujem da je rad pod nazivom: **Simulacijski model za prikaz strujno-naponskih karakteristika JFET-a**

izrađen pod vodstvom mentora Izv.prof.dr.sc. Tomislav Matić

i sumentora

moj vlastiti rad i prema mom najboljem znanju ne sadrži prethodno objavljene ili neobjavljene pisane materijale drugih osoba, osim onih koji su izričito priznati navođenjem literature i drugih izvora informacija. Izjavljujem da je intelektualni sadržaj navedenog rada proizvod mog vlastitog rada, osim u onom dijelu za koji mi je bila potrebna pomoć mentora, sumentora i drugih osoba, a što je izričito navedeno u radu.

Potpis studenta:

# SADRŽAJ

1. Uvod.....	1
1.1. Zadatak rada.....	2
2. Načelo rada tranzistora .....	3
2.1. Povijest i razvoj tranzistora.....	3
2.2. Načelo rada.....	4
2.3. Bipolarni tranzistor.....	5
2.4. Unipolarni tranzistor.....	6
2.4.1. MOSFET tranzistor.....	7
2.4.1.1. Strujno naponska karakteristika MOSFET-a.....	8
2.4.1.2. Dinamička svojstva MOSFET-a.....	10
2.4.2. JFET tranzistor.....	11
3. Tehnološke karakteristike JFET tranzistora.....	13
3.1. Načelo rada.....	13
3.2. Strujno naponske karakteristike.....	15
3.2.1. Osnovne relacije.....	18
4. Strujno naponske karakteristike prikazane u simulacijskom programu MATLAB®.....	21
4.1. Svojstva silicijskog poluvodića.....	21
4.2. Prikaz strujno naponske karakteristike JFET tranzistora prilikom promjene napona $U_{GS}$ .....	23
5. Zaključak.....	27
6. Literatura.....	28
Sažetak.....	29
Abstract.....	30
Životopis.....	31
Prilog 1.....	32
Prilog 2.....	33
Prilog 3.....	34

# 1. UVOD

Tranzistor je aktivni poluvodički elektronički element s tri elektrode i koristi se kao aktivna komponenta za pojačavanje električnog signala, električna sklopka, stabilizator napona, modulator signala. Proizvodi se za različite namjene, uz one općih namjena, postoje i tranzistori s optimiziranim karakteristikama za djelovanje pod određenim uvjetima i uz određene primjene poput visokofrekvencijskih tranzistora, sklopki, visokonaponskih i tranzistora snage. Najveća primjena tranzistora je u integriranim krugovima gdje se veliki broj tranzistora integrira zajedno s ostalim elektroničkim elementima na silicijsku pločicu.

Za otkrivanje tranzistora je zaslužan, iako je bilo i ranijih istraživanja, William Shockley zajedno s kolegama Johnom Bardeenom i Walterom Brattainom. Element je otkriven 1947. godine i bio je proizveden od dopiranog germanija. Prvi silicijski tranzistor je proizvela tvrtka Texas Instruments nekoliko godina kasnije, točnije 1954. godine. Ove godine su označavale početak ogromnog razvoja tehnologije bazirane na poluvodičima i raznih novih vrsta bipolarnih tranzistora. Već 1960. godine je proizveden prvi unipolarni MOS (Metal Oxide Semiconductor) tranzistor.

Prema načinu rada tranzistori se dijele na bipolarne (eng. Bipolar Junction Transistor) i na unipolarne (eng. Field Effect Transistor) tranzistore, koja je ujedno i glavna podjela tranzistora. Kod bipolarnih tranzistora vodljivost ovisi o manjinskim nositeljima, tu se govori o elektronima ako se radi o NPN tipu bipolarnog tranzistora ili o šupljinama ukoliko je riječ o PNP tipu tranzistora. Izlaznom strujom tranzistora se upravlja promjenom ulazne struje. Kod unipolarnih tranzistora je obrnuto, dakle, vodljivost ovisi o većinskim nositeljima naboja. Ukoliko se radi o N-kanalnom tranzistoru nositelji električnog naboja su elektroni a ako se radi o P-kanalnom tipu nositelji su šupljine. Strujom u izlaznom krugu se kod unipolarnih tranzistora mijenja sa promjenom ulaznog napona [1].

Rad je organiziran u pet poglavlja. Prvo poglavlje opisuje uvodna razmatranja i zadatak rada. U drugom poglavlju je detaljno opisano načelo rada tranzistora, razlike između pojedinih tranzistora i njihove prednosti te nedostatci. Treće poglavlje obilježavaju strujno naponske karakteristike JFET-a u kojemu se detaljno proučava ovisnost karakteristike o promjeni tehnoloških parametara. Četvrto poglavlje je temeljeno na izrađenom modelu u simulacijskom programu MATLAB® koji prikazuje karakteristike za određene parametre. U petom poglavlju su dana zaključna razmatranja.

## **1.1. Zadatak rada**

Zadatak rada je opisati načelo rada unipolarnih tranzistora, proučiti i prikazati ovisnost tehnoloških parametara na strujno naponske karakteristike JFET-a. Nakon detaljnog opisa teorije unipolarnih tranzistora, potrebno je izraditi program u simulacijskom programu MATLAB® koji će prikazivati strujno naponske karakteristike za zadane tehnološke parametra JFET-a.

## 2. NAČELO RADA TRANZISTORA

### 2.1. Povijest i razvoj tranzistora

John Bardeen, Walter Brattain i William Shockley, koji je ujedno i najzaslužniji, otkrili su tranzistor 1947. godine. Iako je bilo i ranijih istraživanja, ta godina se smatra prekretnicom u otkrivanju tranzistora. Ova elektronička komponenta je postupno mijenjala obujmom velike i lako lomljive vakuumske cijevi korištene za obradu signala i samim time su računala postajala sve manja i pouzdanija. Sam tranzistor a kasnije i integrirani krugovi, koji u sebi sadrže milijune pojedinačnih tranzistora, postavili su temelj za razvoj moderne elektronike s obzirom da se u današnje vrijeme sve bazira na radu integriranih krugova koji se još uvijek značajno razvijaju i sadržavaju sve više i više tranzistora na sve manjoj površini. 1954. godine se pojavio jako poznat radio tranzistor, a 1958. godine je razvijeno prvo računalo, slika 2.1., koje je u sebi sadržavalo tranzistore umjesto dotadašnjih vakuumskih cijevi. Razvio ga je američki inženjer Seymour Cray [2].



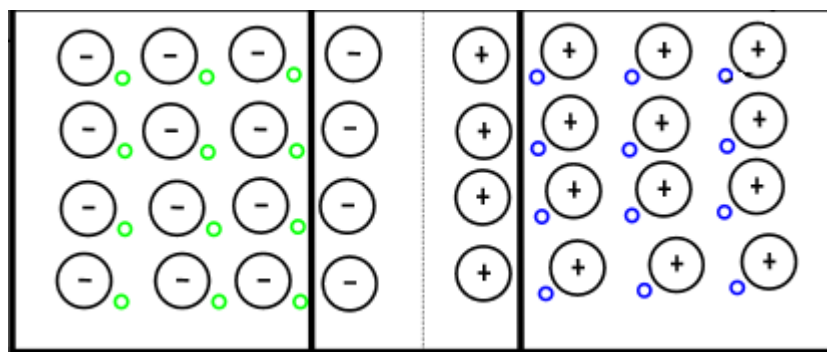
Slika 2.1. Prvo računalo sastavljeno od tranzistora [2].



## 2.2. Načelo rada

Tehnologija se zasniva na poluvodičkim materijalima. Najčešće se primjenjuju četverovalentne materijale s kristalnom strukturom. Najčešće upotrebljavani materijali za izradu su silicij i germanij. Ukoliko se siliciju dodaju peterovalentne primjese, nastaje N tip poluvodiča a ako se dodaju trovalentne primjese, nastaje P tip poluvodiča. Na dodirnoj površini između P i N tipa nastaje P-N prijelaz.

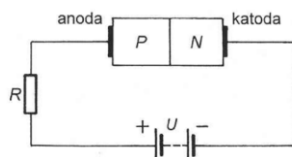
Potreban je određeni napon vođenja kako bi P-N spoj provodio u jednom smjeru, ovisno o materijalu izrade. Iznos napona vođenja od 0.2V do 0.3V karakterističan je za komponente izrađene od Germanija (Ge), a iznos napona od 0.6V do 0.7V karakterističan je za Silicij (Si). Napon proboja ovisi o tehnologiji izrade. Pri propusnoj polarizaciji struja se kroz P-N prijelaz mijenja po eksponencijalnom zakonu.



Slika 2.2. P-N spoj [2].

Na slici 2.2. prikazan je tehnološki presjek P-N spoja, na lijevoj strani je P tip poluvodiča kojeg čine šupljine a s desne strane se nalaze većinski elektroni koji čine N tip poluvodiča. Ukoliko na P-tip vodiča (Anoda) spojimo viši potencijal u odnosu na N-tip poluvodiča (Katoda), P-N spoj će provoditi struju sa neznatnim gubitcima (propusna polarizacija), a ukoliko se okrene polaritet, P-N spoj će djelovati kao barijera, tj. teći će neznatno mala struja zanemarivog iznosa (nepropusna polarizacija).

Ukoliko je napon nepropusne dovoljno velik postoji mogućnost proboja P-N spoja. Napon proboja može trajno oštetiti P-N spoj ukoliko se ne ograniči struja. Način spajanja P-N spoja pri propusnoj polarizaciji je vidljiv na slici 2.3. Otpor  $R$  ima ulogu ograničavanja struje kako ne bi došlo do strujnog preopterećenja u krugu.



Slika 2.3. Shematski prikaz spajanja P-N spoja.

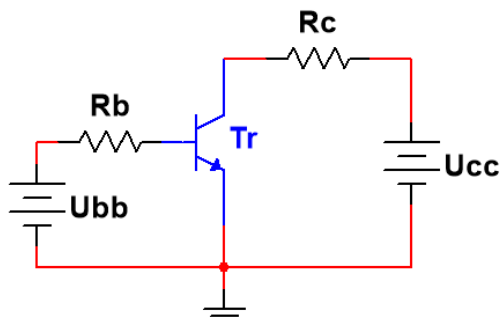
### 2.3. Bipolarni tranzistor

Bipolarni tranzistor je troslojni poluvodički element kod kojeg električnu struju vode i šupljine i elektroni. Radom bipolarnog tranzistora se upravlja strujom elektrode priključene na bazu i u određenoj vrsti spoja može se postići veliko pojačanje struje. Ovaj tip tranzistora je potrebno spojiti u određenu vrstu spoja prema zajedničkoj elektrodi.

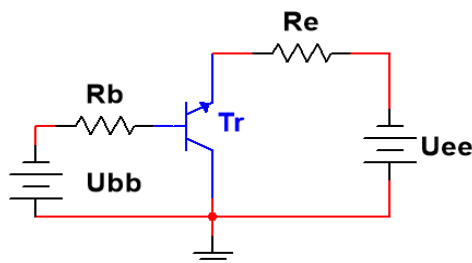
Postoje tri različita spoja:

1. Spoj zajedničke baze (ZB).
2. Spoj zajedničkog kolektora (ZK).
3. Spoj zajedničkog emitera (ZE).

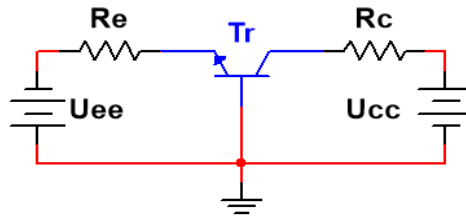
Detaljan shematski prikaz spajanja ovih spojeva vidi se na slikama 2.4., 2.5., 2.6.



Slika 2.4. Shema spoja zajedničkog emitera (ZE).



Slika 2.5. Shema spoja zajedničkog kolektora (ZK).



Slika 2.6. Shema spoja zajedničke baze (ZB).

Postoji nekoliko ograničenja u radu tranzistora:

1. Strujna ograničenja – Povećavanjem struje u tranzistoru dolazi do zagrijavanja.
2. Naponska ograničenja – Ovisno o proizvođaču, navedene su maksimalne vrijednosti zapornog napona i ukoliko dođe do prekoračenja doći će do proboja P-N spoja.
3. Ograničenje snage – Ukoliko se snaga prekorači doći će do trajnog oštećenja tranzistora.
4. Temperaturna ograničenja – Promjenom temperature mijenjaju se svojstva tranzistora.
5. Frekvencijska ograničenja – Porastom frekvencije smanjuje se faktor strujnog pojačanja.

## 2.4. Unipolarni tranzistor

Kod bipolarnog tranzistora električnu struju vode i šupljine i elektroni a kod unipolarnog tranzistora struju vode ili samo šupljine ili samo elektroni. Radom bipolarnog tranzistora upravlja se strujom baze a radom unipolarnog tranzistora se upravlja naponom upravljačke elektrode. Bipolarni tranzistori daju veliko povećanje električne struje, dok unipolarni tranzistori daju povećanje napona. Prema načinu rada i građi razlikuju se dva osnovna tipa unipolarnih tranzistora:

1. MOSFET – Unipolarni tranzistor s izoliranom upravljačkom elektrodom;
2. JFET – Unipolarni tranzistor s potencijalnom barijerom.

Područja rada tranzistora dijelimo na:

1. Linearno područje rada.
2. Triodno područje rada.
3. Zasićenje.

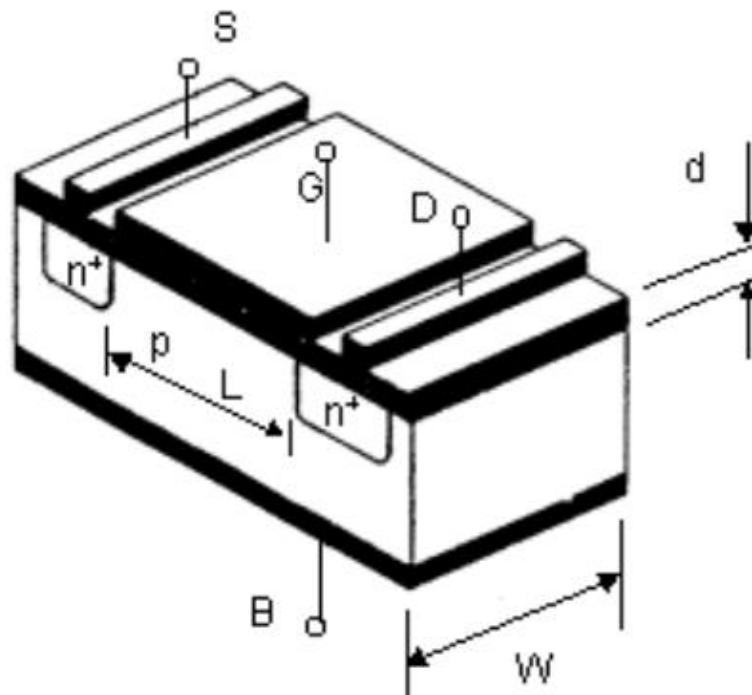
Uz kratko priključene stezaljke G i S, gdje je  $U_{GS} = 0$  i napon  $U_{DS} > 0$ , ali vrlo mali, kroz kanal teče vrlo mala struja pa je potencijal  $\varphi(\gamma)$  približno konstantan duž cijelog kanala. U tom slučaju osiromašeni sloj je vrlo uzak i konstantan duž cijelog kanala. To odgovara linearnom području rada spojnog FET-a, gdje s linearnim porastom napona  $U_{DS}$  linearno raste i struja  $I_D$  [9].

Povećanjem struje  $I_D$  pad napona u kanalu  $\varphi(\gamma)$  nije više konstantan već raste prema odvodu D. Budući da je uz  $U_{GS} = 0$  napon nepropusne polarizacije u svakoj točki spoja upravljačka elektroda – kanal jednak potencijalu  $\varphi(\gamma)$ , debljina osiromašenog spoja proporcionalna je naponu  $\varphi(\gamma)$ . Napon nepropusne polarizacije relativno je visok u u blizini odvoda ( $U_{GD} = -U_{DS}$ ) i smanjuje se do nule na strani uvoda. Rezultat toga je deblji osiromašeni sloj na mjestu odvoda. Osiromašeni sloj tu prodire dublje u kanal, pa  $U-I$  karakteristika počinje odstupati od pravolinijske ovisnosti kod malih struja  $I_D$  i to se naziva triodno područje rada [9].

Pri nekom dovoljno visokom naponu  $U_{DS} = U_P$  (napon dodira) rub osiromašenog sloja kraj odvoda D dodirne podlogu i prekida kanal. Kada se to dogodi, struja  $I_D$  s daljnjim porastom napona  $U_{DS}$  više ne može bitno rasti i ovo područje rada se zove zasićenje. Struja  $I_D$  se ne prekida budući da je ona i izazvala prekid kanala [9].

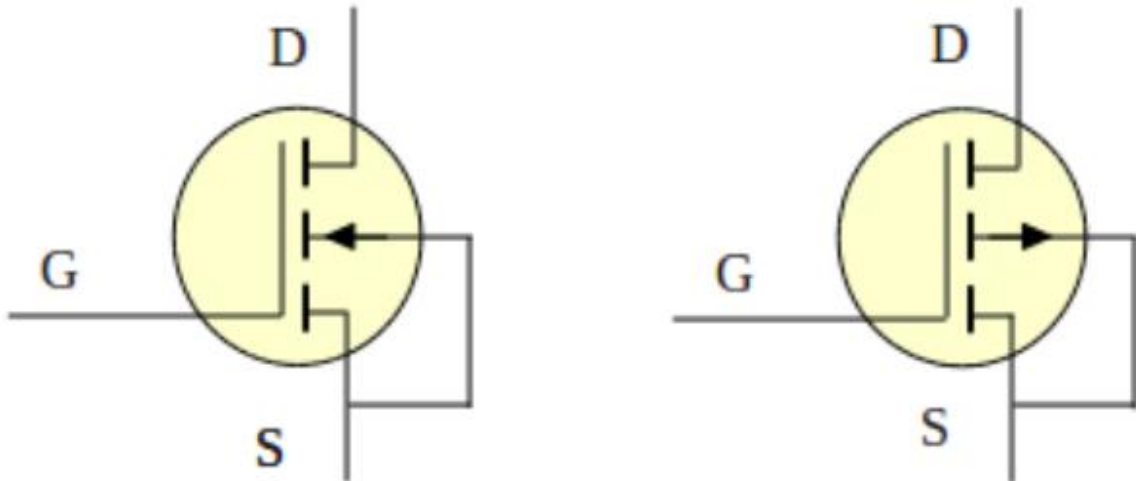
### 2.4.1. MOSFET Tranzistor

Na slabo obogaćenu podlogu P tipa nanosi se tanki sloj  $\text{SiO}_2$  – Silicijevog dioksida koji se ponaša kao izolator. Osobina tog materijala je da se na dodirnoj površini stvar tanki inverzni sloj. Ovakav tip tranzistora je daleko najkorišteniji u digitalnim i analognim strujnim krugovima. Najveća prednost MOSFET tranzistora je ta što su vrlo učinkoviti u sklopnom režimu rada.



Slika 2.7. Prikaz građe MOSFET tranzistora [9].

Na slici 2.7. prikazana je građa MOSFET tipa tranzistora, vidljivo je da ima 4 elektrode: Body ili podloga (B), Source ili uvod (S), Drain ili odvod(D) i Gate ili upravljačka elektroda (G). Elektroda B i elektroda S su kratko spojene već u samom tranzistoru pa se tranzistor na električnim shemama prikazuje kao element s tri elektrode kao što je vidljivo na slici 2.8.



Slika 2.8. Simboli P – kanalnih (desno) i N – kanalnih (lijevo) MOSFET tranzistora [10].

S obzirom na karakter kanala, MOSFET-i mogu biti P i N kanalni. Pad napona na oksidnom sloju inducira vodljivi kanal između uvoda i odvoda. Taj kanal može sadržavati većinske elektrone i u tom se slučaju naziva n-kanalni MOSFET ili šupljine (p-kanalni MOSFET). Suprotno od tipa podloge, n-kanalni MOSFET je napravljen s P-tipom podloge, dok je p-kanalni MOSFET napravljen s N-tipom podloge.

#### 2.4.1.1 Strujno naponske karakteristike MOSFET-a

Napon koji se dovodi između upravljačke elektrode i uvoda  $U_{GS}$  (ako je podloga također spojena na uvod, a što je najčešći slučaj) prema izrazu 2-1 kojem je još dodan i napon za izravnavanje pojasa jednak je [9]:

$$U_{GS} = U_{FB} - \frac{Q_s}{C_i} + \varphi_s \cdot \quad [2-1]$$

Inducirani naboj u poluvodiću  $Q_s$  sastoji se od naboja pokretnih elektrona  $Q_n$  i naboja nepokretnih iona osiromašenog područja  $Q_d$ . Naboj pokretnih elektrona  $Q_n$ , koji i je od interesa jer on provodi struju, dobva se uvrštenjem  $Q_s = (Q_n + Q_d)$  u izrazu 2-1 [9].

$$Q_n = -C_i \left[ U_{GS} - \left( U_{FB} - \frac{Q_d}{C_i} + \varphi_s \right) \right]. \quad [2-2]$$

Dovođenjem vanjskog napona  $U_{DS}$  kroz inducirani kanal poteče struja, pa pad napona na otporu kanala ovisi o  $y$  koordinati, tj. Mjestu u kanalu. Ako se sa  $\varphi(y)$  označi pad napona u kanalu na mjestu  $y$  i zanemari promjene prostornog naboja s tim prednaponom, odnosno ako vrijedi  $Q_d(x, y) \approx Q_d(x)$ , dobiva se prostorna ovisnost pokretljivog naboja u kanalu [9]:

$$Q_n(y) = -C_i [U_{GS} - U_n - \varphi(y)]. \quad [2-3]$$

Gornji izraz opisuje pokretljivi naboj na mjestu  $y$  kanala dok je provodnost diferencijalnog dijela kanala duljine  $dy$  jednaka [9]:

$$dG(y) = \mu_{ns} Q_n(y) \frac{W}{dy}. \quad [2-4]$$

Gdje je  $\mu_{ns}$  površinska pokretljivost elektrona (različita od pokretljivosti u volumenu poluvodiča), a  $W$  je širina kanala. U bilo kojoj točki  $y$  vrijedi  $d\varphi(y) = I_D / dG(y)$ , odnosno [9]:

$$I_D dy = \mu_{ns} Q_n(y) W d\varphi(y). \quad [2-5]$$

Kako je struja  $I_D$  duž kanala konstantna, integriranje lijeve strane po cijeloj duljini kanala ( $y = 0$  do  $L$ ) i desne strane po svim vrijednostima napona  $\varphi(y)$  (0 do  $U_{DS}$ ) daje [9]:

$$I_D = \mu_{ns} C_i \frac{W}{L} \left[ (U_{GS} - U_{tn}) U_{DS} - \frac{U_{DS}^2}{2} \right]. \quad [2-6]$$

Izraz vrijedi za cijelo triodno područje. Pri vrlo niskim naponima  $U_{DS}$  član  $U_{DS}^2/2$  može se zanemariti pa u tom slučaju  $U-I$  karakteristika, za vrijednosti napona  $U_{GS}$  veće od napona praga ( $U_{GS} > U_m$ ), MOSFET predstavlja linearan otpor [9]:

$$R = \frac{1}{G} = \frac{1}{\mu_{ns} \epsilon_s \frac{W}{dL} (U_{GS} - U_n)} = \frac{1}{K (U_{GS} - U_n)}. \quad [2-7]$$

Gdje je faktor  $K$  jednak [9]:

$$K = \mu_{ns} \epsilon_s \frac{W}{dL}. \quad [2-8]$$

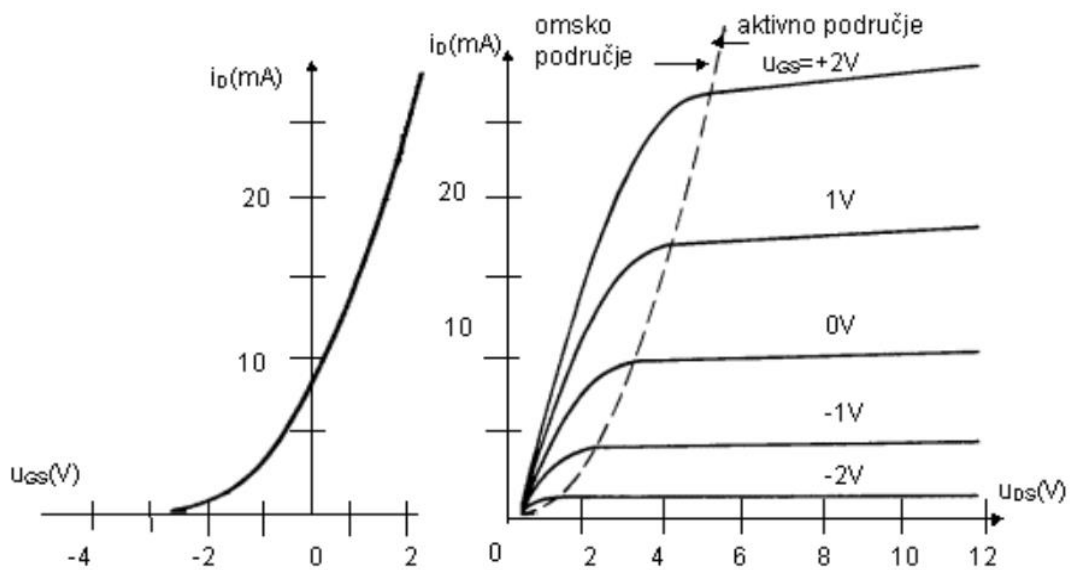
Povećanjem napona  $U_{DS}$  smanjuje se u blizini odvoda  $D$  pad napona na oksidu, pa se smanjuje i  $Q_e$ . Kao rezultat na strani odvoda dolazi do prekida kanala. Struja se daljnjim povećanjem napona  $U_e$  ne povećava odnosno tranzistor je u zasićenju. Uvjeti zasićenja počinju vrijediti za napone  $U_{DS}$  jednake [9]:

$$U_{dSzas} = U_{GS} - U_n. \quad [2-9]$$

a uvrštenjem 2-9 u 2-6, struja u zasićenju je [9]:

$$I_{Dzas} = \frac{K}{2} (U_{GS} - U_n)^2. \quad [2-10]$$

Na slici 2.9. prikazane su izlazne  $I-U$  karakteristike N- MOSFET-a prema izrazima 2-6 i 2-10, te crtkano karakteristike realnog tranzistora.  $I-U$  karakteristike P-MOSFET-a dobivaju se tako da se u izrazima 2-6 i 2-10 promijene predznaci svim veličinama [9].



Slika 2.9. Izlazne karakteristike N-MOSFET tranzistora [11].

### 2.4.1.2. Dinamička svojstva MOSFET-a

Isto kao kod spojnog FET-a i kod MOSFET-a se pri malim signalima karakteristike mogu linearilizirati, a MOSFET prikazati nadomjesnim sklopom za niske i visoke frekvencije. Osnovni parametri su i ovdje strmina  $g_m$  i izlazna dinamička vodljivost  $g_d$ . Budući da je ulazni krug MOSFET-a izoliran od kanala slojem oksida, ulazna vodljivost  $g_{gs}$  se može zanemariti [9].

Linearizirani parametri MOSFET-a mogu se dobiti deriviranjem izraza koji povezuje njegovu struju s naponima i tehnološkim parametrima, te mjerenjem ili grafički iz izlaznih karakteristika. Kod MOSFET-a postoje dva područja rada: triodno područje gdje struja  $I_D$  jako ovisi o naponu  $U_{DS}$  i područje zasićenja gdje je ta struja konstantna. Prema tome, za svaki parametar FET-a kod malog signala dobivaju se dvije vrijednosti, ovisno o položaju statičke radne točke, tj. Područja rada tranzistora [9].

Izlazna dinamička provodnost  $gd$  predstavljena je nagibom izlaznih karakteristika. U triodnom području dobiva se deriviranjem izraza 2-6 uz konstantan napon  $U_{GS}$  kao [9]:

$$g_{atriodno} = K (U_{GS} - U_n - U_{DS}). \quad [2-11]$$

Strmina  $g_m$  se u triodnom području dobiva deriviranjem izraza 2-6 uz konstantan  $U_{DS}$  napon. Strmina raste s porastom istosmjerne struje  $I_d$ , a proporcionalna je faktoru  $K$ . Kako se uz poznatu debljinu oksida  $d_{ox}$ , faktor  $K$  može mijenjati promjenom omjera  $W/L$ , taj omjer je za zadanu tehnologiju parametar pri projektiranju analognih i digitalnih MOS integralnih sklopova [9].

Na visokim frekvencijama u obzir treba uzeti i parazitne kapacitete MOSFET-a. Na veoma niskim naponima  $U_{DS}$ , kada je kanala gotovo jednako širok duž cijele duljine, ta dva kapaciteta su jednaka i iznose  $C_{GS} = C_{GD} = C_i WL/2$ , gdje je  $C_i = \epsilon_i/d_{ox}$ . U zasićenju, kada je širina kanala na strani odvoda D jednaka nuli i kapacitet je  $C_e = 0$  a  $C_e = 2C_i WL/3$  [9].

## 2.4.2. JFET Tranzistor

Spojni tranzistori s efektom polja (eng. Junction Field Effect Transistor - JFET) su najjednostavniji tipovi tranzistora sa efektom polja. Ovakvi tranzistori mogu se koristiti kao elektronski kontrolirani prekidači, pojačala i naponski kontrolirani otpornici. Za razliku od bipolarnih tranzistora, JFET tranzistori se upravljaju isključivo promjenom napona i nije im potrebna električna struja. U samom tranzistoru naboj teče kroz poluvodički kanal između S i D elektrode.

Područja rada tranzistora dijelimo na:

1. Linearno područje rada.
2. Triodno područje rada.
3. Zasićenje.



Uz kratko priključene stezaljke G i S, gdje je  $U_{GS} = 0$  i napon  $U_{DS} > 0$ , ali vrlo mali, kroz kanal teče vrlo mala struja pa je potencijal  $\varphi(\gamma)$  približno konstantan duž cijelog kanala. U tom slučaju osiromašeni sloj je vrlo uzak i konstantan duž cijelog kanala. To odgovara linearnom području rada spojnog FET-a, gdje s linearnim porastom napona  $U_{DS}$  linearno raste i struja  $I_D$  [9].

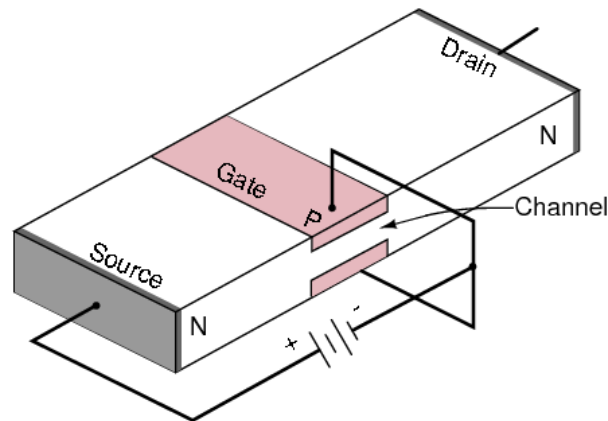
Povećanjem struje  $I_D$  pad napona u kanalu  $\varphi(\gamma)$  nije više konstantan već raste prema odvodu D. Budući da je uz  $U_{GS} = 0$  napon nepropusne polarizacije u svakoj točki spoja upravljačka elektroda – kanal jednak potencijalu  $\varphi(\gamma)$ , debljina osiromašenog spoja proporcionalna je naponu  $\varphi(\gamma)$ . Napon nepropusne polarizacije relativno je visok u u blizini odvoda ( $U_{GD} = -U_{DS}$ ) i smanjuje se do nule na strani uvoda. Rezultat toga je deblji osiromašeni sloj na mjestu odvoda. Osiromašeni sloj tu prodire dublje u kanal, pa  $U-I$  karakteristika počinje odstupati od pravolinijske ovisnosti kod malih struja  $I_D$  i to se naziva triodno područje rada [9].

Pri nekom dovoljno visokom naponu  $U_{DS} = U_P$  (napon dodira) rub osiromašenog sloja kraj odvoda D dodirne podlogu i prekida kanal. Kada se to dogodi, struja  $I_D$  s daljnjim porastom napona  $U_{DS}$  više ne može bitno rasti i ovo područje rada se zove zasićenje. Struja  $I_D$  se ne prekida budući da je ona i izazvala prekid kanala [9].

JFET tranzistori također imaju N i P tip kanala. U N tipu električni potencijal doveden na elektrodu G treba biti manji od električnog potencijala dovedenog na elektrodu S da bi se moglo upravljati širinom kanala, dok se P tip polarizira obratno. JFET tranzistori imaju jako veliki ulazni otpor, reda i do  $10^{10} \Omega$  što govori da ima zanemariv učinak na vanjske dijelove i komponente spojene na upravljačku elektrodu G. Simboli N i P tip JFET tranzistora su vidljivi na slici 2.10. a građa JFET tranzistora je prikazana na slici 2.11 [4].



Slika 2.10. Simboli P i N tipa JFET tranzistora.



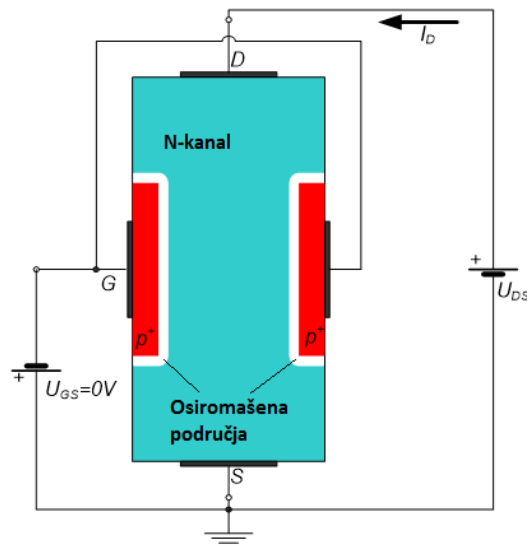
Slika 2.11. Građa JFET tranzistora [4].

### 3. Tehnološke karakteristike JFET tranzistora

#### 3.1. Načelo rada

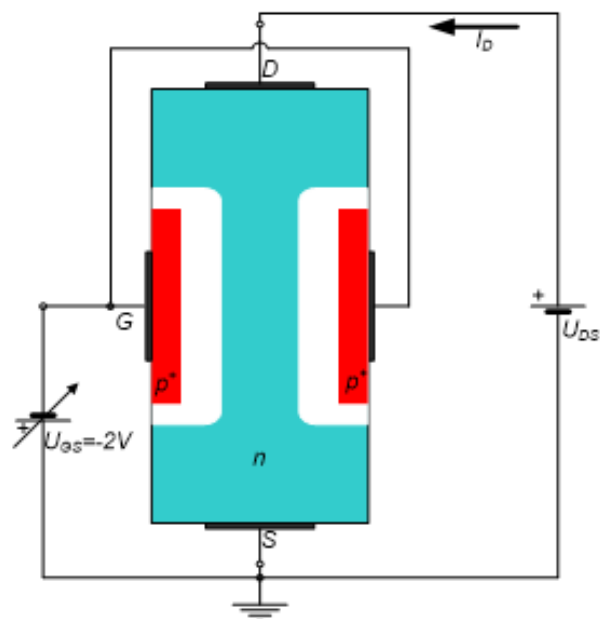
Način spajanja JFET-a se razlikuje kod N tipa i P tipa. Između kanala i upravljačke elektrode postoji osiromašeno područje P-N spoja koje čini kanal nešto užim. Priključivanjem vanjske elektrode G na P-tip poluvodiča N-kanalnog JFET-a, dobiva se mogućnost upravljanja širinom tog osiromašenog područja preko vanjskog napona. Upravljanje širinom kanala je direktno vezano uz polarizaciju elektrode G s kojom upravljamo širinom kanala, dakle ovisno tome, upravljamo i otporom kanala pa stoga i samom električnom strujom koja prolazi kroz kanal [4].

Na elektrodu G je potrebno priključiti upravljački napon  $U_{GS}$  tako da se ostvari zaporna polarizacija P-N spoja. Na ovaj način ulazna struja, tj. struja kroz elektrodu G je zanemariva, jer je uvijek zaporno polariziran PN spoj pa sukladno tome, za upravljanje izlaznom strujom  $I_D$  nije potrebna nikakva struja već samo napon nepropusne polarizacije.



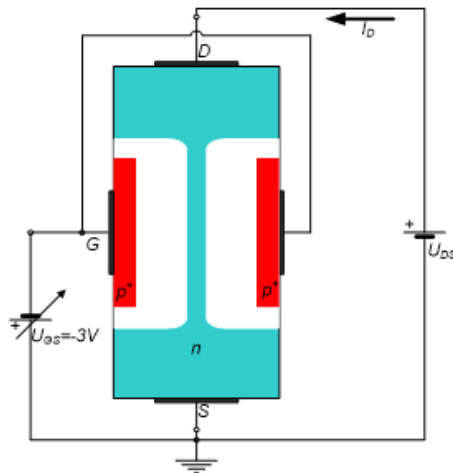
Slika 3.1. Tehnološki presjek N-kanalnog JFET tranzistora [4].

Što je veći električni napon  $U_{GS}$ , time je veća zaporna polarizacija PN spoja i šire je osiromašeno područje. Ovisno tome, vodljivi kanal se smanjuje i otpor se povećava, a s time se izlazna struja  $I_D$  smanjuje. Ukoliko je elektroda G za 2V negativnija od elektrode S osiromašeno područje se proširi od početnog stanja, prikazanog na slici 3.1. S ovime se postiže da se osiromašeno područje širi prema vodljivom kanalu kao što je prikazano na slici 3.2. Sukladno tome kanal je uži, otpor kanala je veći a time se električna struja  $I_D$  smanjuje te je ona u ovom trenutnu manjeg iznosa nego električna struja  $I_D$  u slučaju sa slike 3.1 [4].



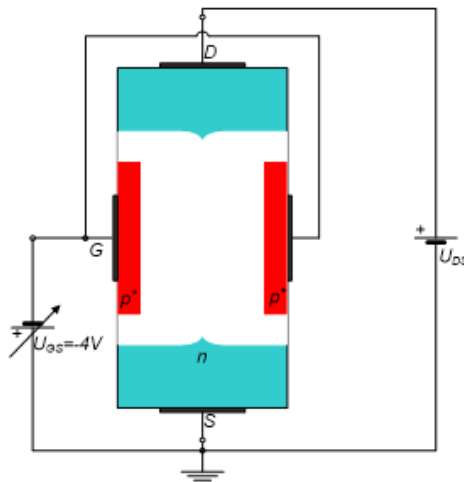
Slika 3.2. Proširenje osiromašenog područja prema kanalu [4].

Ukoliko se električni potencijal na elektrodi G još više smanji, tj. bude za 3V negativniji od električnog potencijala na elektrodi S, tada se osiromašeno područje još više širi prema vodljivom kanalu, s time otpor kanala raste i električna struja  $I_D$  je još manja nego u slučaju kada je električni napon bio za 2V manji na elektrodi G od napona na elektrodi S. Proširenje osiromašenog područja vidljivo je na slici 3.3 [4].



Slika 3.3. Proširenje osiromašenog područja prema kanalu nakon veće promjene napona [4].

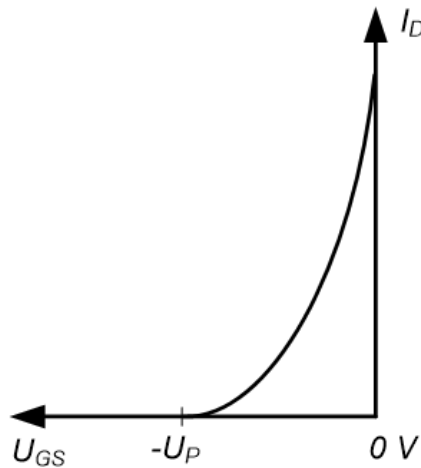
Ukoliko je električni napon na elektrodi G za 4V negativniji od napona na elektrodi S, tada osiromašeno područje potpuno zatvara vodljivi kanal. U tom trenutku izlazna struja  $I_D = 0A$ . Iznos električnog napona nepropusne polarizacije pri kojem je širina osiromašenog područja tolika da se potpuno zatvori vodljivi kanal naziva se napon dodira ili napon prekida  $U_P$ . U ovom primjeru  $U_P$  iznosi 4V. Prekid vodljivog kanala vidljiv je na slici 3.4 [4].



Slika 3.4. Potpuni prekid vodljivog kanala i proširenje osiromašenog područja [4].

### 3.2. Strujno naponske karakteristike

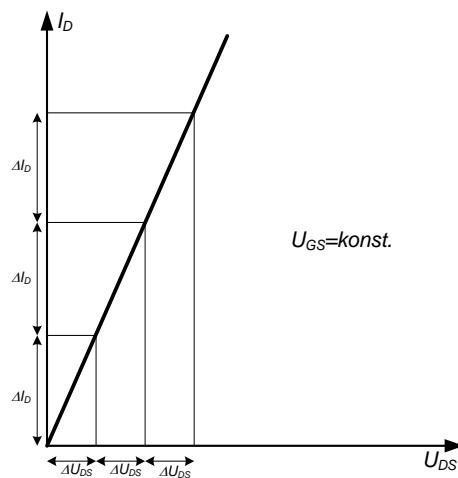
Karakteristika ovisnosti izlazne struje  $I_D$  o ulaznom naponu  $U_{GS}$  je prikazana na slici 3.5.



Slika 3.5. Prijenosna karakteristika izlazne struje  $I_D$  o ulaznom naponu  $U_{GS}$  [4].

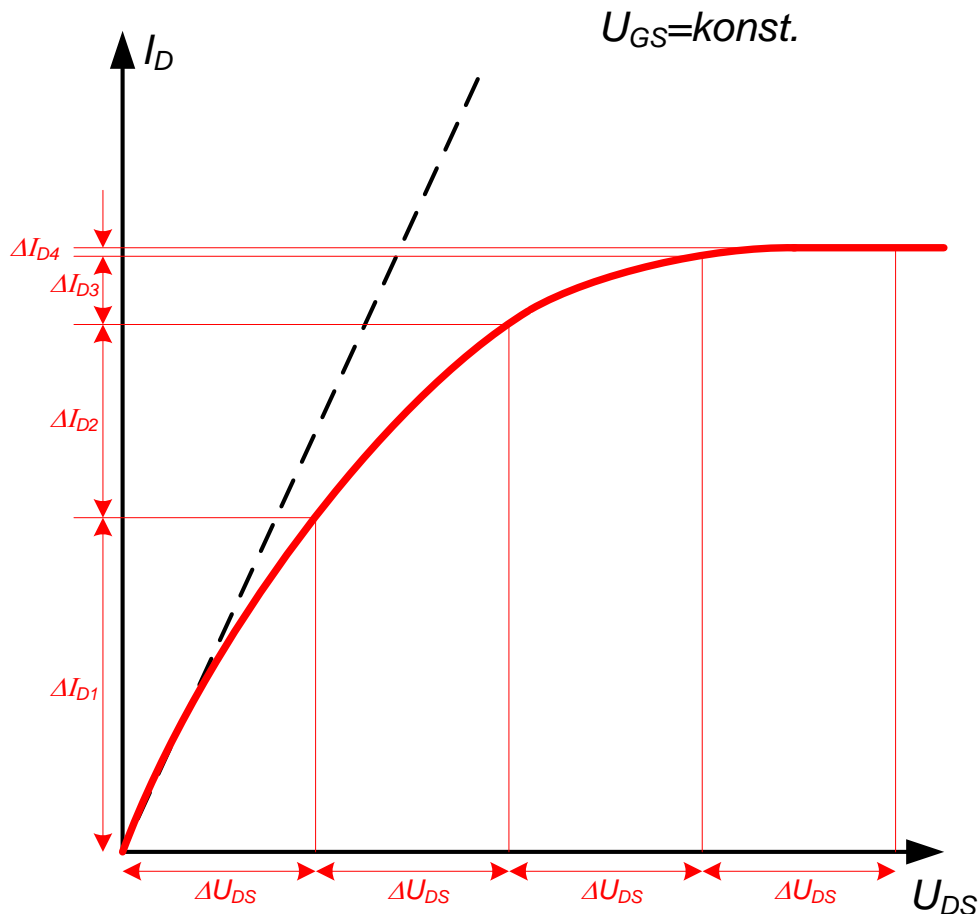
Na slici 3.5. je prikazana ovisnost izlazne struje  $I_D$  o ulaznom naponu  $U_{GS}$ . Jasno je vidljivo da izlazna struja pada s povećanjem iznosa ulaznog napona. Maksimalna izlazna struja, iznosa  $I_D = I_{DSS}$  će teći ukoliko je ulazni napon  $U_{GS} = 0$  [4].

Ovisnost izlazne struje o izlaznom naponu, uz pretpostavku da je ulazni napon konstantan, bi trebala biti linearna ovisnost za male izlazne napone, prikazana na slici 3.6. Ukoliko poraste napon, toliko bi trebala porasti i struja, drugim riječima, za istu promjenu izlaznog napona  $U_{DS}$  trebala bi biti uvijek ista promjena struje  $I_D$  [4].



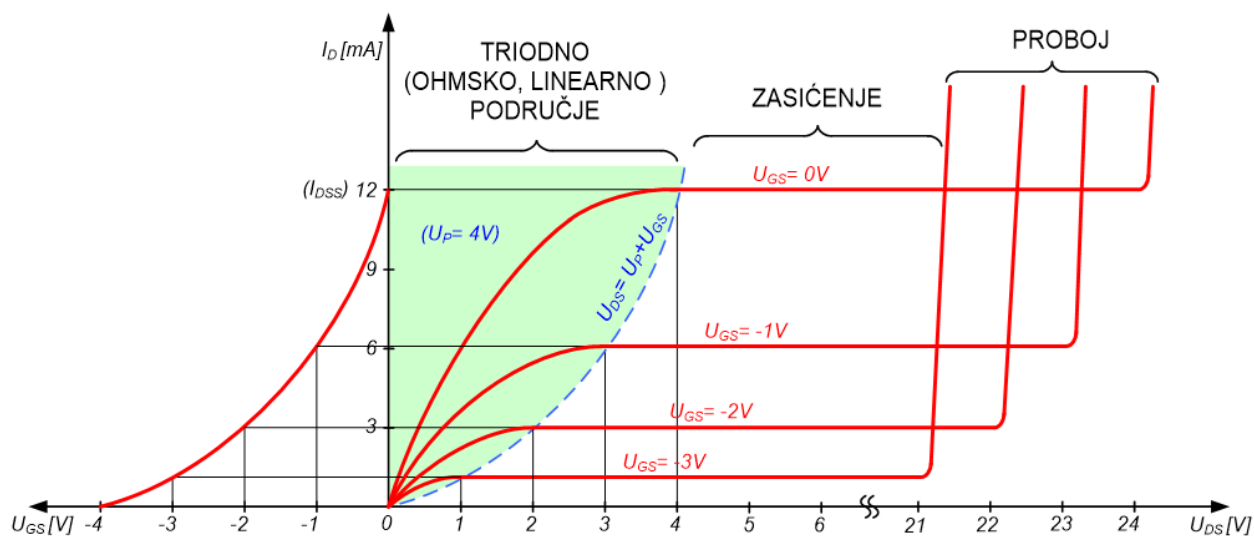
Slika 3.6. Linearna ovisnost izlazne struje  $I_D$  o izlaznom naponu  $U_{DS}$  [4].

Izlazna struja  $I_D$  je zapravo približno linearno ovisna o izlaznom naponu i to samo na početku, tj. za male izlazne napone  $U_{DS}$ . Kako se  $U_{DS}$  povećava, tako izlazna struja sve manje i manje raste, odnosno za istu promjenu napona  $U_{DS}$  promjena električne struje  $I_D$  nije ista i sve je manja s povećanjem napona  $U_{DS}$ . Nakon dovoljno velikog iznosa izlaznog napona, izlazna struja praktično više uopće ne raste, odnosno,  $\Delta I_D$  iznosi 0A kao što je vidljivo na slici 3.7 [4].



Slika 3.7. Stvarna ovisnost izlazne struje  $I_D$  o izlaznom naponu  $U_{DS}$  [4].

Struja  $I_{DSS}$  je najveća kada je  $U_{GS} = 0V$  i najmanja kada je  $U_{GS}$  jednak naponu  $-U_p$ . U izlaznim karakteristikama idealnog tranzistora struja  $I_D$  u zasićenju ne ovisi o naponu  $U_{DS}$ . U realnim tranzistorima efektivna duljina kanala se skraćuje ( $L_{ef} = L - \Delta L$ ) čime se smanjuje i njegov otpor, pa se povećanjem napona  $U_{DS}$  struja odvoda ipak malo povećava. Taj efekt se naziva modulacijom duljine kanala. Odstupanje od idealnih izlaznih karakteristika je veće što je tehnološka duljina kanala  $L$  kraća [9].



Slika 3.8. Izlazne  $U$ - $I$  karakteristike N – kanalnog spojnog FET-a [9].

### 3.2.1. Osnovne relacije

$$I_{ds} ( U_{gs} ) = I_{dss} \left( 1 + \frac{U_{gs}}{U_p} \right)^2. \quad [3-1]$$

Formula 3-1 prikazuje približnost ovisnost izlazne struje  $I_D$  o ulaznom naponu  $U_{GS}$ , ukoliko ulazni napon  $U_{GS}$  iznosi 0V, tada je izlazna struja  $I_D$  po iznosu maksimalna, zatim izlazna struja  $I_D$  opada približno sa kvadratom ulaznog  $U_{GS}$  napona. Potrebno je pripaziti da ulazni napon  $U_{GS}$  po iznosu bude manji od 0V sve dok je po apsolutnom iznosu ulazni napon  $U_{GS}$  jednak probojnom naponu  $U_P$ , kada izlazna struja  $I_D$  iznosi 0A.

$$I_D = G_0 U_P \left[ \frac{U_{DS}}{U_P} + \frac{2}{3} \left( \frac{-U_{GS}}{U_P} \right)^{1.5} - \frac{2}{3} \left( \frac{-U_{GS} + U_{DS}}{U_P} \right)^{1.5} \right], \quad [3-2]$$

$$I_{DSS} = G_0 U_P \left[ \frac{U_{GS}}{U_P} + \frac{2}{3} \left( \frac{-U_{GS}}{U_P} \right)^{1.5} + \frac{1}{3} \right], \quad [3-3]$$

$$I_D = G_0 \left[ 1 - \left( \frac{-U_{GS}}{U_P} \right) \right]^{0.5} U_{DS}. \quad [3-4]$$

Formula 3-2 dobro opisuje ponašanja JFET-a pri niskim naponima  $U_{DS}$ , gdje je konstantna pokretljivost i predstavlja triodno područje. Pri vrlo niskim naponima  $U_{DS}$  ( $U_{DS} \ll |-U_{GS}|$ ) izraz se može linearizirati pa prelazi u formulu 3-4 [12].

Pri naponima  $U_{DS} \gg |-U_{GS}|$  osiromašeni sloj je deblji u blizini odvoda i kod napona  $U_{DSS}$  prekida kanal. Taj prekid je posljedica protjecanja struje koja se daljnjim povećanjem napona  $U_{DS}$  ne povećava – dolazi do struje zasićenja [12].

$U_{DSS}$  kod kojeg je  $I_D = I_{DSS}$  dobiva se tako da se izraz za struju derivira po naponu  $U_{DS}$ , uz  $U_{GS} = \text{konst.}$  i izjednači s nulom [12]:

$$U_{DSS} = U_{GS} + U_p. \quad [3-5]$$

Izraz 3-3 predstavlja konstantnu struju u zasićenju  $I_{DSS}$  uz  $U_{DS} > U_{DSS}$  i opisuje krivulju koja razdvaja triodno područje od područja zasićenja [12].

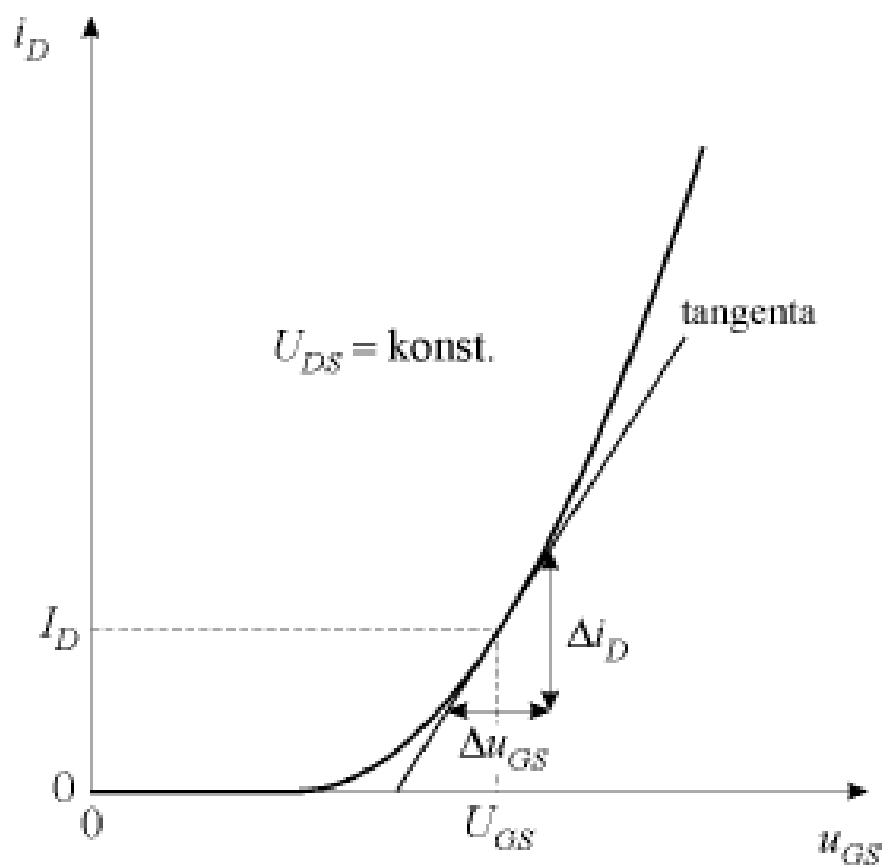
$$\mu = \frac{\Delta U_{DS}}{\Delta U_{GS}}, I_D = \text{konst.}, \quad [3-6]$$

$$g_m = \frac{\Delta I_D}{\Delta U_{GS}}, U_{DS} = \text{konst.}, \quad [3-7]$$

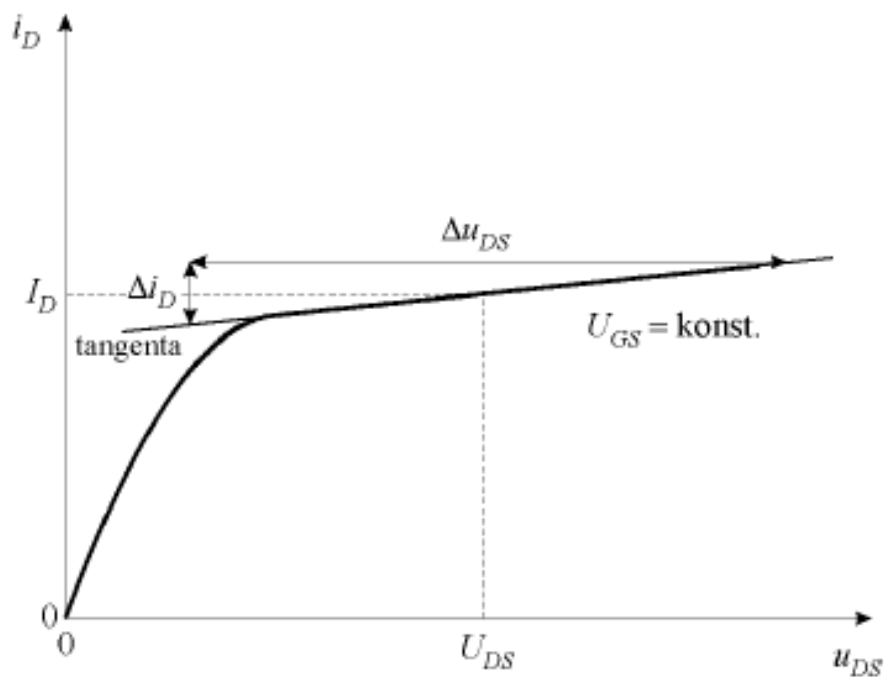
$$r_d = \frac{\Delta U_{DS}}{\Delta I_D}, U_{GS} = \text{konst.} \quad [3-8]$$

Gornje tri formule definiraju osnovne dinamičke parametre JFET-a. Izraz 3-6 prikazuje faktor naponskog pojačanja  $\mu$  koji je jednak omjeru promjene izlaznog napona  $U_{DS}$  i promjene ulaznog  $U_{GS}$  napona, uz uvjet da je izlazna struja  $I_D$  konstantna. Pomoću izraza 3-7 izračunava se strmina  $g_m$  koja je omjer između promjene izlazne  $I_D$  struje i promjene ulaznog  $U_{GS}$  napona uz uvjet da je izlazni napon  $U_{DS}$  konstantan, dok se pomoću izraza 3-8 izračunava izlazni dinamički otpor  $r_d$  koji je jednak omjeru promjene izlaznog napona  $U_{DS}$  i promjene izlazne struje  $I_D$  uz uvjet da je ulazni napon  $U_{GS}$  konstantan. Ostali dinamički parametri su dovoljno malog iznosa na nižim frekvencijama da ih se može smatrati zanemarivima [4]. Grafički prikaz karakteristike strmine i izlaznog dinamičkog otpora prikazan je na slikama 3.9 i 3.10.





Slika 3.9. Prikaz karakteristike strmine [5].



Slika 3.10. Prikaz karakteristike izlaznog (dinamičkog) otpora [5].

## 4. Strujno naponske karakteristike prikazane u simulacijskom programu MATLAB®

### 4.1. Svojstva silicijskog poluvodiča

U ovu svrhu su prikazane strujno naponske karakteristike nacrtane u simulacijskom programu MATLAB® radi lakšeg razumijevanja ponašanja karakteristike prilikom promjene ulaznih veličina. Na Tablici 4.1. su prikazani parametri silicija koji se najčešće koristi za izradu tranzistora.

	Si
$E_G$ (eV)	1.1
$\epsilon_r$	11.8
$E_C$ (MV / cm)	0.3
$v_{sat}$ ( $10^7$ cm / s)	1
$\mu_n$ ( $\text{cm}^2 / \text{Vs}$ )	1430
$\mu_p$ ( $\text{cm}^2 / \text{Vs}$ )	460
$\lambda$ (W / cmK)	1.5

Tablica 4.1. Svojstva silicija [6].

Intrinsična koncentracija nosilaca za silicij ovisna je o temperaturi i prikazana je formulom 4-1 [6]:

$$n_i = CT^{\frac{3}{2}} \exp\left(-\frac{E_G(T)}{E_T}\right), \quad [4-1]$$

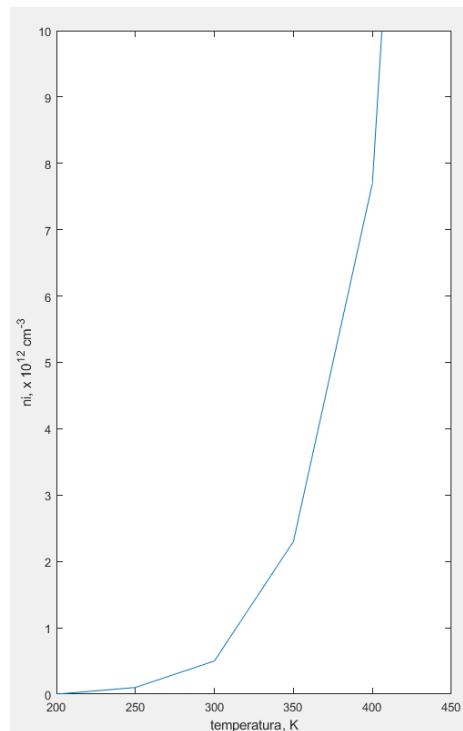
gdje je  $C = 7.2 * 10^{15} \text{ cm}^{-3} / \text{K}^{3/2}$ ,  $E_T = kT / q$ ,  $k$  je Boltzmannova konstantna,  $q$  je naboj elektrona, i  $E_G(T)$  označava energetski procijep, koji je za silicij definiran kao [6]:

$$E_G(T) = 1.175 - 9.025 * 10^{-5} T - 3.05 * 10^{-7} * T^2. \quad [4-2]$$

Tablica 4.2. prikazuje intrinzičnu koncentraciju u odnosu na promjenu temperature za 25 K u rasponu od 200 K do 400 K i ista je karakteristika prikazana na slici 4.1.

Temperatura, K	Vodljivost $n_i$ , $\cdot 10^{12} \text{ cm}^{-3}$
200	0.2
225	0.3
250	0.5
275	0.65
300	0.8
325	1
350	5
375	23
400	77

Tablica 4.2. Intrinzična koncentracija  $n_i$  u odnosu na promjenu temperature.



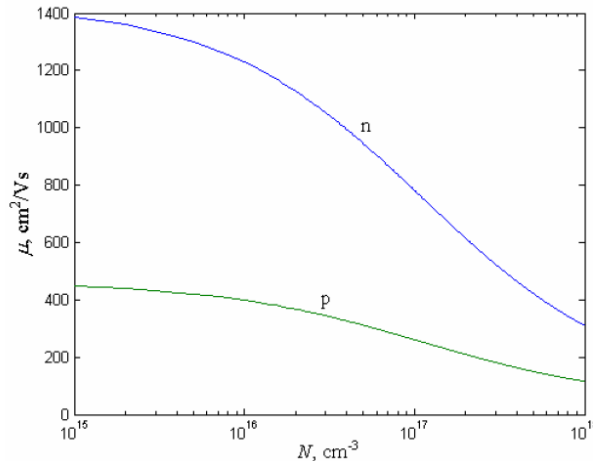
Slika 4.1. Prikaz ovisnosti vodljivosti  $n_i$  o temperaturi izraženoj u K.

Na slici 4.1. prilikom grafičkog prikaza formule 4-1 vidljivo je kako poluvodiču načinjenom od silicija naglo poraste intrinzična koncentracija nakon 300 K i da raste praktički eksponencijalno.

Idealna strujno naponska karakteristika idealnog PN spoja opisana je poznatom Shockleyevom formulom, dolje prikazanom pod 4-3., gdje  $I_S$  označava inverznu struju u PN spoju,  $U$  je napon na spoju i  $U_T$  je napon u ovisnosti o temperaturi po formuli  $kT / q$  [6].

$$I = I_S * [\exp\left(\frac{U}{U_T}\right) - 1], \quad [4-3]$$

Na slici 4.2. je prikazana ovisnost pokretljivosti naboja o koncentraciji primjesa u zadanom poluvodiču.



Slika 4.2. Ovisnost pokretljivosti nositelja naboja o koncentraciji primjesa [6].

## 4.2 Prikaz strujno naponske karakteristike JFET tranzistora prilikom promjene napona $U_{GS}$

Ako se između upravljačke elektrode (G) i uvoda (S) priključi napon  $U_{GS}$  tako da još više inverzno polarizira P-N spojeve, onda i pri naponu  $U_{DS} = 0\text{V}$  postoji osiromašeno područje u kanalu čija širina ovisi o naponu  $U_{GS}$ .

Uz veći napon  $U_{GS}$  kanal će biti uži, odnosno njegov presjek manji a otpor veći, barijera se širi na slabije onečišćenu stranu P-N spoja, porastom apsolutne vrijednosti napona  $U_{GS}$  širina kanala se smanjuje a time i njegova vodljivost. Pri naponu  $U_{DS} = 0\text{V}$  i  $U_{GS} = 0\text{V}$  kanal FET-a ima najveću širinu dok se pri nekom naponu  $U_{GS}$  i naponu  $U_{DS} = 0\text{V}$  širina kanala jednako smanji po čitavoj njegovoj dužini za neku stalnu vrijednost. Povećanjem napona nepropusne polarizacije  $U_{GS}$  barijere postaju sve šire tako da kod nekog određenog napona dolazi do dodira gornje i doljnje barijere. Napon  $U_{GS}$  pri kojem širina kanala postaje jednaka nuli naziva se napon dodira i označava se sa  $U_{GS0}$  [5].

U programima za analizu električnih sklopova računalom, koristi se eksperimentalno dobiveni model (Shichman - Hodges) koji izraz 3-2 dobiven iz fizikalne slike rada FET-a dobro aproksimira kvadratičnim zakonom i onda te relacije glase [9]:

$$I_D = 0 \quad \text{Za } U_{GS} - U_P \leq 0 \quad [4-4]$$

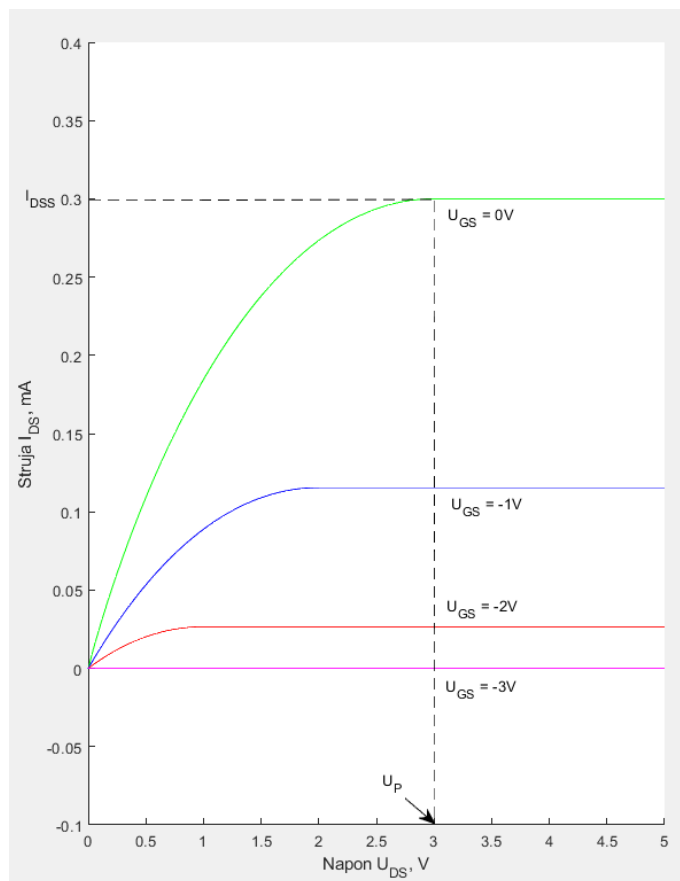
$$I_D = K \cdot (U_{GS} - U_P)^2 \cdot (1 + \lambda U_{DS}) \quad \text{Za } 0 < U_{GS} - U_P \leq U_{DS} \quad [4-5]$$

$$I_D = K \cdot U_{DS} \cdot [2 \cdot (U_{DS} - U_P) - U_{DS}] \cdot (1 + \lambda U_{DS}) \quad \text{Za } 0 < U_{DS} \leq U_{GS} - U_P \quad [4-6]$$

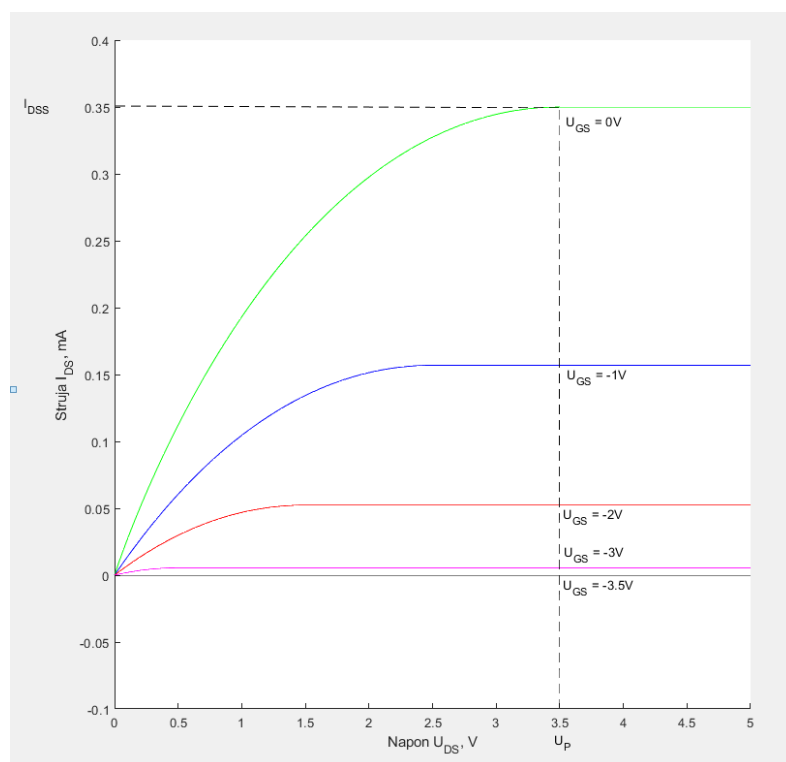
Navedene relacije su korištene prilikom simulacije strujno naponskih karakteristika JFET tranzistora uz različite napone  $U_p$ . Rezultati simulacije su prikazani u tablici 4.3 te grafički na slikama 4.3., 4.4., 4.5. i 4.6.

Broj simulacije	Napon $U_{GS}$ (V)
Simulacija 1, slika 4.3. $U_p = 3 \text{ V}; I_{DSS} = 3 \text{ mA}$	0
	-1
	-2
	-3
Simulacija 2, slika 4.4. $U_p = 3.5 \text{ V}; I_{DSS} = 3.5 \text{ mA}$	0
	-1
	-2
	-3
	-3.5
Simulacija 3, slika 4.5. $U_p = 4 \text{ V}; I_{DSS} = 0.4 \text{ mA}$	0
	-1
	-2
	-3

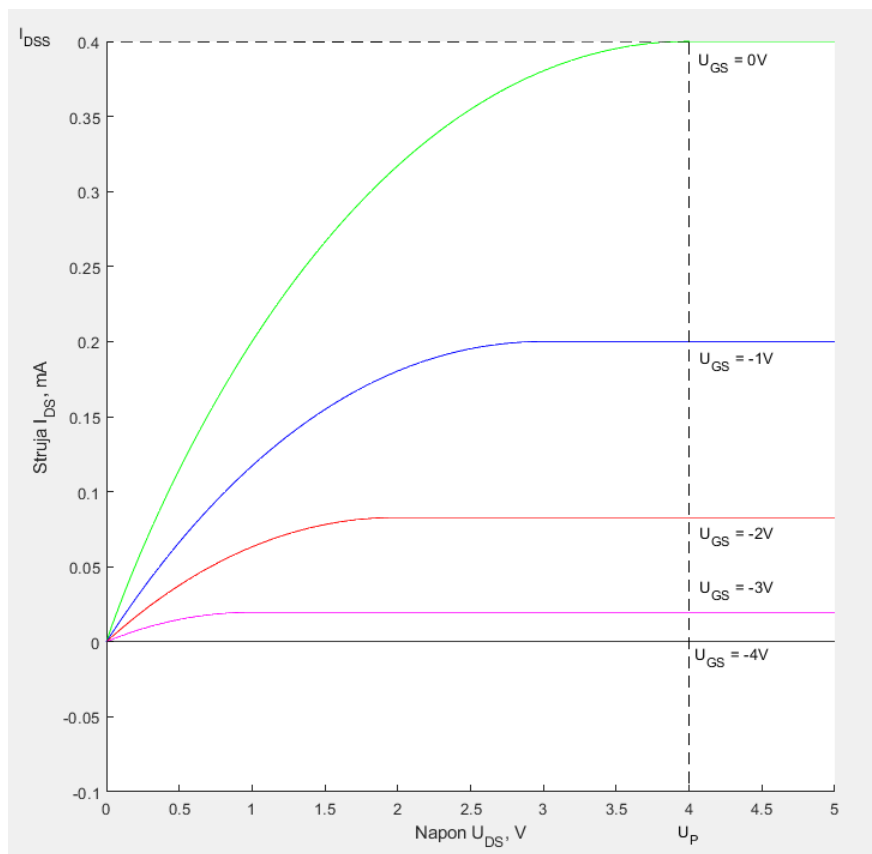
Tablica 4.3. Rezultati simulacije.



Slika 4.3. Simulacija 1 - Grafički prikaz ovisnosti struje  $I_{DS}$  o promjeni napona  $U_{DS}$  uz različite napone  $U_{GS}$  za napon  $U_P = 3$  V.



Slika 4.4. Simulacija 2 - Grafički prikaz ovisnosti struje  $I_{DS}$  o promjeni napona  $U_{DS}$  uz različite napone  $U_{GS}$  za napon  $U_P = 3.5$  V.



Slika 4.5. Simulacija 3 - Grafički prikaz ovisnosti struje  $I_{DS}$  o promjeni napona  $U_{DS}$  uz različite napone  $U_{GS}$  za napon  $U_P = 4$  V.

## 5. Zaključak

U ovom radu, prilikom simuliranja u simulacijskom programu MATLAB, korišten je N – kanalni tip JFET tranzistora, ispitana je ovisnost intrinzične koncentracije silicijskog poluvodiča o temperaturi i prikazane su njegove prijenosne i izlazne strujno naponske karakteristike. Iz mjerenja i grafičkog prikaza karakteristika je vidljivo kako su svojstva tranzistora značajno ovisna o promjeni temperature.

U drugom dijelu simulacije ispitivala se ovisnost struje  $I_{DS}$  o naponu  $U_{DS}$  uz različite napone na upravljačkoj elektrodi  $U_{GS}$  za različite napone praga i maksimalne struje kroz kanal. Utvrđeno je kako se sa promjenom napona  $U_{GS}$  linearno mijenja i struja pa se time postiže područje linearnog naponski upravljivog otpora za male napone  $U_{DS}$ . Upravljeni se može u intervalu od  $U_{GS} = 0V$  do  $U_{GS} = -U_P$ , napon  $-U_P$  predstavlja napon dodira odnosno iznos pri kojemu se kanal zatvara i strujni krug prekida. Simulirala se i karakteristika ovisna o promjeni napona  $U_P$ . Napon  $U_P$  na x-osi označava mjesto na kojemu tranzistor prelazi iz triodnog u područje zasićenja.



## 6. LITERATURA

- [1] T. Jelaković, *Tranzistorska audiopojачala*, Školska knjiga, Zagreb, 1973.
- [2] J. Kemp, *Seymour Cray and the Development of Supercomputers*, Linuxvoice, 2015.
- [3] V. Komen, *Elektrotehnika, Osnove Elektronike*.
- [4] [www.pmfst.unist.hr/~santon/oe2/03%20JFET.ppt](http://www.pmfst.unist.hr/~santon/oe2/03%20JFET.ppt), 21.5.2016.
- [5] A. Barić, Ž. Butković, J. Divković Puškec, *Elektronika 1*, Sveučilište u Zagrebu, Fakultet elektrotehnike i računarstva, Zagreb.
- [6] T. Matić, T. Švedek, M. Herceg, *Comparison of current-voltage characteristics for hypothetic Si i SiC bipolar junction transistor*, Sveučilište J.J. Strossmayera u Osijeku, Elektrotehnički fakultet, Osijek
- [7] <https://www.mathworks.com/help/physmod/elec/ug/plot-basic-characteristics-for-semiconductor-blocks.html>
- [8] <https://www.mathworks.com/help/physmod/elec/ref/nchanneljfet.html>
- [9] T. Švedek, *Poluvodičke komponente i sklopovi, svezak 1. Poluvodičke komponente*, Sveučilište J.J. Strossmayera u Osijeku, Elektrotehnički fakultet, Osijek, Graphis, Zagreb, 2001
- [10] <https://www.elektronikabersama.web.id/2012/04/mosfet-metal-oxide-semiconductor-fet.html>
- [11] [http://www.fpz.unizg.hr/hgold/ES/AE/pog\\_1/pog161.htm](http://www.fpz.unizg.hr/hgold/ES/AE/pog_1/pog161.htm)
- [12] T. Švedek, *Elektronika 1*, Sveučilište J.J. Strossmayera u Osijeku, Elektrotehnički fakultet, Osijek

## **Sažetak**

Ovaj rad detaljno proučava razvoj, funkcionalnost i načelo rada poluvodičkih komponenti, prvenstveno tranzistora. Opisuje razvoj i povijest tranzistora, prve tranzistore, prve materijale i karakteristike postignute otkrićem elementa. Prikazan je princip rada određenih tranzistora i njihove strujno naponske karakteristike ovisne o ulaznim tehnološkim karakteristikama. Naposljetku, prikazana je simulacija rada tranzistora i njegove izlazne strujno naponske karakteristike ovisne o promjeni napona i ostalim parametrima.

**Ključne riječi:** Tranzistor, integrirani krugovi, poluvodič, matlab.

## **Abstract**

This paper describes development, functionality and working principle of semiconductor components, especially transistors. Paper describes development and history of transistors, first materials and characteristics archived with newly discovered element. It shows a working principle of some transistors and their electrical characteristics depending on different input values. Finally there is a simulation of transistor current-voltage characteristics as a function which depends on different voltage inputs and other settings.

**Keywords:** Transistor, integrated circuit, semiconductor, matlab.

## **Životopis**

Matej Grgić rođen je u Osijeku 11. rujna 1994. Nakon završene osnovne škole „Fran Krsto Frankopan“ u Osijeku, 2009. upisuje Elektrotehničku i prometnu školu također u Osijeku, smjer elektrotehničar. Za vrijeme srednješkolškog obrazovanja obavlja praktičnu nastavu u prostorijama HEP tvrtke gdje najviše radi sa transformatorima i popratnim postrojenjima. Nakon završene srednje škole piše državnu maturu i upisuje preddiplomski stručni studij elektrotehnike na Fakultetu elektrotehnike, računarstva i informacijskih tehnologija u Osijeku.

## PRILOZI

### Prilog 1: Kod korišten pri simulaciji broj 1: ovisnost struje $I_{DS}$ o promjeni napona $U_{DS}$ uz različite napone $U_{GS}$ za napon $U_P = 3V$

```
%Koordinatni sustav 5x0.4;
xkoord = (0:0.5:5);
ykoord = -0.08:0.04:0.4;
g=0.3;
%
Up=3;
%Uds=x;
x=linspace(0,Up);
Ug=0; %Nariniti napon
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
x1 = [3 5];
y1 = [0.3 0.3];
%
hold on
plot(xkoord, 0);
plot(0, ykoord);
xlabel('Napon U_{DS}, V');
ylabel('Struja I_{DS}, mA');
plot(x, Id, 'color', [0 1 0]);
line(x1,y1, 'color', [0 1 0]);
%
Up=3;
Ug=-1;
x=linspace(0,2);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [0 0 1]);
x2 = [2 5];
y2 = [0.1155 0.1155];
line(x2,y2, 'color', [0 0 1]);
%
Up=3;
Ug=-2;
x=linspace(0,1);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [1 0 0]);
x3 = [1 5];
y3 = [0.0266 0.0266];
line(x3,y3, 'color', [1 0 0]);
%
Up=3;
Ug=-3;
x=linspace(0,0);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [1 0 1]);
x4 = [0 5];
y4 = [0 0];
line(x4,y4, 'color', [1 0 1]);
hold off
```

## Prilog 2: Kod korišten pri simulaciji broj 2: ovisnost struje $I_{DS}$ o promjeni napona $U_{DS}$ uz različite napone $U_{GS}$ za napon $U_P = 3.5V$

```

%Koordinatni sustav 5x0.4;
xkoord = (0:0.5:5);
ykoord = -0.08:0.04:0.4;
g=0.3;
%
Up=3.5;
x=linspace(0,Up);
Ug=0; %Narinuti napon
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
x1 = [3.5 5];
y1 = [0.35 0.35];
%
hold on
plot(xkoord, 0);
plot(0, ykoord);
xlabel('Napon U_{DS}, V');
ylabel('Struja I_{DS}, mA');
plot(x, Id, 'color', [0 1 0]);
line(x1,y1, 'color', [0 1 0]);
%
Up=3.5;
Ug=-1;
x=linspace(0, 2.5);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [0 0 1]);
x2 = [2.5 5];
y2 = [0.1569 0.1569];
line(x2,y2, 'color', [0 0 1]);
%
Up=3.5;
Ug=-2;
x=linspace(0,1.5);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [1 0 0]);
x3 = [1.5 5];
y3 = [0.05237 0.05237];
line(x3,y3, 'color', [1 0 0]);
%
Up=3.5;
Ug=-3;
x=linspace(0,0.5);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [1 0 1]);
x4 = [0.5 5];
y4 = [0.005492 0.005492];
line(x4,y4, 'color', [1 0 1]);
%
Up=3.5;
Ug=-3.5;
x=linspace(0,0);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [0 0 0]);
x5 = [0 5];
y5 = [0 0];
line(x5,y5, 'color', [0 0 0]);
hold off

```

### Prilog 3: Kod korišten pri simulaciji broj 2: ovisnost struje $I_{DS}$ o promjeni napona $U_{DS}$ uz različite napone $U_{GS}$ za napon $U_P = 4V$

```

%Koordinatni sustav 5x0.4;
xkoord = (0:0.5:5);
ykoord = -0.08:0.04:0.4;
g=0.3;
%
Up=4;
x=linspace(0,Up);
Ug=0; %Narinuti napon
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
x1 = [4 5];
y1 = [0.4 0.4];
%
hold on
plot(xkoord, 0);
plot(0, ykoord);
xlabel('Napon U_{DS}, V');
ylabel('Struja I_{DS}, mA');
plot(x, Id, 'color', [0 1 0]);
line(x1,y1, 'color', [0 1 0]);
%
Up=4;
Ug=-1;
x=linspace(0,3);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [0 0 1]);
x2 = [3 5];
y2 = [0.2 0.2];
line(x2,y2, 'color', [0 0 1]);
%
Up=4;
Ug=-2;
x=linspace(0,2);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [1 0 0]);
x3 = [2 5];
y3 = [0.08284 0.08284];
line(x3,y3, 'color', [1 0 0]);
%
Up=4;
Ug=-3;
x=linspace(0,1);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [1 0 1]);
x4 = [1 5];
y4 = [0.01962 0.01962];
line(x4,y4, 'color', [1 0 1]);
%
Up=4;
Ug=-4;
x=linspace(0,0);
Id=g.*Up.*[(x./Up)+2./3.*((-Ug/Up).^1.5)-(2./3).*((-Ug+x)./(Up)).^1.5];
plot(x, Id, 'color', [0 0 0]);
x5 = [0 5];
y5 = [0 0];
line(x5,y5, 'color', [0 0 0]);
hold off

```