

Povećanje učinkovitosti višegranskog istosmjernog pretvarača za stacionarne baterijske spremnike energije promjenom broja aktivnih grana

Brandis, Andrej

Doctoral thesis / Doktorski rad

2024

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **Josip Juraj Strossmayer University of Osijek, Faculty of Electrical Engineering, Computer Science and Information Technology Osijek / Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek**

Permanent link / Trajna poveznica: <https://urn.nsk.hr/urn:nbn:hr:200:175248>

Rights / Prava: [In copyright](#) / [Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2025-04-01**

Repository / Repozitorij:

[Faculty of Electrical Engineering, Computer Science and Information Technology Osijek](#)



SVEUČILIŠTE JOSIPA JURJA STROSSMAYERA U OSIJEKU
FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA I INFORMACIJSKIH
TEHNOLOGIJA OSIJEK

Andrej Brandis

**POVEĆANJE UČINKOVITOSTI VIŠEGRANSKOG
ISTOSMJERNOG PRETVARAČA ZA
STACIONARNE BATERIJSKE SPREMNIKE
ENERGIJE PROMJENOM BROJA AKTIVNIH
GRANA**

Doktorski rad

Osijek, 2024.

Doktorski rad izrađen je na:

*Zavodu za elektrostrojarstvo,
Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek,
Sveučilište Josipa Jurja Strossmayera u Osijeku.*

Mentor: Prof. dr. sc. Denis Pelin

Doktorski rad ima 200 stranica
Doktorski rad br. 92

Povjerenstvo za ocjenu teme doktorskog rada:

- Izv. prof. dr. sc. Danijel Topić – predsjednik povjerenstva, FERIT Osijek
- Prof. dr. sc. Kruno Miličević – član povjerenstva, FERIT Osijek
- Prof. dr. sc. Viktor Šunde – vanjski član, FER Zagreb
- Prof. dr. sc. Željko Hederić – zamjenik člana, FERIT Osijek

Povjerenstvo za obranu doktorskog rada:

- Izv. prof. dr. sc. Danijel Topić – predsjednik povjerenstva, FERIT Osijek
- Prof. dr. sc. Kruno Miličević – član povjerenstva, FERIT Osijek
- Prof. dr. sc. Viktor Šunde – vanjski član, FER Zagreb
- Prof. dr. sc. Željko Hederić – zamjenik člana, FERIT Osijek

Datum obrane doktorskog rada: 1. srpnja 2024.

Sadržaj

1	Uvod.....	1
1.1.	Organizacija, struktura i očekivani doprinosi doktorskog rada	4
2	Pregled područja teme istraživanja	7
2.1.	Jednostupanjska pretvorba	8
2.2.	Višestupanjska pretvorba	12
2.3.	Dvosmjerni pretvarač istosmjerne struje s više grana.....	17
3	Matematički model pretvarača.....	20
3.1.	Uzlazni režim rada pretvarača	20
3.2.	Silazni režim rada pretvarača.....	30
3.3.	Nadograđeni model pretvarača s radnim gubicima	35
3.4.	Odabir komponenata pretvarača temeljen na stvarnim podacima	41
3.5.	Proračun gubitaka pretvarača.....	45
3.6.	Matematički toplinski model pretvarača.....	52
3.7.	Utjecaj broja grana na parametre valovitosti struja i napona pretvarača	57
4	Simulacijski model pretvarača	65
4.1.	Simulacijski model pretvarača u otvorenoj petlji	66
4.2.	Regulacija pretvarača u dvostrukoj petlji	75
4.3.	Simulacijski toplinski model pretvarača.....	84
4.4.	Strujno-adaptivna strategija upravljanja aktivnim granama pretvarača.....	87
5	Metoda upravljanja radnom temperaturom tranzistora.....	102
5.1.	Prototip za razvoj metode upravljanja temperaturom tranzistora	102
5.2.	Upravljački dio prototipa	107
5.3.	Validacija metode upravljanja radnom temperaturom tranzistora.....	115
6	Eksperimentalni postav za ispitivanje učinkovitosti u stvarnom vremenu	125

6.1.	Ispitivanje učinkovitosti u stvarnom vremenu CHIL metodologijom	127
6.2.	Ispitivanje učinkovitosti u stvarnom vremenu PHIL metodologijom.....	145
7	Zaključak.....	156
	Literatura.....	160
	Popis slika.....	171
	Popis tablica.....	177
	Popis kratica.....	179
	A PRILOZI	181
	A1 : Snimljene karakteristike baterijske ćelije i paketa.....	181
	A2 : Analiza stabilnosti sustava u otvorenoj petlji	183
	A3 : Sheme podsustava simulacijskog modela.....	187
	A4 : Dodatak rezultatima ispitivanja poglavlja 6.1 za slučaj konstantno podopterećenog uzlaznog pretvarača	191
	A5 : Prototip za ispitivanje učinkovitosti u stvarnom vremenu.....	194
	Sažetak	197
	Abstract.....	198
	Životopis	200

Iskrena zahvala mojoj obitelji koji su svojom neprocjenjivom podrškom i ljubavlju bili moja snaga tijekom cijelog procesa izrade ovoga rada.

Posebno hvala mojoj supruzi Severini te našim kćerima, Hani i Diani, čija su prisutnost i razumijevanje olakšali ovaj izazov.

Velika zahvala mome ocu Stevi i majci Katici, na svakoj podršci kroz sve životne etape.

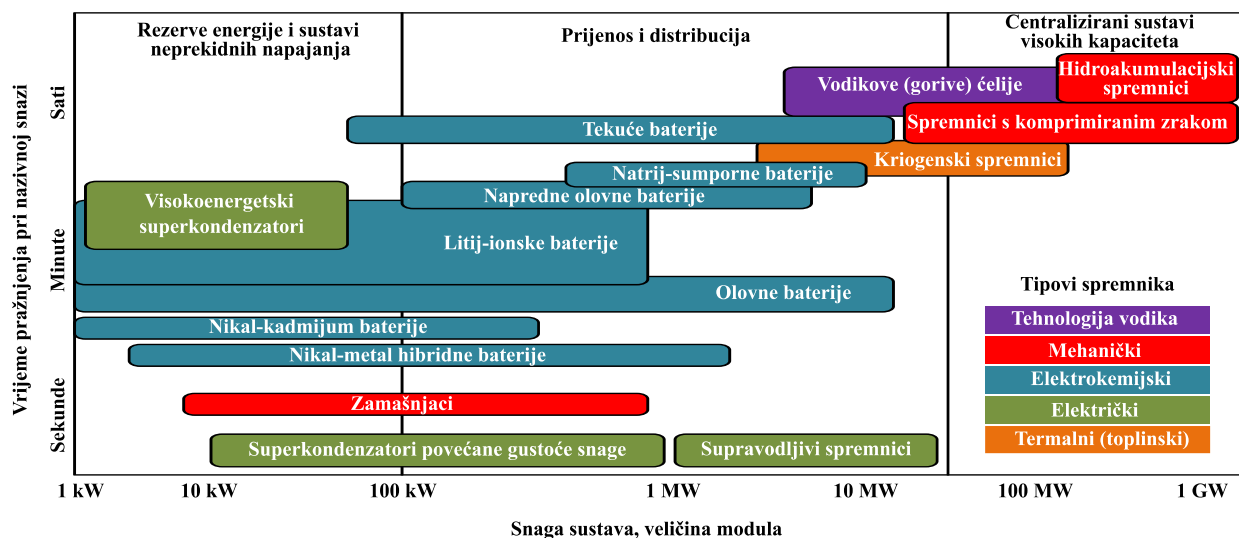
Neizmjerne hvala mome mentoru, profesoru Pelinu, na nepokolebljivom vodstvu, strpljenju i podršci tijekom svih procedura i izazova koje donosi akademski put.

Zahvaljujem se svim svojim kolegama koji su na bilo koji način pripomogli ostvarenju ovoga rada.

1

Uvod

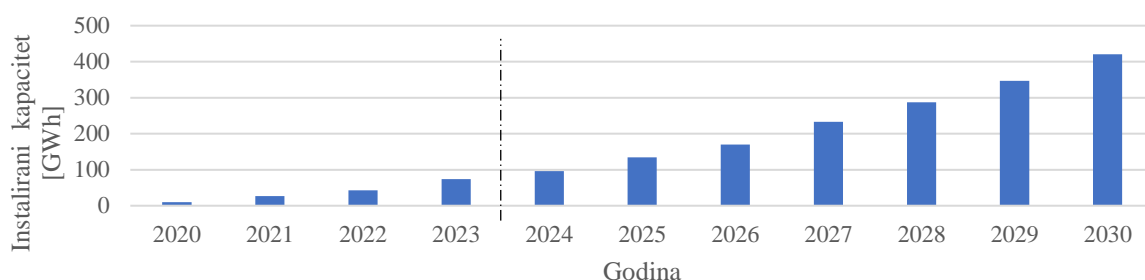
U eri brzog tehnološkog razvoja i rastuće potrebe za održivom energijom, pohrana električne energije postaje sve važniji element energetske sustava [1]. Sposobnost efikasnog skladištenja energije ključna je za upravljanje varijabilnim izvorima kao što su obnovljivi izvori energije (OIE), omogućavajući tako balansiranje tokova energije između proizvođača i potrošača, kao i dodatnu stabilizaciju mreže. Postoji niz tehnologija i metoda za skladištenje električne energije, od kojih svaka nudi specifične prednosti kao i ograničenja, ovisno o primjeni, slika 1.1 [2].



Slika 1.1. Klasifikacija poznatih tehnologija pohrane električne energije

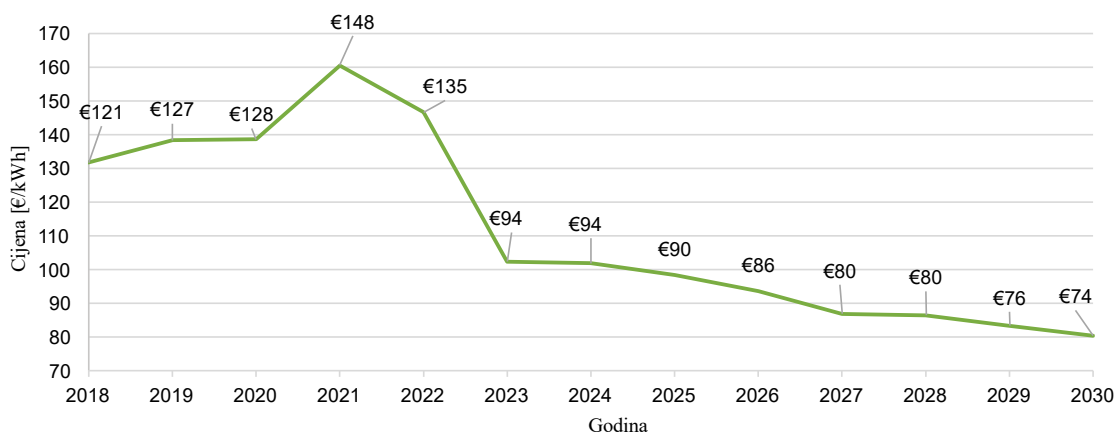
Među ovim tehnologijama skladištenja, baterije ili baterijski spremnici energije (u nastavku BSE) kao članovi grupacije elektrokemijskog tipa spremnika, najčešći su izbor danas zbog svoje sposobnosti brzog reagiranja, zadržavajući pri tome svrsishodni omjer snage i gustoće energije. Poboljšanja u tehnologijama naprednih baterijskih ćelija rezultirala su učinkovitijim i ekonomičnijim sustavima koji su pogodni za širok spektar upotreba, od rezidencijalnih do

industrijskih i komercijalnih [3]. Dodatno, BSE igraju ključnu ulogu u ublažavanju energetske vršnih opterećenja, upravljanju frekvencijom i naponom, te omogućavanju kvalitetnijeg iskorištavanja OIE [4]. S obzirom na rastuće izazove energetske stabilnosti i sigurnosti, BSE su u posljednjem desetljeću predmet brojnih istraživanja i inovacija. Prema izvoru [5], u trenutnim globalnim trendovima, investicije u tehnologije BSE brzo se povećavaju, s očekivanjima da će globalni kapaciteti BSE od 2023. do 2030. godine rasti s prinosom od oko 30 % kapaciteta godišnje na razini prethodne godine, slika 1.2.



Slika 1.2. Predikcija korištenja BSE do 2030-te

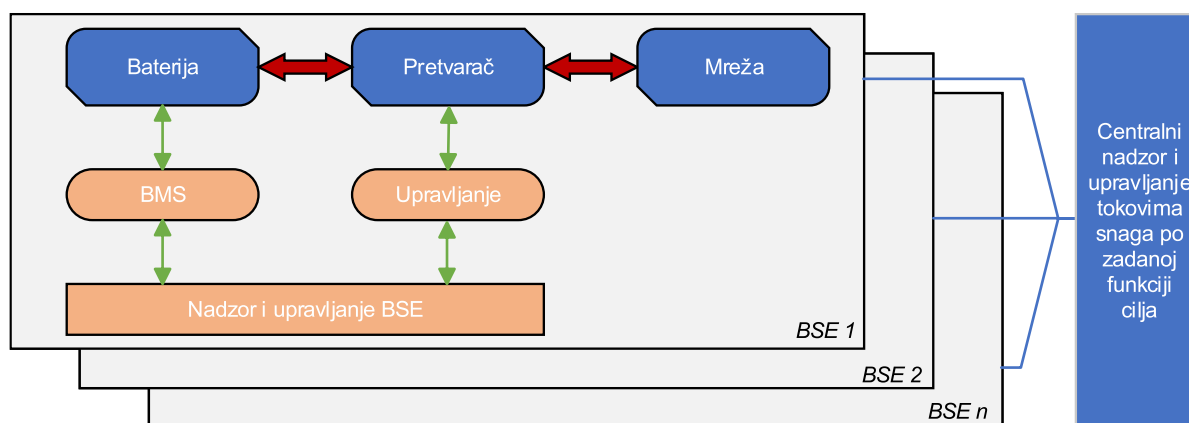
Ovakav trend ukazuje na važnost progresije istraživanja u polju skladištenja električne energije. Budući je opće poznato da troškovi padaju kako proizvodne količine rastu, a kako se skladištenje energije često promatra s aspekta visokih početnih troškova ulaganja, za pretpostaviti je da će se to dogoditi i u bliskoj budućnosti s baterijama baziranim na litiju (Li-ion baterije ili LIB). Štoviše, u svome izvještaju, izvor [6] daje krivulju koja pokazuje predviđeni pad cijena baterija, za što je prvenstveno zaslužna povećana proizvodnja električnih vozila, slika 1.3.



Slika 1.3. Predikcija cijena baterija za BSE do 2030-te

Dio smanjenja cijena može se pripisati ekonomiji u vidu obujma proizvodnje, poboljšanjima u proizvodnji i projektiranju, ali i razvoju tehnologije recikliranja LIB. Uz to, razmatraju se i nove tehnologije baterija, poput natrij-ion baterija (Na-ion), koje pokazuju obećavajuće karakteristike za upotrebu u sustavima BSE. Budući da njihova veća masa i manja energetska gustoća nisu kritični faktori (za razliku od primjene u električnim vozilima), one mogu biti vrlo korisne u BSE kako navodi izvor [7].

Sve u svemu, dio motivacije za ovaj rad proizišao je upravo iz naglašene važnosti pohrane električne energije, naročito predikcije bliske budućnosti glede tehnologije baterija kako to gore pokazuju i razni izvori. Iako sama riječ baterijski spremnik energije sadrži riječ “baterija“ u svom nazivu, u širem kontekstu sustav BSE se između ostaloga sastoji od nekoliko esencijalnih sastavnica, a to su: baterija, energetski pretvarač, sustav za nadzor i upravljanje [8]. Blokovski prikaz jednog sustava BSE sa svojim osnovnim sastavnicama nalazi se na slici 1.4.



Slika 1.4. Primjer umreženog sustava BSE sa svojim osnovnim sastavnicama

Slika 1.4 ilustrira blokovski umreženi sustav BSE, koji se sastoji od n jedinica BSE, upravljanih centraliziranim sustavom nadzora i upravljanja zaduženim za koordinaciju tokova snaga u skladu sa zadanim funkcijama cilja. Ovakav pristup optimizaciji omogućava integraciju i koordinaciju većeg broja BSE, čime se povećava efikasnost korištenja akumulirane energije i doprinosi stabilnosti elektroenergetskog sustava u cjelini. Ovakav jedan sustav predstavljen je i europskim projektom *Umreženi stacionarni baterijski spremnici energije* [9], u sklopu kojega je među ostalim objavljen i autorov znanstveni rad usko vezan uz jedan od doprinosa ovog rada, a što će biti predstavljeno u kasnijim poglavljima [10]. U kontekstu prikazanog sustava BSE sa slike 1.4, baterija služi kao element za pohranu električne energije i obično dolazi s vlastitim sustavom nadzora (engl. *Battery Management System* ili *BMS*). BMS osigurava optimalne uvjete rada baterije, prateći parametre kao što su napon, struja i temperatura, kako bi se očuvala dugovječnost

i sigurnost baterijskog sklopa [11]. S druge strane, energetski pretvarač služi kao sučelje između baterije i električne mreže. Iz ovoga je vidljiv i osnovni zahtjev prilikom izbora topologije pretvarača, a to je dvosmjernost toka energije. Za ovakav, dinamički način rada, pretvarač mora imati vlastiti sustav nadzora i upravljanja kroz koji se optimizira njegov rad [12]. Oba ova sustava (baterija i pretvarač) nadziru i koordiniraju se kroz njihov nadređeni sustav upravljanja, najčešće nazivan kao sustav za upravljanje energijom (engl. *Energy Management System* ili *EMS*). EMS donosi odluke o optimalnom radu cijelog sustava BSE, uzimajući u obzir različite parametre i uvjete, kao što su cijene energije, potrebe opterećenja, status mreže, itd. [13]

Ovaj doktorski rad bavi se centralnim djelom sustava BSE – energetskim pretvaračem, te je shodno tomu napravljen i detaljan pregled dostupnih topologija pretvarača, iz čega je proizišla i dodatna motivacija istraživanja – povećanje učinkovitosti jedne od postojećih topologija, što će biti predstavljeno u daljnjim poglavljima.

1.1. Organizacija, struktura i očekivani doprinosi doktorskog rada

Doktorski rad podijeljen je u sedam poglavlja.

U **prvom poglavlju** dan je uvod u temu i motivacija koja stoji iza provedenog istraživanja.

U **drugom poglavlju** napravljen je pregled područja teme istraživanja; dan je pregled topologija pretvarača za stacionarne baterijske spremnike energije. U nastavku je napravljen pregled istraživanja odabrane topologije dvosmjernog pretvarača istosmjerne struje s više grana. Na kraju poglavlja, dan je rezultat provedenog istraživanja iz odabranog užeg područja teme istraživanja vezanog za poboljšanje učinkovitosti višegranskih istosmjernih pretvarača napona.

U **trećem poglavlju** napravljeno je modeliranje odabrane topologije dvosmjernog pretvarača istosmjerne struje s dvije grane. Postavljen je temelj razvoja simulacijskog modela pretvarača preko detaljne analize rada i opisa matematičkog modela. Za isti pretvarač postavljen je model za izračun gubitaka te naposljetku i toplinski model pretvarača, korišten kasnije u simulaciji. Također, u ovome poglavlju pokazan je način parametriranja sustava pretvarača kao i način odabira konkretnih komponenti pretvarača korištenih kasnije u izgradnji, kako simulacijskog tako i eksperimentalnog postava pretvarača. Na kraju poglavlja dan je utjecaj odabira broja grana na parametre višegranskih pretvarača.

U **četvrtom poglavlju** predstavljen je razvoj upravljačkog sustava pretvarača. Na početku, dani su rezultati simulacije pretvarača u otvorenoj petlji kao početa točka razvoja regulacijskog kruga pretvarača. Nakon toga, prikazan je način projektiranja regulacijskoga kruga za konkretni simulacijski model pretvarača, baziran na odabranim komponentama pretvarača te razvijenim modelima iz prethodnog poglavlja. Potom, razvijen je simulacijski toplinski model pretvarača kao konačni model pripremljen za nadogradnju strujno-adaptivnim algoritmom. Predstavljen je i validiran prvi izvorni doprinos doktorskog rada; *Algoritam promjene broja aktivnih grana dvosmjernog višegranskog pretvarača istosmjerne struje pomoću strujno-adaptivne strategije prilagođene krivulji režima rada baterije*.

Petim poglavljem predstavljena je metoda upravljanja radnom temperaturom tranzistora. Pokazan je eksperimentalni postav, prototip zasnovan na paralelnom radu tranzistora na kojemu će biti provedena validacija metode upravljanja radnom temperaturom tranzistora. Potom, prikazan je i pojašnjen algoritam preko dijagrama toka predložene metode. Na kraju poglavlja, na razvijenom prototipu za paralelni rad tranzistora validirana je prethodno predložena metoda, čime je ujedno potvrđen i drugi predloženi izvorni znanstveni doprinos: *Metoda upravljanja radnom temperaturom tranzistora promjenom broja aktivnih grana dvosmjernog višegranskog pretvarača istosmjerne struje s ciljem produljenja radnog vijeka tranzistora*.

U **šestom poglavlju** predstavljen je eksperimentalni prototip za ispitivanje učinkovitosti u stvarnom vremenu. U prvome dijelu, metoda upravljanja radnom temperaturom tranzistora (dana prethodnim poglavljem) primijenjena je na simulacijski model višegranskog pretvarača, čime je drugi znanstveni doprinos potvrđen na konkretnom istosmjernom pretvaraču s dvije grane u stvarnom vremenu – CHIL (engl. *Control Hardware In the Loop*) metodologijom. U drugome dijelu poglavlja, predstavljen je eksperimentalni postav za ispitivanje učinkovitosti u stvarnom vremenu sa stvarnim prototipom validiran PHIL (engl. *Power Hardware In the Loop*) metodologijom. Ovim poglavljem potvrđen je i treći izvorni doprinos doktorskog rada: *Eksperimentalni postav za ispitivanje učinkovitosti u stvarnom vremenu pri promjeni broja aktivnih grana dvosmjernog višegranskog pretvarača istosmjerne struje*. Na eksperimentalnom postavu (CHIL i PHIL) je preko rezultata mjerenja pokazano povećanje učinkovitosti višegranskog pretvarača pri promjeni broja aktivnih grana te, željeni cilj produljena radnog vijeka tranzistora smanjenjem prosječne radne temperature tranzistora pri primjeni metode upravljanja radnom temperaturom tranzistora, što je ujedno i temeljni cilj doktorskog rada.

U **sedmom poglavlju** donesen je zaključak doktorskog rada temeljem provedenih istraživanja čime su sumirane najvažnije spoznaje svih poglavlja, te je naposljetku dan i plan budućih istraživanja proizišao tokom provedbe ovog istraživanja.

2

Pregled područja teme istraživanja

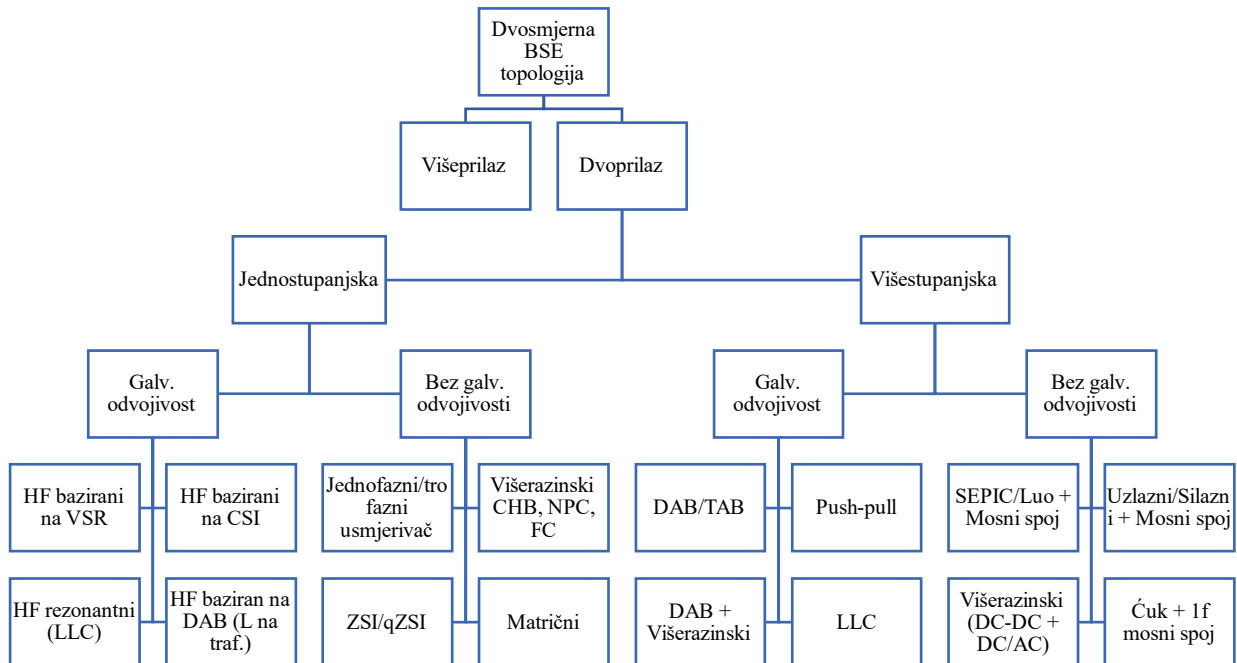
U kontekstu pretvarača za BSE, u prvome koraku pri dizajniranju sustava važno je razmotriti dostupne topološke konfiguracije energetskih pretvarača, radi odabira one optimalne za promatrani sustav BSE, kako se pokazuje u [14]. Prvi i nužan zahtjev kod izbora topologije pretvarača za BSE jest mogućnost toka energije u oba smjera; dvosmjernost (engl. *Bidirectional*) i ovaj zahtjev mora ispunjavati svaki sustav BSE. Osnovna blok shema dvosmjernog sustava pretvarača jednostupanjske i dvostupanjske pretvorbe dana je na slici 2.1.



Slika 2.1. Blokovska shema jednostupanjske (a) i dvostupanjske (b) pretvorbe

Prije daljnje analize dvosmjernih topologija za BSE, bitno je razjasniti način klasifikacije pretvarača. Mnogi autori imaju drukčije pristupe klasifikaciji, krenuvši od najjednostavnijeg primjera u radu [15] gdje su pretvarači klasificirani po broju prilaza, ili npr. [16] gdje su autori pretvarače klasificirali topologije na svrsishodan način imajući u vidu niskonaponsku bateriju kao kriterij. Za potrebe ovoga istraživanja napravljena je karta topologija dvosmjernih pretvarača za BSE prikazana na slici 2.2, temeljena na autorovom radu [17]. Ono što je specifično kod ove klasifikacije jest da se osim po broju prilaza i stupnjeva pretvorbe, pretvarači klasificiraju i po

galvanskoj odvojivosti baterije od mreže. Ovo je važno, jer je u određenim primjenama galvanska odvojivost baterije od mreže neophodna zbog propisa reguliranih raznim međunarodnim normama kao što su IEC, SAE, IEEE [18], dok u ostalim slučajevima ona postaje izbor projektanta.



Slika 2.2. Karta topologija dvosmjernih pretvarača za BSE

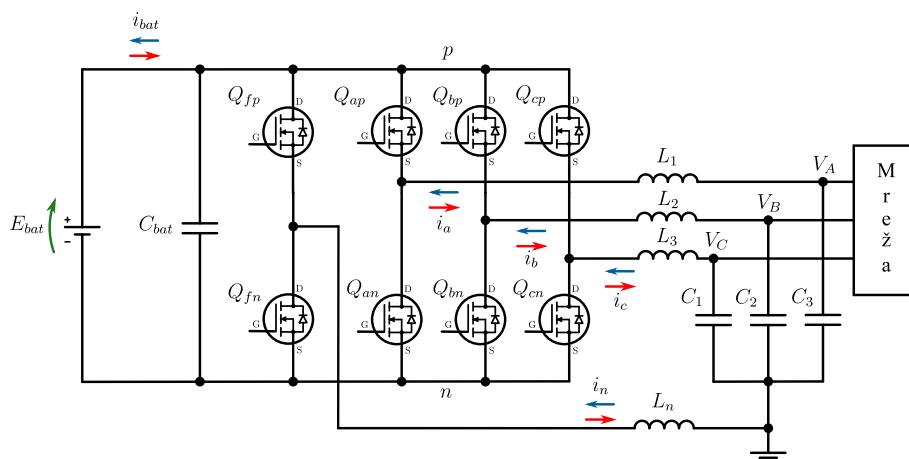
Dana karta topologije (slika 2.2) fokusirana je na dvoprilaz, tj. sustav BSE koji se sastoji od dva prilaza, baterije i mreže. S druge strane, najčešći je primjer višeprilaza upotreba pretvarača u OIE, gdje osim baterije i mreže postoji i priključak sustava BSE na fotonaponsku elektranu, što formalno čini troprilaz. Sljedeće grananje dvoprilaza je prema broju pretvorbi koja može biti jednostupanjska ili višestupanjska (najčešće dvostupanjska), te naposljetku prema galvanskoj odvojivosti. U nastavku slijedi detaljan pregled topologija prema broju stupnjeva pretvorbi te galvanske odvojivosti.

2.1. Jednostupanjska pretvorba

Jednostupanjska pretvorba energije podrazumijeva pretvorbu energije iz istosmjerne u izmjeničnu i obrnuto u jednome stupnju (procesu). Koristi se u primjenama gdje su baterija i mreža kompatibilnih naponskih nivoa.

2.1.1. Topologije bez galvanske odvojivosti

Najjednostavniji primjer topologije bez galvanske odvojivosti (neizolirane topologije) jest korištenje jednofaznog ili višefaznog usmjerivača kao što je to pokazano u radu [19]. Mnogo je inačica proizišlo iz osnovnih topologija jednofaznog i trofaznog usmjerivača, od kojih je najznačajnija izvedba s četiri grane (slika 2.3), koja uklanja izvorni problem nebalansiranih struja u distribuiranim sustavima osnovnih topologija, kako to navode autori rada [20]. Ograničenja se očituju u nemogućnosti upravljanja iznosom napona u slučaju toka energije od mreže prema bateriji (što u slučaju elektromagnetskih smetnji može dovesti do prenapona na istosmjernoj strani usmjerivača), dok u režimu rada toka energije od baterije prema mreži, pretvarač može samo spuštati napon. Određena ograničenja osnovnih topologija usmjerivača poput nemogućnosti rada u uzlaznome režimu, pojave prenapona, itd., moguće je ukloniti ugradnjom dodatne impedancijske mreže na baterijskoj strani, čime se ostvaruje tzv. topologija Z-tipa pretvarača (engl. *Z-Source Inverter* ili *ZSI*) ili novija inačica pretvarača kvazi Z-tipa (engl. *quasi Z-Source Inverter* ili *qZSI*) topologija [21]. Zanimljiva topologija su i tzv. matrični pretvarači (engl. *Matrix Converter* ili *MC*) koji su po svojoj izvedbi najsloženiji pretvarači od svih, a dolaze u raznim izvedbama detaljno opisanim u doktorskom radu [1]. Kako autor ovog rada navodi, prednosti koje nude matrične topologije u sustavima BSE su prvenstveno visoka efikasnost te potreba za manjim kondenzatorskim filtrima, čime se dobiva kompaktnost uređaja. Odabrani reprezentativni primjerak topologije bez galvanske odvojivosti u jednostupanjskoj pretvorbi jest trofazni usmjerivač s četiri grane, čija je shema dana na slici 2.3.



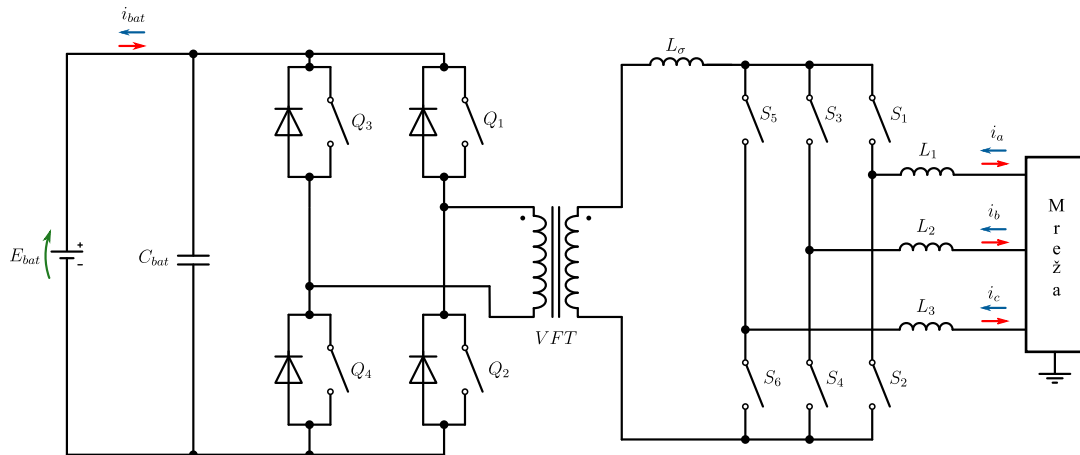
Slika 2.3. Reprezentativni primjer dvosmjernog pretvarača u neizoliranoj jednostupanjskoj pretvorbi

Ukoliko se izostavi klasifikacija na temelju broja razina izlaznog izmjeničnog napona (koja je u osnovi dvorazinska, trirazinska ili višerazinska [22]), u kategoriju dvosmjernih jednostupanjskih pretvarača bez galvanske odvojivosti, mogu se uključiti i određene varijante višerazinskih pretvarača (engl. *Multilevel Converter* ili *MLC*). Među ovim pretvaračima, kaskadni mosni spoj (engl. *Cascaded H-Bridge* ili *CHB*) ističe se radi modularne strukture i robusnog upravljanja u slučaju kvara. Pretvarači sa stegnutom neutralnom točkom (engl. *Neutral Point Clamped* ili *NPC*) pružaju visoku energetska učinkovitost, ali se suočavaju s izazovom neujednačene distribucije gubitaka energije. S druge strane, pretvarači s plutajućim kondenzatorima (engl. *Flying Capacitor* ili *FC*) nude modularnost kao ključnu prednost, ali su opterećeni složenostima u kontrolnom mehanizmu i zahtjevima za velikim kondenzatorima. Naposljetku, modularni višerazinski pretvarači (engl. *Modular Multilevel Converter* ili *MMC*) integriraju najvažnije značajke kaskadnog mosnog spoja i pretvarača s plutajućim kondenzatorima, čime ove topologije postaju optimalnim izborom pri primjeni na srednjim i visokim naponskim razinama. Detaljnu usporedbu izvedbi višerazinskih pretvarača i njihovih primjena u BSE predstavili su autori u radu [23].

2.1.2. Topologije s galvanskom odvojivosti

Kako je već i prije rečeno, pretvarači se osim po broju stupnjeva pretvorbe mogu klasificirati i po uvjetu galvanske odvojivosti baterije od mreže. Iz preglednog rada [24] može se zaključiti da s aspekta klasifikacije pretvarača za BSE s jednostupanjskom pretvorbom i galvanskom odvojivosti, ova vrsta pretvarača ostvaruje u potpunosti iste funkcije kao i pretvarači s višestupanjskom pretvorbom. Većinu topologija pretvarača bez galvanske odvojivosti jednostupanjske pretvorbe moguće je uz određene izmjene i galvanski izolirati, iz čega proizlazi nebrojeno mnogo inačica jednostupanjskih pretvarača s galvanskom odvojivosti do danas, koje su detaljno predstavili autori u radu [24]. Klasifikaciju ovih topologija moguće je izvršiti prema kriteriju mjesta pozicioniranja (ujedno i principu korištenja) reaktivnih komponenata za pohranu energije (pretežno induktiviteta) u samoj topologiji; na mrežnoj strani, na baterijskoj strani ili u području transformatora. Jedan od najpoznatijih primjera topologije u jednostupanjskoj pretvorbi s galvanskom odvojivosti s reaktivnim elementom pozicioniranim na mrežnoj strani (sličnog principa rada kao uzlazni pretvarač) jest izolirani jednofazni pretvarač baziran na topologiji naponskog ispravljača (engl. *Voltage Source Rectifier* ili *VSR*), koji se sastoji od induktivnog filtra na mrežnoj strani, ciklo (ili matričnog) pretvarača, visokofrekventnog (ili VF, engl. *High*

Frequency ili HF) transformatora i usmjerivača u punom mosnom spoju, slika 2.4. Uz galvansku odvojivost, dodatne prednosti ovakvih topologija su i integracija funkcije korekcije faktora snage i istosmjernog dijela pretvorbe u jednome uređaju, kontinuirana izmjenična struja, mogućnost četverokvadrantnog rada, mogućnost izostavljanja međufaznih filtara, itd. Negativne strane su značajno povećanje složenosti upravljanja, visoki troškovi, potrebna kontrola prenapona na pretvaračkim komponentama, itd.



Slika 2.4. Reprezentativni primjer dvosmjernog pretvarača u jednostupanjskoj pretvorbi s galvanskom odvojivosti baziran na topologiji jednofaznog naponskog ispravljača

Topologije dvosmjernih pretvarača jednostupanjske pretvorbe s galvanskom odvojivosti te s reaktivnom komponentom na istosmjernoj strani bazirani su na topologijama strujnih ispravljača (engl. *Current Source Rectifier* ili *CSR*). Prednosti korištenja induktiviteta na istosmjernoj strani uz galvansku odvojivost omogućuju korištenje korekcije faktora snage s varijabilnim faktorom upravljanja, regulaciju amplitude napona u oba smjera, smanjeni kondenzatorski filtar na istosmjernoj strani, itd. Negativne strane su fluktuacija izmjenične struje, povećani naponi na kondenzatorima i pri nižim opterećenjima, itd. Naposljetku, ukoliko se reaktivne komponente pozicioniraju u neposrednoj blizini transformatora, moguće je ostvariti pretvarač baziran na duplom aktivnom mosnom spoju (engl. *Dual Active Bridge* ili *DAB*) koji ostvaruje sve značajke jednostupanjske pretvorbe [24]. Prednosti ovakve izvedbe pretvarača su mogućnost upravljanja velikim rasponom napona, visok faktor snage i povoljne karakteristike sklapanja, dok su nedostaci povećana složenost upravljanja, niža učinkovitost i visoka cijena. Valja spomenuti i poznatu topologiju baziranu na prethodnome primjeru, a to je visokofrekventni rezonantni pretvarač u jednostupanjskoj izvedbi (engl. *Single Stage LLC Converter*). Ova vrsta pretvarača koristi rezonantni krug kao međuspremnik energije, što je i razlog njegovog naziva. Ako oznaka uključuje slovo 'L', to ukazuje na upotrebu prigušnice, dok slovo 'C' označava upotrebu kondenzatora.

Ovisno o komponentama, ovakvi pretvarači su često označeni kao LC, LLC i sl. Rezonantni visokofrekventni pretvarači ostvaruju prednosti mekog sklapanja, visokog faktora snage, mogućnosti uzlazno i silaznog režima rada, te gotovo sinusoidalne struje transformatora. Međutim, nedostaci su visoka cijena te velika naponska naprezanja, čime se ograničava primjena u visokonaponskim sustavima kao i sustavima većih snaga [24].

2.1.3. Komentar na pregled pretvarača s jednostupanjskom pretvorbom

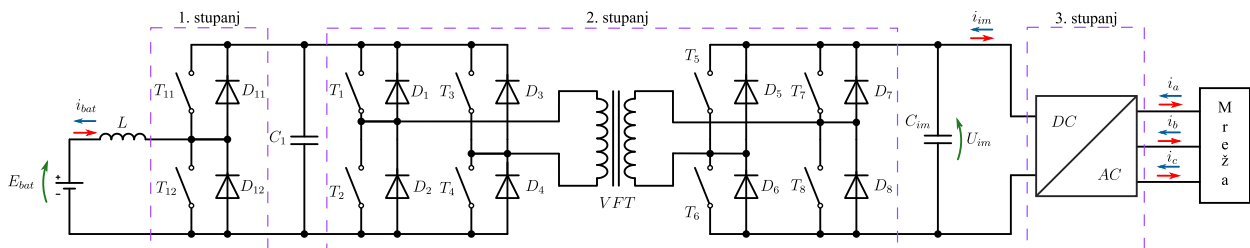
Iz gornjeg pregleda pretvarača za BSE s jednostupanjskom pretvorbom da se zaključiti da topologije bez galvanske odvojivosti sadrže smanjeni broj komponenata, čime se postiže jednostavnije upravljanje, manje dimenzije i masa uređaja, veća pouzdanost, niža cijena i potencijalno veća učinkovitost. Glavni nedostaci su ograničena fleksibilnost u pogledu naponskih razina te nepovoljnija kvaliteta napona. S druge strane, topologije s galvanskom odvojivosti, uz prednost galvanske izolacije uklanjaju nedostatke manjka fleksibilnosti, ograničene regulacije i lošije kvalitete napona koje imaju jednostupanjske topologije bez galvanske odvojivosti. Međutim, topologije s galvanskom odvojivosti u jednostupanjskoj pretvorbi bliže su topologijama višestupanjskih pretvorbi zbog svoje složenosti, što za sobom povlači visoku cijenu, povećane dimenzije i masu pretvarača, povećane gubitke u transformatorima, te daleko složenije upravljanje. Da bi se izbjegla ograničenja jednostupanjskih pretvorbi, poput ograničene fleksibilnosti u naponskim razinama, smanjenog stupnja regulacije i lošije kvalitete napona kod topologija bez galvanske odvojivosti, kao i složenosti upravljanja i viših troškova kod topologija s galvanskom odvojivosti, moguće je koristiti pretvarače u višestupanjskim topologijama koje nude mogućnost učinkovitije optimizacije različitih aspekata promatrane primjene.

2.2. Višestupanjska pretvorba

Višestupanjska pretvorba sastoji se od nekoliko kaskadno spojenih pretvarača – najčešće dva ili tri. S pogleda dvosmjernosti pretvarača kao cjeline, proizlazi da svaki stupanj pretvorbe zahtjeva mogućnost toka energija u oba smjera. Dvostupanjska pretvorba se u pravilu sastoji od kaskadno spojenog istosmjernog pretvarača napona i usmjerivača (slika 2.1b), dok trostupanjska pretvorba može imati i dodatni pretvarač u funkciji galvanskog odvajanja (slika 2.5). Kao i kod pretvarača jednostupanjske pretvorbe, pretvarače višestupanjske pretvorbe moguće je klasificirati na topologije sa i bez galvanske odvojivosti (slika 2.2).

2.2.1. Topologije s galvanskom odvojitosti

Kao logički nastavak na prethodno potpoglavlje, prvo će se razmotriti topologije s galvanskom odvojitosti u dvostupanjskoj pretvorbi. Jednostupanjske izolirane topologije diskutirane u prethodnom potpoglavlju dijele sličnu arhitekturu sa svojim ekvivalentima u dvostupanjskim izoliranim pretvaračima [24]. Postoje četiri osnovne topologije pretvarača s dvostupanjskom pretvorbom i galvanskom odvojitosti koje služe kao temelj za sve ostale podvarijante: polumosni spoj, mosni spoj, *push-pull* konfiguracija u polumosnom spoju i *push-pull* konfiguracija u mosnom spoju - kako to navode autori u radu [25]. *Push-pull* konfiguracije moguće je koristiti za sustave BSE, međutim čest problem ovih topologija jest smanjena učinkovitost spram ostalih izvedbi pretvarača (naročito kod viših snaga), te povećana valovitost struje [26]. Spoj topologija silazno-uzlaznog istosmjernog pretvarača, duplog aktivnog mosnog spoja, te jednofaznog usmjerivača vjerno reprezentira primjer višestupanjske pretvorbe s galvanskom odvojitosti, pokazujući inherentne karakteristike ovakve vrste topologija, slika 2.5. Konfiguracija duplog aktivnog mosnog spoja posebice je relevantna u suvremenim primjenama, kao što je to korištenje električnih vozila u svrhu proizvodnje distribuirane električne energije (engl. *Vehicle to Grid* ili *V2G*) tj. integracije električnih vozila u elektroenergetsku mrežu, koja paralelno slijedi konceptualne okvire suvremenih sustava BSE [27].



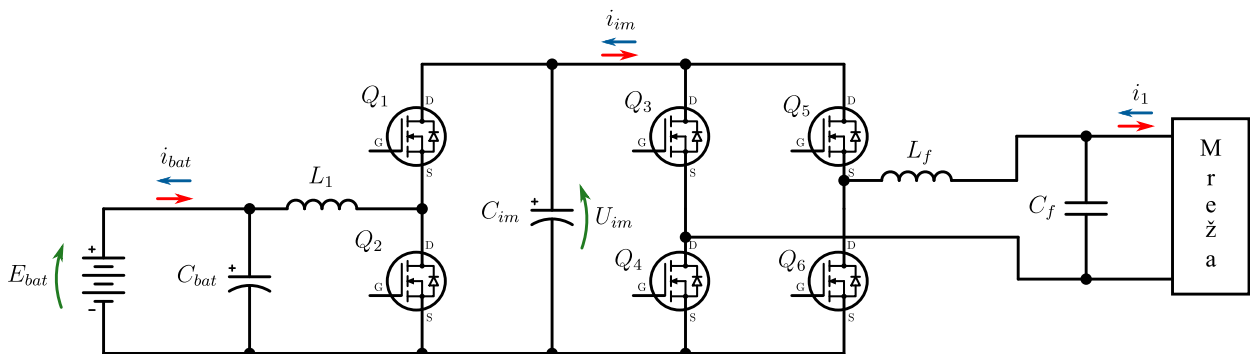
Slika 2.5. Reprezentativni primjer dvosmjernog pretvarača u izoliranoj trostupanjskoj pretvorbi

Pojednostavljena inačica duplog aktivnog polumosnog (engl. *Dual Active Half Bridge* ili *DAHB*) spoja jest topologija duplog polumosnog spoja (engl. *Dual Half Bridge* ili *DHB*) gdje se koristi značajno manji broj pretvaračkih komponenata čime se pojednostavljuje sklop, te uvodi mogućnost mekog sklapanja. Međutim, u takvoj topologiji do izražaja dolaze povećani istosmjerni kondenzatorski filtri te dvostruko veća struja u pretvaračkim komponentama [25]. Evolucija topologije duplog aktivnog mosnog spoja (engl. *Dual Active Bridge* ili *DAB*) u trojni aktivni mosni spoj (engl. *Triple Active Bridge* ili *TAB*), nudi određene tehničke prednosti, uključujući optimiziranu učinkovitost pri radu s varijabilnim naponskim razinama kao i proširenu sposobnost

kontrole snaga u višeprilaznim sustavima. Međutim, ova topološka modifikacija nosi sa sobom i određene nedostatke, kao što su povećana složenost upravljanja, povećanje broja komponenata, te povećanje mase i dimenzija, a što u konačnici povećava i ukupne troškove ove izvedbe [28]. Analogno jednostupanjskim pretvaračima, nezaobilazno je spomenuti i rezonantne pretvarače u dvostupanjskim konfiguracijama. Visokofrekventni LLC pretvarač se posebice ističe po svojoj učinkovitosti, smanjenim gubicima sklapanja, te reduciranim elektromagnetskim smetnjama u odnosu na druge dvostupanjske topologije. Ipak, ovi pretvarači su podložni zahtjevima za kompleksnim upravljačkim algoritmima te mogu manifestirati osjetljivost na fluktuacije ulaznih i izlaznih naponskih razina [29]. Na posljepku, značajno je spomenuti da se kombinacijom topologija duplog aktivnog mosnog spoja i pretvarača s aktivnom stegnutom neutralnom točkom (engl. *Active Neutral Point Clamped* ili *ANPC*) može realizirati i višerazinska topološka konfiguracija u dvostupanjskoj pretvorbi s galvanskom odvojitosti [30].

2.2.2. Topologije bez galvanske odvojitosti

Topologije bez galvanske odvojitosti u dvostupanjskoj izvedbi moguće je promatrati i kao dva kaskadno spojena pretvarača – istosmjerni pretvarač i usmjerivač. Stoga, ove topologije moguće je analizirati i zasebnim promatranjem svakog od stupnjeva pretvorbe. Primjer topologije pretvarača u dvostupanjskoj pretvorbi bez galvanske odvojitosti nalazi se na slici 2.6.



Slika 2.6. Reprezentativni primjer dvosmjernog pretvarača u dvostupanjskoj topologiji bez galvanske odvojitosti

Daljnja analiza topologija bez galvanske odvojitosti bit će provedena zasebno po svakom stupnju pretvorbe; prvo stupanj usmjerivača, pa potom stupanj istosmjernog pretvarača.

Usmjerivač

Prema [15], za BSE potencijalno je moguće koristiti nekoliko vrsta usmjerivača: polumosne i mosne topologije, višerazinske topologije, te matične topologije. Polumosni i mosni jednofazni te mosni trofazni usmjerivači tipične su topologije dvorazinskog napona, te se stoga najčešće koriste za pretvarače s nižim naponskim razinama (u pravilu do 500 V), što je ujedno i njihovo najveće ograničenje [31]. Prednosti spram drugih topologija usmjerivača su jednostavnost, robusnost, pouzdanost, nizak broj pretvaračkih komponenata, te cijena.

Kako ističe autor u doktorskom radu [32], višerazinski usmjerivači otklanjaju mnoge nedostatke tradicionalnih (polu)mosnih topologija. Višerazinske topologije omogućavaju rad na višim naponima te poboljšavaju kvalitetu izlaznog napona smanjujući harmonijsko izobličenje. Dodatno, karakterizirane su smanjenim mehaničkim naprezanjem na komponentama, većom fleksibilnošću u upravljačkim strategijama, manjim elektromagnetskim smetnjama i povećanom efikasnošću pri radu na visokim frekvencijama. Međutim, višerazinske topologije često donose izazove u obliku složenijeg dizajna (kako energetskog, tako i upravljačkog), problema s balansiranjem napona na kondenzatorima, povećanog broja potrebnih komponenata (što utječe na troškove i dimenzije uređaja), te potencijalno većih energetskih gubitaka zbog povećanog broja sklopnih komponenata.

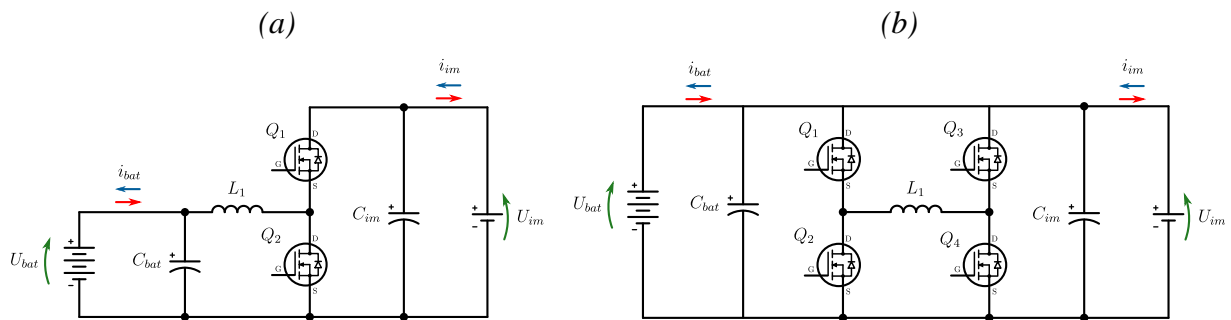
Matrični usmjerivači prvenstveno omogućuju smanjenje harmonijskog izobličenja te smanjenje ili čak i potpuno izbacivanje kondenzatorskih filtara. Ove topologije često su predmet istraživanja, budući je tu otvorena mogućnost implementacija naprednijih strategija upravljanja. Međutim, matrični pretvarači su relativno neistraženo područje spram ostalih vrsta usmjerivača, te su stoga ove topologije manje stabilne i rjeđe upotrebljavane u praktičnim primjenama. Također, visok broj pretvaračkih komponenti (trenutno ne postoji fizička realizacija pretvaračke komponente koja bi istovremeno bila i strujno i naponski dvosmjerna u jednoj jedinici), složenost upravljanja, te cijena, ove pretvarače svrstava kao manje poželjnu opciju za implementaciju u BSE, kako to navodi i autor rada [33].

Dvosmjerni pretvarač istosmjerne struje

U kontekstu primjene u sustavima BSE, izbor topologija dvosmjernih pretvarača istosmjerne struje bez galvanske odvojivosti relativno je širok. Budući da se dvostupanjske pretvorbe koriste iz razloga usklađivanja naponskih nivoa baterija i istosmjerne strane usmjerivača, osim dvosmjernosti, neophodno je da istosmjerni pretvarač radi u oba režima rada - uzlaznom i silaznom

- ovisno o smjeru toka energije. Za razvoj naprednijih topologija često se kao osnova koriste temeljne arhitekture, poput tipičnih dvosmjernih pretvarača u polumosnoj i duploj polumosnoj arhitekturi, te nekih novijih arhitektura, poput unaprijeđenih Ćuk, SEPIC, Zeta i Z-tip pretvarača [34].

Ovdje treba napomenuti čestu zabunu između topologija pod pojmom silazno-uzlazni pretvarač. Naime, u jednosmjernim topologijama silazno-uzlazni pretvarač odnosi se na konkretnu topologiju, koja ujedno ima i svoju dvosmjernu inačicu. Međutim, tipične topologije jednosmjernog uzlaznog i silaznog pretvarača su također prerasle u dvosmjernu topologiju i često se nazivaju istim nazivom. Prijedlog je dvosmjerne topologije nazivati po načinu spajanja pretvaračkih komponenata: silazno-uzlazni pretvarač u polumosnom spoju, te silazno-uzlazni pretvarač u duplom polumosnom spoju, slika 2.7.



Slika 2.7. Silazno-uzlazni pretvarač u polumosnom (a) i duplom polumosnom (b) spoju

Silazno-uzlazni pretvarač u polumosnom spoju najraširenija je implementirana topologija pretvarača zbog svoje jednostavnosti dizajna i implementacije upravljanja, te visoke učinkovitosti (pretežno iznad 90 %). Međutim, nedostatak je ograničeno pojačanje napona, te problemi s provodnošću struje kroz antiparalelnu diodu [35]. Unaprijeđenu topologiju silazno-uzlaznog pretvarača u duplom mosnom spoju daju i autori u radu [36] gdje je vidljivo povećanje efikasnosti (u nekim radnim točkama i do 98 %) te smanjenje oscilacija napona i struja pretvarača spram konvencionalnih izvedbi silazno-uzlaznog pretvarača. Dvosmjerni Ćuk pretvarač također je moguće implementirati u sustave BSE, radi njegove prilagodljivosti u pogledu mogućnosti rada na različitim naponskim razinama uz smanjenje strujnih oscilacija. Međutim, ograničavaju ga niska efikasnost energetske pretvorbe i povećana osjetljivost na elektromagnetske smetnje [37]. Neke od zanimljivih topologija su npr. SEPIC i Zeta koje obje mogu biti dvosmjerne, ili pak njihova kombinacija čime se dobiva hibridna SEPIC-Zeta topologija [38]. Prednost SEPIC-Zeta pretvarača leži u njegovoj sposobnosti da pruži inherentnu zaštitu od ozbiljnih kvarova; konkretno,

u slučaju kratkog spoja (kvara) između ulaza i izlaza pretvarača ne protječe nikakva struja. Nedostatak, uspoređujući ga sa silazno-uzlaznom topologijom u polumosnom spoju jest povećan broj prigušnica, što ujedno povećava masu, dimenzije i cijenu, a smanjuje efikasnost.

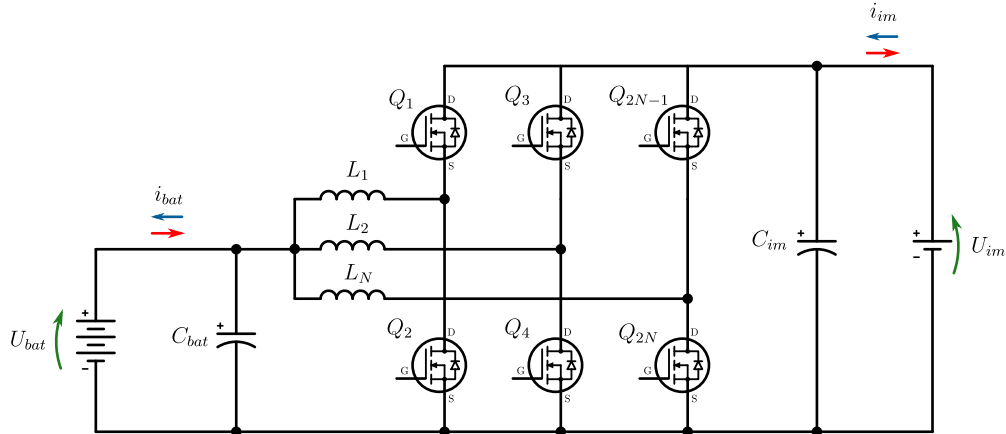
Svaka od navedenih topologija ima svoja ograničenja, te stoga istraživači na mnoge načine modificiraju i nadograđuju osnovne topologije kako bi se poboljšala određena svojstva pretvarača. Autori rada [34] navode osam osnovnih tehnika po kojima se modificiraju osnovne topologije silazno-uzlaznog pretvarača kako bi se dobile željene karakteristike u vidu poboljšanja njihovih performansi, a to su: tehnika sinkronog ispravljača (engl. *Synchronous Rectifier* ili *SR*), tehnika ulančanih prigušnica (engl. *Coupled Inductors* ili *CI*), tehnika implementacije topologije duplog aktivnog mosnog spoja, tehnika kaskadnog spajanja topologija, tehnika upotrebe rezonantnih krugova, tehnika višeprilaza (engl. *Multiport* ili *Multi-input*), tehnika stegnutih vanjskih krugova (engl. *Auxilliary Clamp Circuit*) te naposljetku, tehnika umetanja dodatnih grana (engl. *Interleaving*).

Ovaj rad upravo se bavi potonjom tehnikom – tehnikom umetanja dodatnih grana, čime je moguće unaprijediti osnovnu topologiju istosmjernog pretvarača u polumosnom spoju sa slike 2.7a.

2.3. Dvosmjerni pretvarač istosmjerne struje s više grana

Kako je rečeno, primjenom tehnike umetanja dodatnih grana [34] u poznatu polumosnu topologiju dvosmjernog silazno-uzlaznog pretvarača (slika 2.7a), moguće je ostvariti unaprijeđenu topologiju, tzv. dvosmjerni pretvarač istosmjerne struje s više grana (engl. *Bidirectional Interleaved Converter* ili *BIC*) [39]. Načelna shema takvog jednog pretvarača s N grana nalazi se na slici 2.8.

Ovo je dobar trenutak za definiciju pojma ulaza i izlaza, koji su kod dvosmjernih pretvarača međusobno izmjenjivi pojmovi. Naime, prema topologiji sa slike 2.8, u uzlaznom režimu rada ulaz je definiran na strani baterije U_{bat} (izvor), dok je izlaz definiran na strani istosmjernog međukruga U_{im} (trošilo). U silaznom režimu rada situacija je obrnuta; strana istosmjernog međukruga je izvor a strana baterije trošilo. Ovo je ujedno i razlog modeliranja ulaza i izlaza s modelom baterija koja se ovisno o smjeru toka energije definira svrsishodno kao izvor ili trošilo. Ovaj dogovor naročito je važan u matematičkoj analizi rada.



Slika 2.8. Dvosmjerni pretvarač istosmjerne struje s N grana

Upotreba dvosmjernih naponskih pretvarača istosmjerne struje (u daljnjem tekstu istosmjerni pretvarač napona ili IPN) s više grana u baterijskim spremnicima energije nije nova ideja, ali je naročito postala zanimljiva u posljednjih nekoliko godina razvojem V2G/G2V tehnologija automotiva koje u užem smislu riječi imaju istu ulogu u pohrani električne energije kao i stacionarni BSE [40]. Budući da odabir broja grana višegranskog pretvarača ovisi o primijeni, istraživanja IPN s više grana provode se na izvedbama s različitim brojem grana, počevši od dvije, pa sve do izvedbi s 16 ili više grana [41], [42].

Postoji nekoliko važnih razloga zbog kojih se želi povećavati broj grana pretvarača, a koji ovise o cilju koji se želi time postići. Prvi cilj je povećanje snage. Veći broj grana podrazumijeva i prijenos veće snage jer se opterećenje dijeli po granama. Drugi razlog je smanjenje valovitosti struje. IPN s više grana uz određenu tehniku upravljanja omogućuje smanjenje valovitosti struje prigušnice, čime se umanjuje potreba za filtrima [43]. Treći važan razlog je mogućnost povećanja učinkovitosti. Naime, za istu nazivnu snagu pretvarača, povećanjem broja grana smanjuju se dimenzije komponenata što podrazumijeva manje gubitke [44].

Unaprjeđenjima postojećih algoritama upravljanja, moguće je dodatno povećati učinkovitost, što se prvenstveno odnosi na uređaje koji rade u širokom rasponu snaga. Poznato je da se učinkovitost svakog pretvarača smanjuje ukoliko je on dovoljno podopterećen [44]. Stoga, u višegranskim pretvaračima postoji točka opterećenja gdje je moguće isključiti pojedinu granu (ili više njih) te time povećati učinkovitost. Ovo je ujedno i glavna tema rada, a načini na koje je ovo moguće ostvariti bit će svrsishodno predstavljeni tokom rada. Za potrebe validacija doprinosa doktorskog rada razvijen je simulacijski i eksperimentalni postav IPN s dvije grane, budući da na tržištu ne postoji komercijalno dostupan pretvarač željenih karakteristika. Za ispravno

razumijevanje i postavljanja temelja razvoja navedenog pretvarača, nužno je krenuti od same analize rada i matematičkog modela.

3

Matematički model pretvarača

Kako je prije spomenuto, za validaciju doprinosa rada odabran je istosmjerni pretvarač napona (u daljnjem tekstu samo pretvarač) s dvije grane. Stoga, na početku analize rada valja postaviti osnovni matematički model. Budući da se radi o dvosmjernom pretvaraču, analiza uzlaznog i silaznog režima rada pretvarača provedena je na međusobno koherentnim osnovnim topologijama. Kako bi se zadržao kontekst primjene pretvarača u BSE prema topološkoj konfiguraciji sa slike 2.6, za nižu naponsku stranu (baterijska strana) koristit će se indeks *bat*, a za višu naponsku stranu (strana istosmjernog međukruga) koristit će se indeks *im*.

3.1. Uzlazni režim rada pretvarača

Pretvarač s više grana u uzlaznome režimu može raditi u kontinuiranom i diskontinuiranom načinu rada. Za daljnje istraživanje odabran je kontinuirani način rada zbog mjesta primjene u BSE, uz najvažnije prednosti modeliranja pred diskontinuiranim režimom rada – predvidljivost ponašanja modela i praktičniji pristup samoj analizi rada [45]. Značajnu razliku u složenosti matematičkog modeliranja diskontinuiranog i kontinuiranog režima rada pretvarača pokazali su i autori u radu [46].

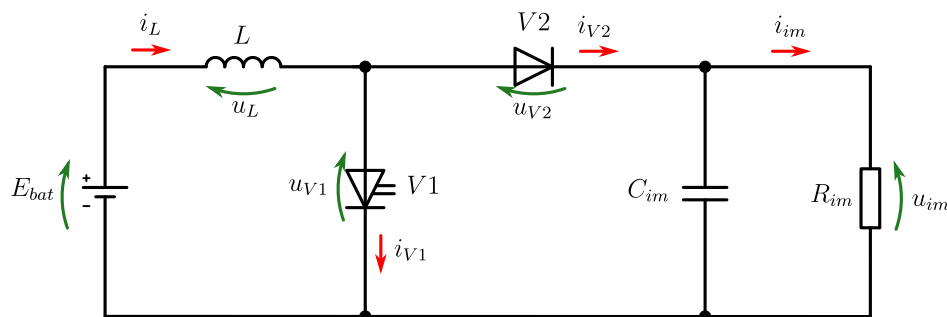
3.1.1. Analiza jedne grane pretvarača

Analiza rada modela bilo kojeg višegranskog pretvarača u pravilu započinje analizom rada jedne grane. Topologija jedne grane višegranskog pretvarača u uzlaznome režimu rada ujedno

odgovara i uobičajenoj topologiji uzlaznog IPN [47], čiji je shematski prikaz modela dan na slici 3.1. U ovome slučaju ulaz je idealni naponski izvor E_{bat} na baterijskoj strani, dok je trošilo modelirano radnim otporom R_{im} na strani istosmjernog međukruga. Za modeliranje i analizu rada idealnog pretvarača koriste se standardne oznake idealnih elemenata kruga prema [48].

Polazne pretpostavke idealnog modela pretvarača u uzlaznom režimu rada su sljedeće:

- svi elementi mreže su idealni (bez gubitaka i parazitskih elemenata),
- pasivni elementi kruga L_d i C_d imaju vrlo visoku induktivnost i kapacitivnost,
- struja izvora kao i napon trošila su glatki,
- pretvaračke komponente $V1$ i $V2$ modelirane su idealnim ventilima.

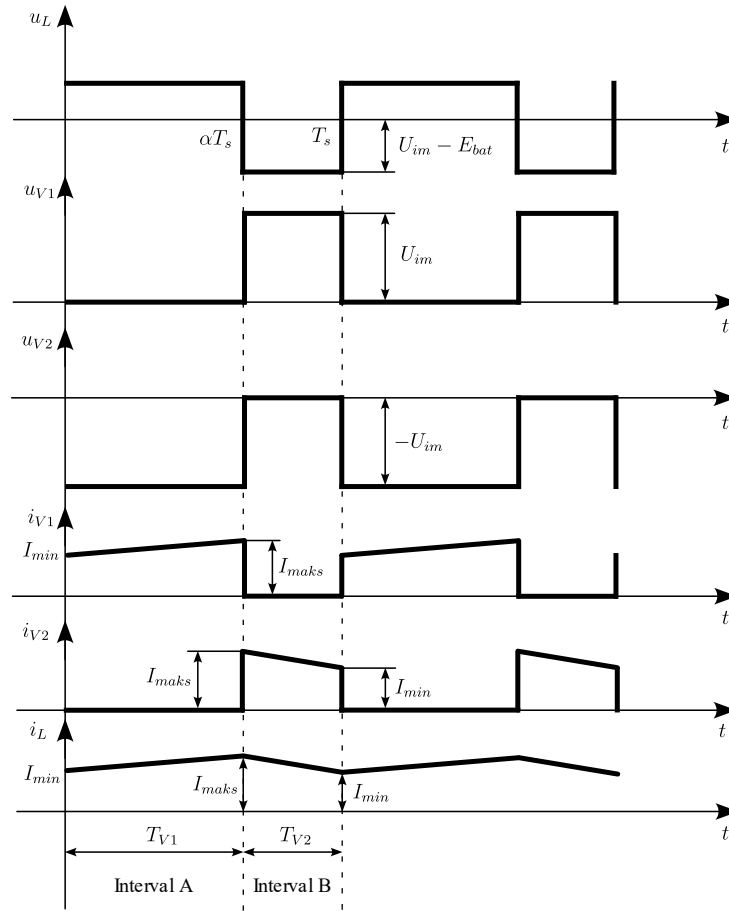


Slika 3.1. Nadomjesna shema jedne grane pretvarača u uzlaznom režimu rada

Idealni ventili $V1$ i $V2$ rade protutaktno. Pri inicijalnom vremenskom trenutku ($t = 0$) upravljački signal aktivira ventil $V1$, koja vodi za vremenski interval trajanja T_{V1} . U vremenskom intervalu $T_{V1} \in [0, \alpha T_S]$, induktivitet akumulira energiju od naponskog izvora, a struja kroz induktivitet linearno raste. Po isteku vremenskog intervala T_{V1} , ventil $V1$ isključuje, dok se ventil $V2$ automatski polarizira u provodnom smjeru, omogućavajući induktivitetu prijenos pohranjene energije do trošila. Struja kroz induktivitet u intervalu $T_{V2} \in [\alpha T_S, T_S]$ linearno opada.

Karakteristični valni oblici pretvarača u uzlaznom režimu rada dani su na slici 3.2. Faktor upravljanja α definiran je kao omjer između vremena vođenja upravljivog ventila T_{V1} i ukupne periode T_S :

$$\alpha = \frac{T_{V1}}{T_S} ; 0 \leq \alpha \leq 1 \quad (3-1)$$



Slika 3.2. Karakteristični valni oblici jedne grane pretvarača u uzlaznom režimu rada

Iz vremena trajanja ukupne periode T_s i vremena vođenja upravljivog ventila T_{V1} , moguće je odrediti i vrijeme vođenja neupravljivog ventila kao $T_{V2} = T_s - T_{V1}$. Nadalje, iz karakterističnih valnih oblika, matematičkom analizom moguće je dobiti upravljačku karakteristiku koja ukazuje na ovisnost odnosa između izlaznog i ulaznog napona pretvarača o faktoru upravljanja α [48]:

$$\frac{U_d(0)}{E} = \frac{1}{1 - \alpha} \quad (3-2)$$

Valovitost ulazne struje, tj. struje induktiviteta za uzlazni režim rada pretvarača dana je izrazom [49]:

$$\Delta i_L = \alpha T_s \frac{E_{bat}}{L} \quad (3-3)$$

Prije daljnje analize rada po intervalima važno je spomenuti metodologiju razvoja modela i zapisa prostornih jednadžbi stanja po odsječcima, tj. intervalima rada. U elektrotehnici, prostorne

jednadžbe stanja služe za potvrdu matematičkog modela sustava [50]; sastoje se od ulaznih, izlaznih, te prostornih varijabli stanja, općenito definiranih kao:

$$\dot{\mathbf{X}} = \mathbf{A}\mathbf{x} + \mathbf{B}\mathbf{u} ; \mathbf{y} = \mathbf{C}\mathbf{x} + \mathbf{D}\mathbf{u} \quad (3-4)$$

gdje su: \mathbf{A} – matrica stanja, \mathbf{B} – matrica ulaza, \mathbf{C} – matrica izlaza, \mathbf{D} – matrica direktne transmitancije, \mathbf{x} – vektor stanja, \mathbf{u} – vektor ulaza, \mathbf{y} – vektor izlaza. Prostorne jednadžbe stanja proizišle iz Kirchhoffovih zakona prema shemi sa slike 3.1 prilagođene su izrazu (3-4), te za uzlazni režim rada pretvarača za interval A glase:

$$\begin{bmatrix} \frac{di_L}{dt} \\ \frac{du_{C_{im}}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{R_{im}C_{im}} \end{bmatrix} \begin{bmatrix} i_L \\ u_{C_{im}} \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \end{bmatrix} E_{bat}; u_{im} = [0 \quad 1] \begin{bmatrix} i_L \\ u_{C_{im}} \end{bmatrix} \quad (3-5)$$

a za interval B:

$$\begin{bmatrix} \frac{di_L}{dt} \\ \frac{du_{C_{im}}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C_{im}} & -\frac{1}{R_{im}C_{im}} \end{bmatrix} \begin{bmatrix} i_L \\ u_{C_{im}} \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \end{bmatrix} E_{bat}; u_{im} = [0 \quad 1] \begin{bmatrix} i_L \\ u_{C_{im}} \end{bmatrix} \quad (3-6)$$

Izrazima (3-5) i (3-6) definiran je idealni matematički model pretvarača u uzlaznome režimu rada, koji će poslužiti kao baza za izradu matematičkog modela pretvarača s više grana.

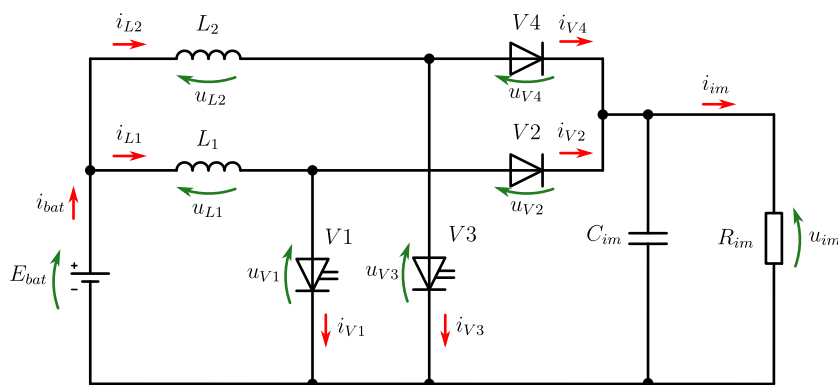
3.1.2. Analiza rada pretvarača s više grana

Umetanjem N dodatnih grana u pretvarač topologije sa slike 3.1 ostvaruje se uzlazni pretvarač s više grana (pretvarač s više grana u uzlaznome režimu rada). Analiza rada pretvarača provest će se na dvije grane zbog odabranog mjesta primjene u BSE, što je pojašnjeno kasnije tokom rada. Logiku razvoja matematičkog modela pretvarača s dvije grane moguće je analogno primijeniti i na pretvarač s N grana.

Zbog umetanja dodatne grane na osnovnu topologiju sa slike 3.1, na početku analize rada modela pretvarača potrebno je uz pretpostavke početnog modela s jednom granom, uzeti u obzir i nekoliko dodatnih pretpostavki [45]:

- induktiviteti obje grane su jednaki,
- svaka grana pretvarača ima jednak ulazni napon,
- faktori upravljanja α za svaku granu su jednaki,
- vremenski intervali između uključenja i isključenja ventila pojedinih grana su jednaki, definirani kao $\frac{360^\circ}{N}$.

Nadomjesna shema pretvarača s dvije grane u uzlaznome režimu rada prikazana je na slici 3.3.



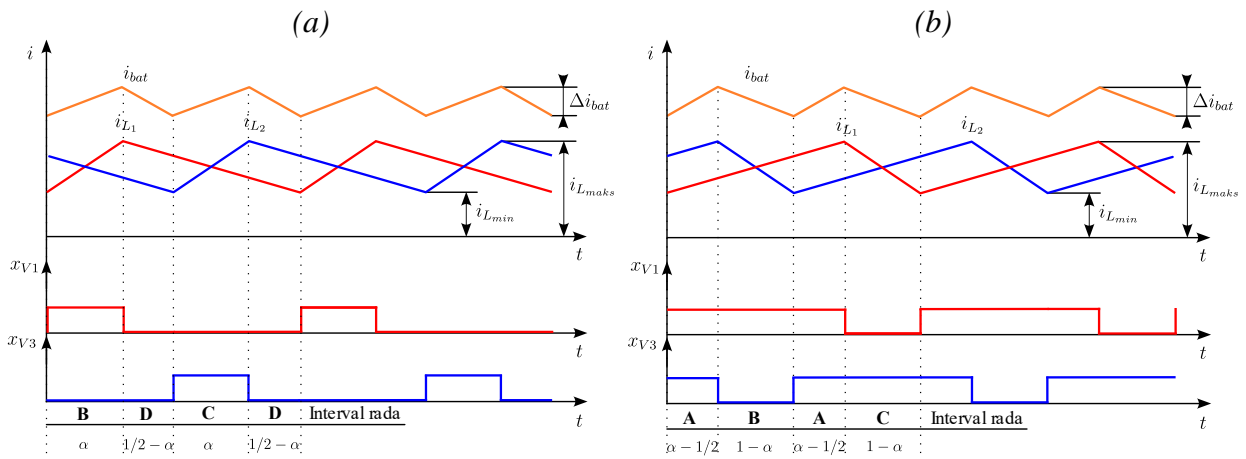
Slika 3.3. Nadomjesna shema istosmjernog pretvarača s dvije grane u uzlaznome režimu rada

U modelu pretvarača sa slike 3.3, upravljački signali ventila $V1$ i $V2$ pomaknuti su za $\phi_2 = 180^\circ$. Optimalni pomak upravljačkih signala (fazni pomak) između N pojedinih susjednih grana pretvarača dobiven je pomoću izraza:

$$\phi_k = \frac{360^\circ}{N} (k - 1) \quad ; \quad k = 1, 2, \dots, N \quad (3-7)$$

gdje su: N – ukupni broj grana, k – promatrana grana po redu. Izraz (3-7) bit će elaboriran u toku rada. Karakteristični valni oblici pretvarača s dvije grane u uzlaznom režimu rada prikazani su na slici 3.4. Iz analize karakterističnih valnih oblika sa slike 3.4 može se primijetiti da za razliku od dva temeljna intervala rada (A i B) u kontinuiranom režimu rada jedne grane pretvarača, umetanjem dodatnih grana na razini pretvarača kao cjeline, broj intervala rada se povećava. Uzevši ovo u obzir, za pretvarač s N grana može se konstatirati broj intervala kao:

$$\text{Broj intervala}_{(N)} = N \cdot 2 \quad (3-8)$$



Slika 3.4. Karakteristični valni oblici uzlaznog pretvarača s dvije grane za $\alpha < 0,5$ (a) i $\alpha > 0,5$ (b)

Primijenivši izraz (3-8) može se zaključiti da će pretvarač s dvije grane imati ukupno četiri intervala rada. Osim toga, vidljivo je kako su intervali rada različiti za $\alpha < 0,5$ i $\alpha > 0,5$, te se mogu okarakterizirati funkcijom k koja ovisi o faktoru upravljanja α [51]:

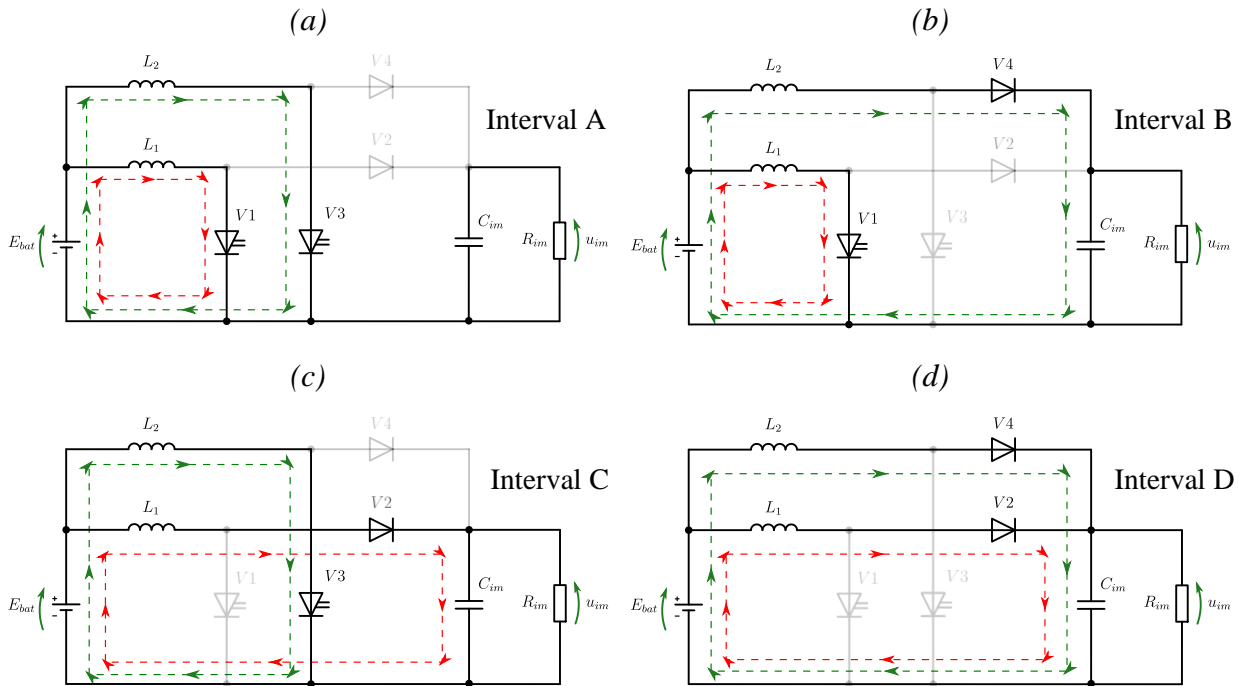
$$\frac{k-1}{N} \leq \alpha \leq \frac{k}{N}, k = 1, 2, \dots, N \quad (3-9)$$

Drugim riječima, za pretvarač s dvije grane prema (3-9) postoje dvije različite funkcije rada:

$$k \in \begin{cases} (0 < \alpha < 0,5) \text{ za } k = 1 \\ (0,5 < \alpha < 1) \text{ za } k = 2 \end{cases} \quad (3-10)$$

Uz to, intervale rada je potrebno definirati na malo drukčiji način nego u slučaju jedne grane. Zbog jednostavnosti, intervale rada moguće je definirati promatranjem stanja upravljivog ventila pojedine grane. Uzevši sve ovo u obzir, mogu se kreirati nadomjesne sheme za svaki od intervala rada (slika 3.5), a ispod se nalaze i dodatna pojašnjenja pojedinih intervala.

Kako je vidljivo, za faktor upravljanja $\alpha < 0,5$ aktivni su intervali rada A, B i C, a za $\alpha > 0,5$ aktivni su intervali B, C i D. Time, se da zaključiti da kod pretvarača s dvije grane, za bilo koji odabrani faktor upravljanja $\alpha (0 < \alpha < 1)$ uvijek će postojati tri aktivna intervala rada od kojih se u jednoj periodi rada T_s jedan uvijek ponavlja (A ili D).



Slika 3.5. Ilustrirani prikaz intervala rada pretvarača s dvije grane u uzlaznom režimu rada

a) Interval rada A (V1 vodi, V3 vodi)

U ovome intervalu rada, oba upravljačka ventila V1 i V3 vode. Induktiviteti se pune energijom uz linearan rast struja induktiviteta. Neupravljivi ventili V2 i V4 u obje grane ne vode. Energija se na strani trošila prenosi iz kapaciteta u trošilo. Iz nadomjesne sheme za interval rada A, moguće je pomoću Kirchhoffovih zakona za napone i struje (dalje samo KZN i KZS) pisati sljedeće:

$$\begin{cases} L_1 \frac{di_{L1}}{dt} = E_{bat} \\ L_2 \frac{di_{L2}}{dt} = E_{bat} \\ C_{im} \frac{du_{im}}{dt} = \frac{-U_{im}}{R_{im}} \end{cases} \quad (3-11)$$

Vodeći se izrazima (3-4) i (3-11) moguće je zapisati koeficijente matrica prostorne jednadžbe stanja za interval A kao:

$$\mathbf{A}_A = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & \frac{-1}{R_{im}C_{im}} \end{bmatrix}; \quad \mathbf{B}_A = \begin{bmatrix} 1 \\ L_1 \\ 1 \\ L_2 \\ 0 \end{bmatrix} \quad (3-12)$$

b) Interval rada B (V1 vodi, V3 ne vodi)

U intervalu B, induktivitet prve grane L_1 puni se energijom, dok se induktivitet druge grane L_2 prazni preko idealne diode, prenoseći dio energije prema trošilu. Shodno tomu, struja u grani 1 linearno raste, dok struja u grani 2 linearno opada. Napisane diferencijalne jednačbe preko KZN i KZS za interval rada B glase:

$$\begin{cases} L_1 \frac{di_{L_1}}{dt} = E_{bat} \\ L_2 \frac{di_{L_2}}{dt} = E_{bat} - U_{im} \\ C_{im} \frac{dU_{im}}{dt} = i_{L_2} - \frac{U_{im}}{R_{im}} \end{cases} \quad (3-13)$$

Kao i kod intervala A, koristeći se izrazom (3-4) moguće je zapisati koeficijente matrica za interval B iz izraza (3-13):

$$\mathbf{A}_B = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & -\frac{1}{L_2} \\ 0 & \frac{1}{C_{im}} & -\frac{1}{R_{im}C_{im}} \end{bmatrix}; \quad \mathbf{B}_B = \begin{bmatrix} \frac{1}{L_1} \\ 1 \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3-14)$$

c) Interval rada C (V1 ne vodi, V3 vodi)

U ovome intervalu, induktivitet L_1 prenosi dio svoje energije preko idealne diode V2 prema trošilu, pri čemu struja linearno opada. Induktivitet L_2 se za isto vrijeme puni energijom izvora, pri čemu struja linearno raste. Diferencijalne jednačbe zapisane preko Kirchhoffovih zakona za interval rada C su sljedeće:

$$\begin{cases} L_1 \frac{di_{L_1}}{dt} = E_{bat} - U_{im} \\ L_2 \frac{di_{L_2}}{dt} = E_{bat} \\ C_{im} \frac{dU_{im}}{dt} = i_{L_1} - \frac{U_{im}}{R_{im}} \end{cases} \quad (3-15)$$

Zapis koeficijenata prostornih jednačbi stanja za interval rada C glasi:

$$\mathbf{A}_C = \begin{bmatrix} 0 & 0 & \frac{-1}{L_1} \\ 0 & 0 & 0 \\ \frac{1}{C_{im}} & 0 & \frac{-1}{R_{im}C_{im}} \end{bmatrix}; \quad \mathbf{B}_C = \begin{bmatrix} \frac{1}{L_1} \\ 1 \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3-16)$$

d) Interval D (V1 ne vodi, V3 ne vodi)

U ovom slučaju, oba induktiviteta L_1 i L_2 prenose dio svojih energija prema trošilu kroz pripadnih neupravljivih ventila grana V2 i V4. Struje u oba induktiviteta tokom intervala D linearno opadaju, a zapisi diferencijalnih jednažbi preko KZN i KZS glase:

$$\begin{cases} L_1 \frac{di_{L_1}}{dt} = E_{bat} - U_{im} \\ L_2 \frac{di_{L_2}}{dt} = E_{bat} - U_{im} \\ C_{im} \frac{dU_{im}}{dt} = i_{L_1} + i_{L_2} - \frac{U_{im}}{R_{im}} \end{cases} \quad (3-17)$$

Kao i prije, matrice prostornih jednažbi stanja za interval rada D moguće je zapisati prema izrazu:

$$\mathbf{A}_D = \begin{bmatrix} 0 & 0 & \frac{-1}{L_1} \\ 0 & 0 & \frac{-1}{L_2} \\ \frac{1}{C_{im}} & \frac{1}{C_{im}} & \frac{-1}{R_{im}C_{im}} \end{bmatrix}; \quad \mathbf{B}_D = \begin{bmatrix} \frac{1}{L_1} \\ 1 \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3-18)$$

Da bi se dobio kompletni matematički model preko matrica prostornih jednažbi stanja, potrebno je definirati i podfaktore upravljanja d za svaki pojedini interval. To bi značilo da kod pretvarača s dvije grane, za četiri različita intervala rada postoje i četiri podfaktora upravljanja $d_A \cdots d_D$. Uzevši u obzir označavanje za svaki pojedini interval A, B, C i D, za slučaj funkcije $k = 1$, tj. $\alpha(0 < \alpha \leq 0,5)$ može se pisati:

$$d_B + d_D + d_C + d_D = 1 \quad (3-19)$$

$$\tilde{\alpha} + \overbrace{\left(\frac{1}{2} - \alpha\right)}^{d_D} + \tilde{\alpha} + \overbrace{\left(\frac{1}{2} - \alpha\right)}^{d_D} = 1$$

a za slučaj funkcije $k = 2$, tj. $\alpha(0,5 \leq \alpha < 1)$

$$d_A + d_B + d_A + d_C = 1$$

$$\overbrace{\left(\alpha - \frac{1}{2}\right)}^{d_A} + \overbrace{(1 - \alpha)}^{d_B} + \overbrace{\left(\alpha - \frac{1}{2}\right)}^{d_A} + \overbrace{(1 - \alpha)}^{d_C} = 1 \quad (3-20)$$

Matematički model pretvarača s dvije grane moguće je dobiti zbrajanjem odgovarajućih intervala rada, uzimajući u obzir iznose faktora upravljanja α . Za slučaj kada je $\alpha > 0,5$ matematički model glasi:

$$[\mathbf{A}] = \mathbf{A}_A d_A + \mathbf{A}_B d_B + \mathbf{A}_A d_A + \mathbf{A}_C d_C \quad (3-21)$$

$$[\mathbf{B}] = \mathbf{B}_A d_A + \mathbf{B}_B d_B + \mathbf{B}_A d_A + \mathbf{B}_C d_C$$

Ukoliko se izrazi (3-12), (3-14), (3-16) i (3-20) uvrste u (3-21), dobiva se:

$$[\mathbf{A}] = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & -1 \\ & & R_{im} C_{im} \end{bmatrix} d_A + \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & -1 \\ 0 & 1 & -1 \\ & C_{im} & R_{im} C_{im} \end{bmatrix} d_B + \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & -1 \\ & & R_{im} C_{im} \end{bmatrix} d_A + \begin{bmatrix} 0 & 0 & -1 \\ 0 & 0 & 0 \\ 1 & 0 & -1 \\ C_{im} & & R_{im} C_{im} \end{bmatrix} d_C \quad (3-22)$$

$$[\mathbf{B}] = \begin{bmatrix} 1 \\ L_1 \\ 1 \\ L_2 \\ 0 \end{bmatrix} d_A + \begin{bmatrix} 1 \\ L_1 \\ 1 \\ L_2 \\ 0 \end{bmatrix} d_B + \begin{bmatrix} 1 \\ L_1 \\ 1 \\ L_2 \\ 0 \end{bmatrix} d_A + \begin{bmatrix} 1 \\ L_1 \\ 1 \\ L_2 \\ 0 \end{bmatrix} d_C$$

Konačno, ukoliko se za izraz (3-22) iskoristi (3-4), dobiva se konačni matematički zapis prostornih jednadžba stanja u matričnom obliku kao:

$$\frac{d}{dt} \begin{bmatrix} i_{L_1} \\ i_{L_2} \\ u_{im} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & -2(1-\alpha)\frac{1}{L_2} \\ 0 & 2(1-\alpha)\frac{1}{C_{im}} & -2\frac{1}{R_{im}C_{im}} \end{bmatrix} \begin{bmatrix} i_{L_1} \\ i_{L_2} \\ u_{im} \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1}(2\alpha-1) \\ \frac{1}{L_2}(2\alpha-1) \\ 0 \end{bmatrix} E_{bat} \quad (3-23)$$

$$u_{im} = [0 \quad 0 \quad 1] \begin{bmatrix} i_{L_1} \\ i_{L_2} \\ u_{im} \end{bmatrix}$$

Postupak zapisa jednadžbi stanja matematičkoga modela (3-23) moguće je analogno primijeniti i za $\alpha < 0,5$, uzimajući pri tome u obzir pripadne intervale rada. Valovitost ulazne struje (struje baterije) Δi_{bat} uzlaznog pretvarača moguće je odrediti prema izrazu iz [51]:

$$\Delta i_{bat} = \frac{U_{im}}{L f_s} \left(\alpha - \frac{k-1}{N} \right) (k - N \cdot \alpha) ; \quad \frac{k-1}{N} \leq \alpha \leq \frac{k}{N} \quad (3-24)$$

Iz izraza (3-24) vidljivo je da valovitost struje baterije ovisi o odabranom faktoru upravljanja α . Iz izraza (3-24) moguće je pronaći i maksimalnu valovitost struje baterije pri određenom faktoru upravljanja α , danu izrazom iz [51]:

$$\Delta i_{bat}(maks) = \frac{U_{im}}{4NLf_s} \quad \text{pri} \quad \alpha = \frac{2k-1}{2N} \quad (3-25)$$

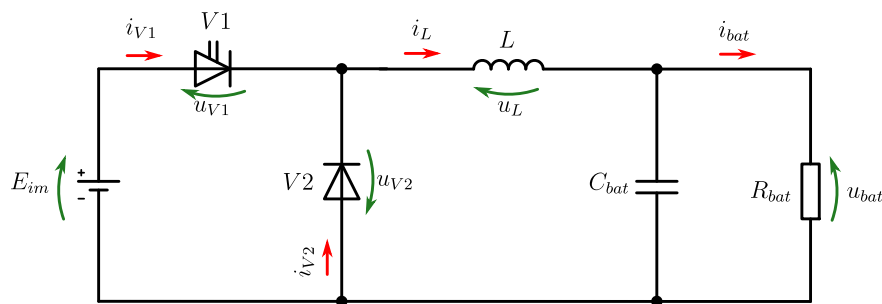
Maksimalna valovitost struje važna je kod projektiranja pretvarača jer ona diktira dimenzioniranje komponenti kao i valovitost napona u konačnici.

3.2. Silazni režim rada pretvarača

Analiza režima silaznog rada pretvarača provodi se primjenjujući metodološki pristup analogan onome upotrijebljenom u analizi režima uzlaznog rada, uz očuvanje konzistentnosti u označavanju svih relevantnih elemenata.

3.2.1. Analiza jedne grane pretvarača

Kao i kod prethodnog slučaja za topologiju jedne grane pretvarača u uzlaznome režimu rada, kod silaznog režima rada pretvarača analiza jedne grane pretvarača također odgovara uobičajenoj topologiji istosmjernog silaznog pretvarača napona [52]. Shematski prikaz idealnog modela jedne grane pretvarača u silaznom režimu rada dan je na slici 3.6. Polazne pretpostavke idealnog modela su iste kao i za slučaj uzlaznog režima rada dane u potpoglavlju 2.1.



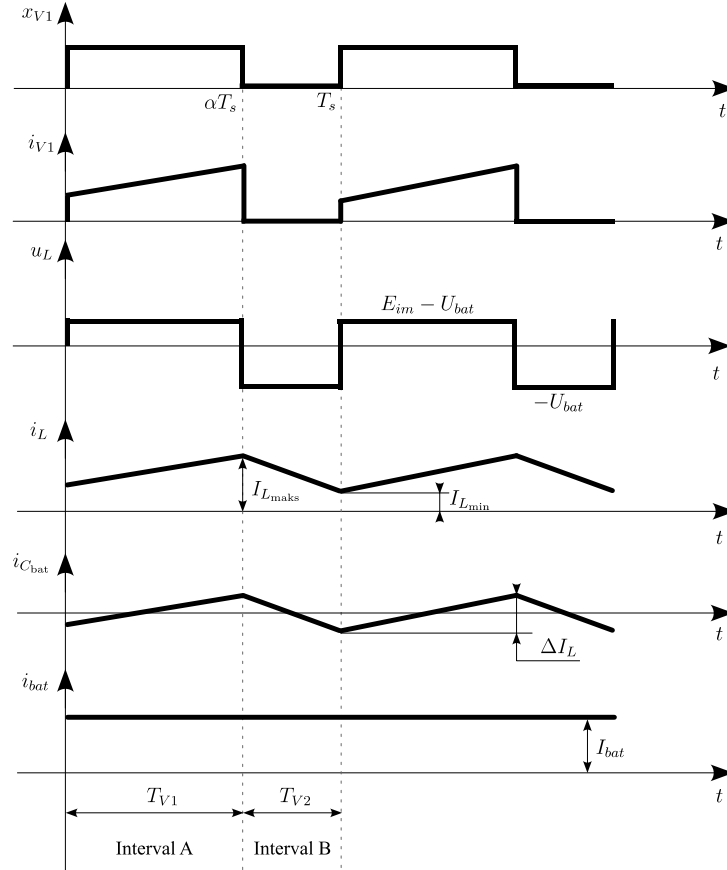
Slika 3.6. Nadomjesna shema jedne grane pretvarača u silaznom režimu rada

Za razliku od uzlaznog pretvarača, ovdje je ulaz na strani istosmjernog međukruga, a izlaz na baterijskoj strani. Sklope $V1$ i $V2$ sklapaju protutaktno. U trenutku $t = 0$ ventil $V1$ dobiva impuls za uklapanje te on vodi zadano vrijeme T_{V1} . Energija se u ovome intervalu preko induktiviteta prenosi na trošilo te struja induktiviteta linearno raste. Nakon vremena T_{V1} , upravljivi ventil $V1$ isklapa, a idealna dioda $V2$ provede te nastavlja prijenos energije. Struja induktiviteta u ovome intervalu linearno opada.

Karakteristični valni oblici proizišli iz matematičkog modela prikazani su na slici 3.7. Izrazom (3-26) definirana je upravljačka karakteristika kao odnos između izlaznog i ulaznog napona pretvarača:

$$\frac{U_{bat}(0)}{E_{im}} = \frac{T_{V1}}{T_s} = \alpha \quad ; \quad 0 \leq \alpha \leq 1 \quad (3-26)$$

gdje su: $U_{bat}(0)$ – srednja vrijednost napona trošila (baterije), E_{im} – napon idealnog izvora (istosmjernog međukruga), T_{V1} – vrijeme vođenja ventila $V1$ u sklopnoj periodi T_s .



Slika 3.7. Karakteristični valni oblici uobičajenog silaznog pretvarača

Na slici 3.7 označena su dva intervala rada. Prostorne jednadžbe stanja za interval A glase:

$$\begin{bmatrix} \frac{di_L}{dt} \\ \frac{du_{C_{bat}}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C_{bat}} & -\frac{1}{R_{bat}C_{bat}} \end{bmatrix} \begin{bmatrix} i_L \\ u_{C_{bat}} \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \end{bmatrix} E_{im} ; u_{bat} = [0 \quad 1] \begin{bmatrix} i_L \\ u_{C_{bat}} \end{bmatrix} \quad (3-27)$$

Za interval B prostorne jednadžbe stanja glase:

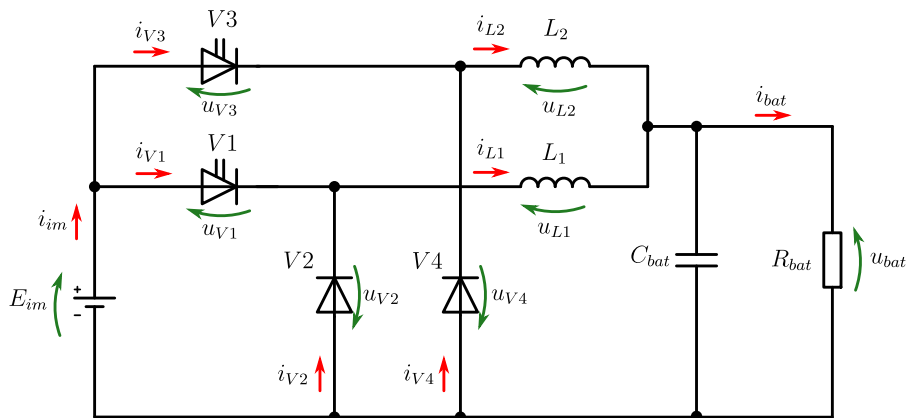
$$\begin{bmatrix} \frac{di_L}{dt} \\ \frac{du_{C_{bat}}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C_{bat}} & -\frac{1}{R_{bat}C_{bat}} \end{bmatrix} \begin{bmatrix} i_L \\ u_{C_{bat}} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix} E_{im} ; u_{bat} = [0 \quad 1] \begin{bmatrix} i_L \\ u_{C_{bat}} \end{bmatrix} \quad (3-28)$$

Valovitost izlazne struje (struje baterije) pretvarača u silaznom režimu rada dana je sljedećim izrazom [48]:

$$\Delta i_{bat} = \alpha(1 - \alpha) \frac{E_{im} T_s}{L} \quad (3-29)$$

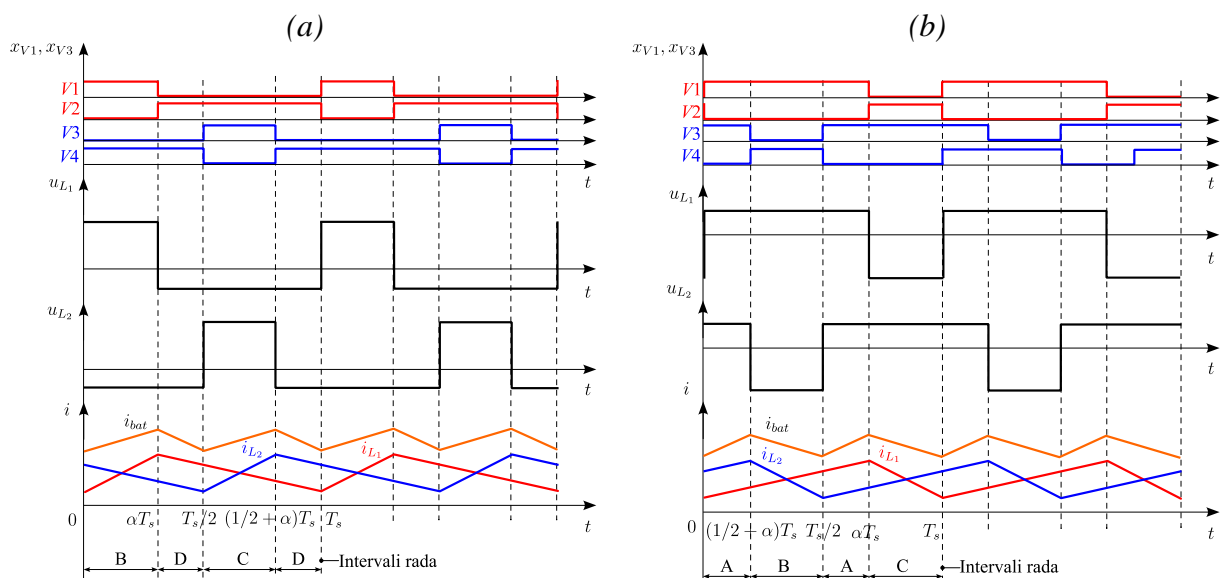
3.2.2. Analiza rada pretvarača s dvije grane

Isto kao i za prethodni slučaj uzlaznog pretvarača, umetanjem N dodatnih grana u osnovnu topologiju silaznog istosmjernog pretvarača sa slike 3.6 tvori se istosmjerni pretvarač s više grana. Osnovna shema pretvarača s dvije grane u silaznome režimu rada dana je na slici 3.8.



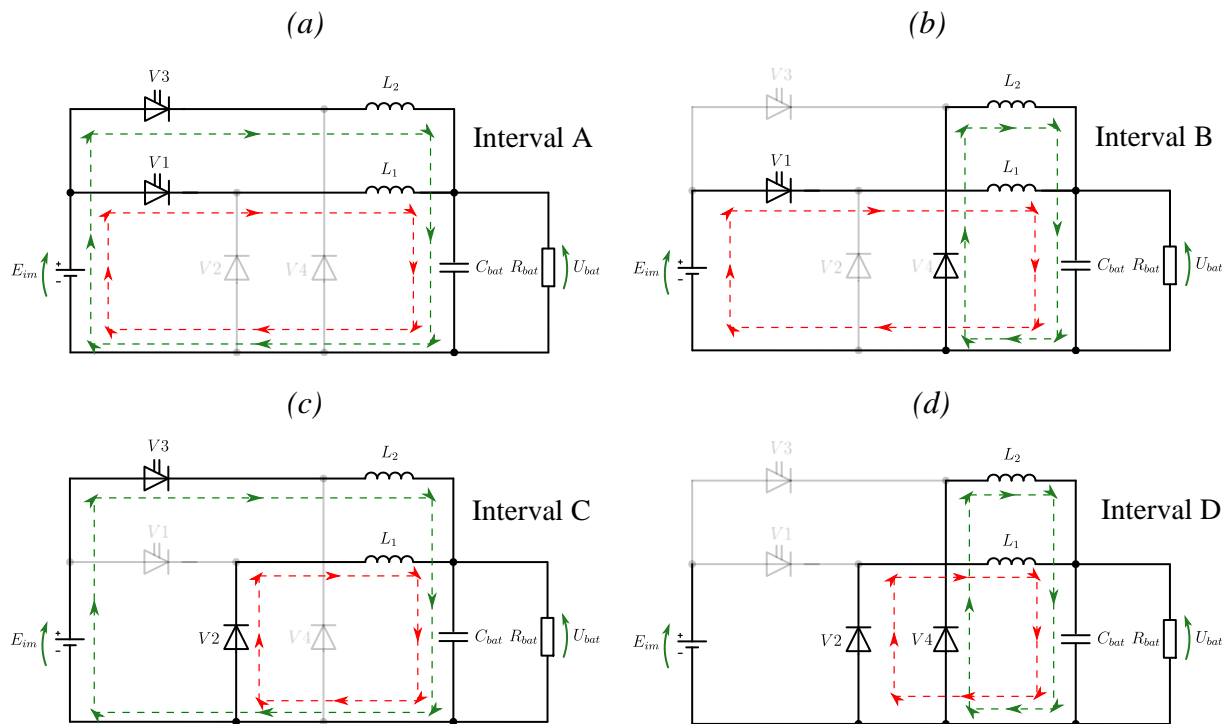
Slika 3.8. Nadomjesna shema pretvarača s dvije grane u silaznom režimu rada

Upravljački signali ventila $V1$ i $V3$ fazno su pomaknuti prema (3-7) za $\phi_2 = 180^\circ$. Karakteristični valni oblici silaznog pretvarača s dvije grane prikazani su na slici 3.9.



Slika 3.9. Karakteristični valni oblici silaznog pretvarača s dvije grane za $\alpha < 0,5$ (a) i $\alpha > 0,5$ (b)

Ukoliko se promotre karakteristični valni oblici sa slike 3.9, može se uočiti mnogo sličnosti s dvogranskim uzlaznim pretvaračem (slika 3.4). Iz valnih oblika struja induktiviteta da se zaključiti da će i silazni pretvarač s dvije grane imati četiri različita intervala rada (slika 3.10).



Slika 3.10. Ilustrirani prikaz mogućih intervala rada silaznog pretvarača s dvije grane

Ovi načini rada detaljno su obrađeni u slučaju analize pretvarača s više grana u uzlaznom režimu rada (slika 2.13). Analogno postupku analize uzlaznog pretvarača s dvije grane iz odjeljka 2.1, moguće je napraviti i analizu silaznog pretvarača s više grana, a tablicom 3.1 prikazani su rezultati te analize, koja uključuje prikaz stanja napona i struja induktiviteta, te struje baterije ovisno o promatranom intervalu rada.

Tablica 3.1. Mogući intervali rada silaznog istosmjernog pretvarača s dvije grane

Veličina	Interval A	Interval B	Interval C	Interval D
u_{L_1}	$E_{im} - U_{bat}$	$E_{im} - U_{bat}$	$-U_{bat}$	$-U_{bat}$
u_{L_2}	$E_{im} - U_{bat}$	$-U_{bat}$	$E_{im} - U_{bat}$	$-U_{bat}$
$\frac{d}{dt} i_{L_1}$	Raste ↑	Raste ↑	Opada ↓	Opada ↓
$\frac{d}{dt} i_{L_2}$	Raste ↑	Opada ↓	Raste ↑	Opada ↓
$\frac{d}{dt} i_{bat}$	Raste ↑	Opada ↓	Raste ↑	Opada ↓

Upravljačka karakteristika istosmjernog pretvarača s više grana dana je izrazom prema [53]:

$$\alpha = \frac{U_{bat}(0)}{E_{im}} \quad (3-30)$$

Da se zaključiti kako broj grana ne utječe na odabir faktora upravljanja pretvarača s više grana te se za proračun može koristiti ista logika kao i kod uobičajenog silaznog pretvarača. Valovitost izlazne struje pretvarača s više grana ovisi o odabranom faktoru upravljanja α ($0 \leq \alpha \leq 1$), pri čemu je valovitost određena izrazom [45]:

$$\Delta i_{bat} = \frac{E_{im} \cdot \alpha \cdot T_s}{L} \left(1 - \frac{m}{N \cdot \alpha}\right) \cdot (1 + m - N \cdot \alpha) \quad (3-31)$$

gdje je $m = [N \cdot D]$. Funkcija $[N \cdot D]$ (engl. *Floor Function*) zaokružuje promatrani element prema najbližem manjem ili jednakom cijelom broju. Izračun valovitosti struje je ključan za optimalno dimenzioniranje filtera i induktiviteta, te za osiguranje stabilnosti i pouzdanosti cjelokupnog sustava. Osim toga, precizno poznavanje maksimalne struje neophodno je za odabir komponenata kako bi mogle izdržati vršna naprezanja. Iako se projektiranje sustava često bazira na srednjim vrijednostima struje, komponente su izložene njenim maksimalnim vrijednostima. Te vršne vrijednosti kako struja tako i napona mogu dovesti do neželjenih povećanja naprezanja i gubitaka, a u najekstremnijim slučajevima i do kvarova uređaja. Maksimalna valovitost struje silaznog pretvarača s N grana dana je izrazom [45]:

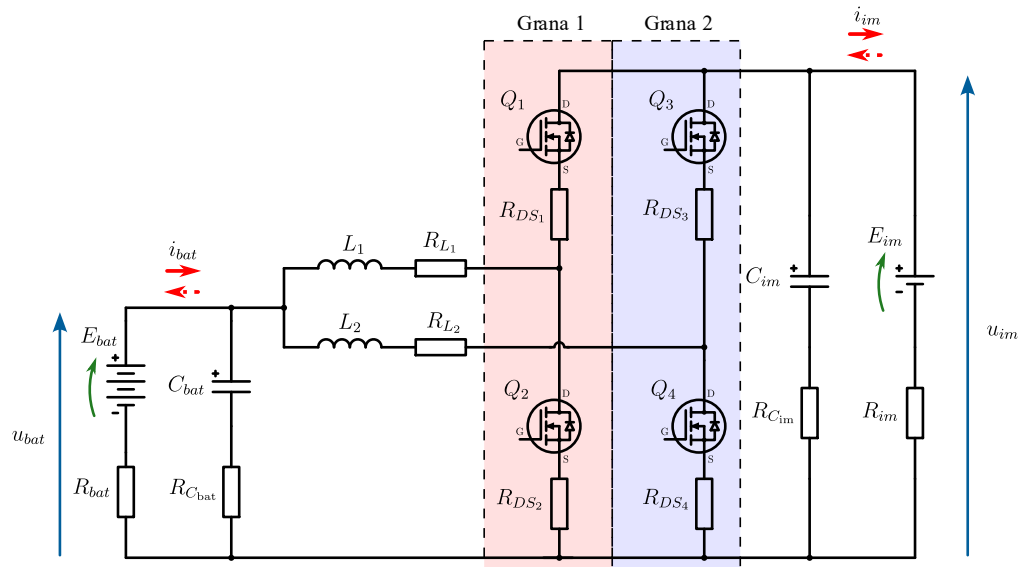
$$\Delta i_{bat}(maks) = \frac{E_{im} \cdot T_s}{4 \cdot N \cdot L} \quad (3-32)$$

3.3. Nadograđeni model pretvarača s radnim gubicima

U prethodnim potpoglavljima 3.1 i 3.2, analiziran je i dan matematički model pretvarača za oba režima rada. Međutim, za potrebe dizajna upravljačkog regulacijskog kruga, idealni model nije dovoljan. Stoga, potrebno je osnovni model nadograditi disipativnim elementima kruga, tj. otporima koji predstavljaju značajnije gubitke pojedinih elemenata u krugu. Ovakav model može se nazvati i pojednostavljeni realni model prvim redom aproksimacije, koji dovoljno dobro opisuje sustav za niže sklopne frekvencije (npr. do nekoliko desetaka kHz), [54].

U slučaju viših sklopnih frekvencija rada, elektromagnetska kompatibilnost postaje sve dominantniji faktor utjecaja, te je modele komponenta u tome slučaju nužno nadograditi i

parazitskim kapacitetima i induktivitetima, kako je to pokazano u doktorskom radu [55]. Slika 3.11 prikazuje nadograđenu shemu pretvarača s radnim gubicima komponenta.



Slika 3.11. Nadograđena shema pretvarača s radnim gubicima

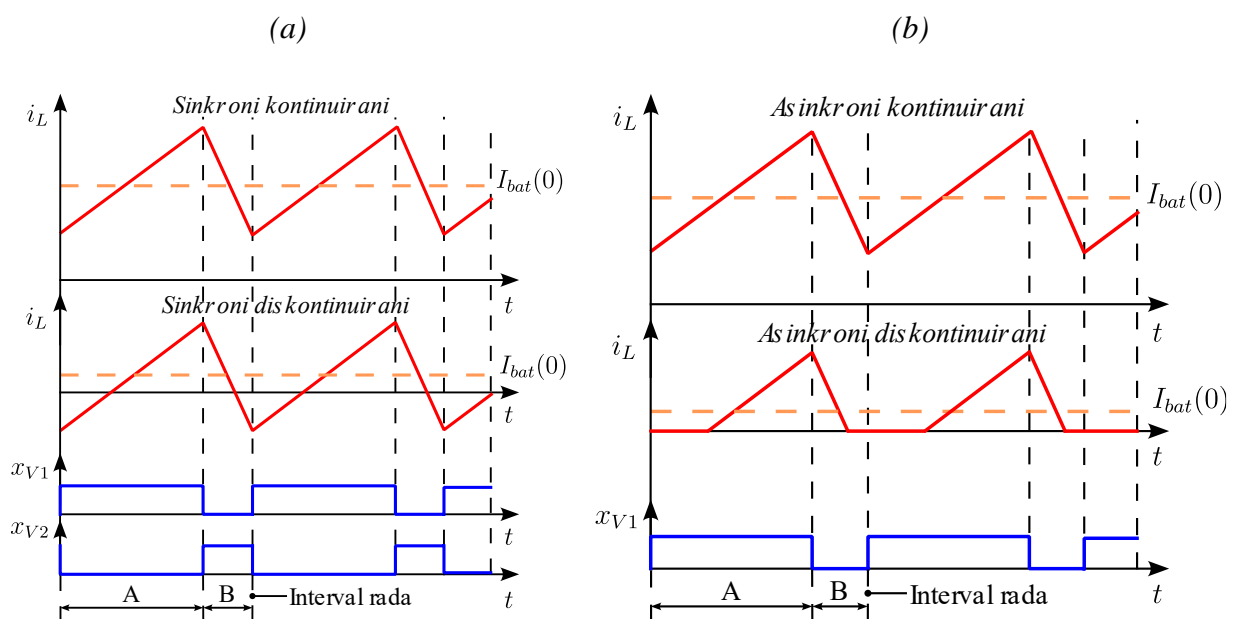
Budući da se s osnovnog modela pretvarača prelazi na nadograđeni, valja od sada pa nadalje nazive i oznake idealnih elemenata zamijeniti onim stvarnima. To se prvenstveno odnosi na ventile, gdje su idealne diode kod osnovnog modela (slika 3.3 i slika 3.8) zamijenjeni punoupravljivim ventilima, tj. MOSFET-ima (slika 3.11, oznake $Q_1 - Q_4$). MOSFET tehnologija tranzistora je odabrana sa stanovišta primijene (potpoglavlje 3.4), tj. povoljnijih aspekta gubitaka kod nižih naponskih nivoa ($< 250\text{ V}$), za razliku od npr. IGBT tehnologije tranzistora koji su najčešće bolji izbor za više naponske nivoe ($> 400\text{ V}$) [56]. U modelu prikazanom na slici 3.11, također je vidljiva oznaka $R_{DS_1} - R_{DS_4}$. Ovo je unutarnji otpor MOSFET-a u stanju vođenja (engl. *On state resistance*). Uključivanjem ovoga otpora u model, dobiva se realniji prikaz ponašanja pretvarača, uzimajući u obzir stvarne gubitke vođenja u MOSFET-u, što će kasnije biti potrebno za izračun gubitaka kao i projektiranje regulacijskog kruga. U modelu tranzistora vidljiv je simbol poredne diode, međutim ona nije posebno naznačena, budući se smatra sastavnim dijelom MOSFET-a. Međutim, poredna dioda MOSFET-a također razvija određene gubitke preko svog ekvivalentnog otpora kada je propusno polarizirana [57].

Realnu bateriju dovoljno je modelirati serijskim spojem idealnog naponskog izvora i unutrašnjeg otpora R_{bat} prema Rintovom modelu baterije [58]. Budući da se jednim zajedničkim modelom opisuju oba režima rada, razumno je model baterije staviti na oba kraja pretvarača. Naime, baterija se ovisno o režimu rada, može ponašati i kao izvor i kao trošilo, te će stoga u

uzlaznome režimu rada jedna baterija biti izvor a druga trošilo, a u slučaju silaznog režima rada njihove uloge će se zamijeniti.

Isto kao i kod aktivnih komponenata kruga, niže frekvencije sklapanja neće imati velik utjecaj na parazitske induktivitete i kapacitete kondenzatora i prigušnica, te je stoga realne modele pasivnih komponenata dovoljno modelirati ekvivalentnim modelima u vidu serijskog spoja disipativnih otpora i reaktivnih komponenata. Na slici 3.11 vidljivi su i otpori R_{L_1} i R_{L_2} , spojeni u seriji s induktivitetima L_1 i L_2 , a također serijski ekvivalentni otpori $R_{C_{bat}}$ i $R_{C_{im}}$ spojeni su serijski s kapacitetima C_{bat} i C_{im} .

Prije kreiranja unaprijedenog matematičkog modela s radnim gubicima, valja spomenuti i to da je izborom topologije sa slike 3.11 ujedno omogućen i izbor načina upravljanja između sinkronog i asinkronog. Ukoliko se promatra grana 1 pretvarača, kod asinkronog načina upravljanja u jednome intervalu vodit će tranzistor Q_1 ili Q_2 (ovisno o silaznome ili uzlaznome režimu rada), a u drugome intervalu vodit će poredne diode njihovih komplemenata. S druge strane, kod sinkronog načina upravljanja u svim intervalima rada koriste se MOSFET-i u protutaktnom načinu rada. U ovome slučaju, ovisno o smjeru toka energije, glavni MOSFET diktira režim rada, a pomoćni MOSFET preuzima ulogu diode [59]. Kako bi ovo bilo što jasnije, kreirana je slika 3.12 koja prikazuje sinkrone i asinkrone načine rada u smislu upravljačkih signala te struja induktiviteta.



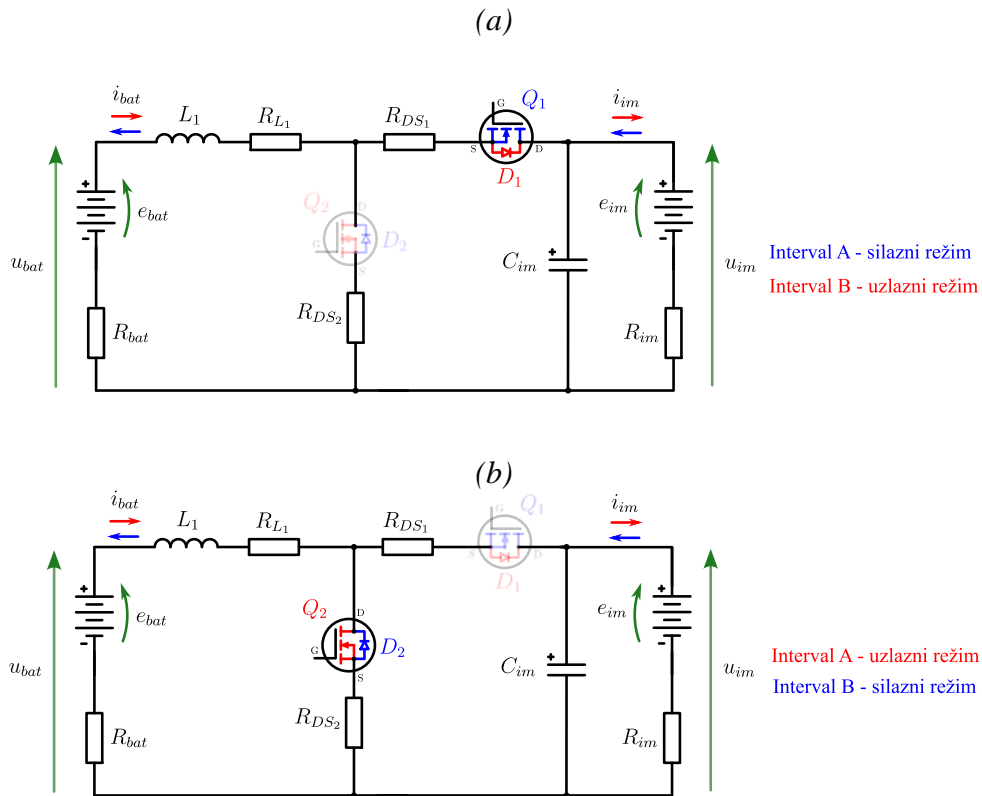
Slika 3.12. Sinkroni (a) i asinkroni (b) način upravljanja jedne grane pretvarača u silaznom režimu rada

Kod dvosmjernih pretvarača s više grana, izbor između sinkronog i asinkronog načina upravljanja ovisi o više faktora. Pri višim frekvencijama sklapanja, višim faktorima upravljanja te nižim opterećenjima pretvarača, asinkrono upravljanje je prihvatljivije s pogleda jednostavnosti implementacije, ali često i učinkovitosti [60]. S druge strane, iako je sinkroni način upravljanja daleko složeniji za implementaciju (zbog nužnosti implementacije mrtvog vremena), obično je optimalniji izbor za veća opterećenja zbog veće učinkovitosti (niži gubici vođenja u intervalima vođenja dioda). Treba istaknuti i to da sinkroni način upravljanja inherentno omogućava jednostavniju realizaciju mekog sklapanja zbog mogućnosti potpune kontrole upravljivih ventila kroz sve intervale rada, ukoliko je to potrebno [61].

Za analizu unaprijeđenog matematičkog modela, dovoljno je radi jednostavnosti promatrati i analizirati jednu granu pretvarača. Stoga, promatrajući karakteristične valne oblike sa slike 3.2 i slike 3.7, može se primijetiti i sličnost između silaznog i uzlaznog režima rada. Štoviše, promatranjem struja induktiviteta, vidljivo je da se struje induktiviteta za oba režima rada u osnovi sastoje od dva intervala rada: interval A – kada vodi upravljivi ventil, i interval B – kada vodi neupravljivi ventil, neovisno o režimu rada.

Drugim riječima, ventili rade protutaktno, te u oba režima rada (silaznom i uzlaznom) postoji interval kada su trošilo i izvor kratko spojeni, te interval kada su trošilo i izvor odvojeni (uzimajući u obzir zamjenu uloge trošila i izvora prilikom promjene režima rada). Iznad navedeni zaključci ilustrirani su na slici 3.13 u obliku nadomjesne sheme unaprijeđenog modela za određivanje gubitaka jedne grane pretvarača (grana 1, slika 3.11).

Ukoliko se promotri nadomjesna shema sa slike 3.13 i usporedi sa slikom 3.11, da se primijetiti kako nedostaju ekvivalentni serijski otpornici (engl. *Equivalent Series Resistor* ili *ESR*) kondenzatora $R_{C_{bat}}$ i $R_{C_{im}}$. Naime, za kasniju izgradnju prototipa pretvarača, ciljano je odabran kondenzator niskog ekvivalentnog serijskog otpora ($R_{C_{bat}} = R_{C_{im}} < 60 \text{ m}\Omega$) radi smanjenja gubitaka, bržeg odziva na tranzijente te bolje filtriranje visokofrekventnih smetnji [62]. Shodno tomu, budući da su u poprečnoj admitanciji u obzir uzeti unutrašnji otpori naponskih izvora (baterija) R_{bat} i R_{im} , te radni otpori svih ostalih elemenata kruga modela pretvarača, u svrhu pojednostavljenja izračuna matematičkoga modela zanemareni su ekvivalentni serijski otpori kondenzatora.



Slika 3.13. Nadomjesna shema unaprijeđenog modela za određivanje gubitaka jedne grane pretvarača za oba režima rada

Prema svemu gore navedenom, za interval A može se pisati sljedeće:

$$L_1 \frac{di_{L_1}}{dt} + i_{L_1} \cdot (R_{DS_1} + R_{L_1}) = u_{im} - u_{bat}$$

$$\begin{cases} C_{im} \frac{du_{im}}{dt} = - \left(i_{L_1} + \frac{u_{im} - e_{im}}{R_{im}} \right) \\ C_{bat} \frac{du_{bat}}{dt} = i_{L_1} - \frac{u_{bat} - e_{bat}}{R_{bat}} \end{cases} \quad (3-33)$$

Isto tako, za interval B može pisati:

$$L_1 \frac{di_{L_1}}{dt} + i_{L_1} \cdot (R_{DS_2} + R_{L_1}) = -u_{bat}$$

$$\begin{cases} C_{im} \frac{du_{im}}{dt} = - \frac{u_{im} - e_{im}}{R_{im}} \\ C_{bat} \frac{du_{bat}}{dt} = i_{L_1} - \frac{u_{bat} - e_{bat}}{R_{bat}} \end{cases} \quad (3-34)$$

Zbrajanjem pojedinih članova izraza (3-33) i (3-34) po intervalima rada, te uzimajući pri tome faktor upravljanja α i imajući u vidu $R_{DS_1} = R_{DS_2} = R_{DS}$, dobiva se sljedeći skup jednažbi stanja:

$$\left\{ \begin{array}{l} L \frac{d\bar{i}_{L_1}}{dt} = \alpha(\bar{u}_{im} - \bar{u}_{bat}) - (1 - \alpha)\bar{u}_{bat} - \bar{i}_{L_1}(R_{DS} + R_{L_1}) \\ C_{im} \frac{d\bar{u}_{im}}{dt} = -\alpha \left(\bar{i}_{L_1} + \frac{\bar{u}_{im} - \bar{e}_{im}}{R_{im}} \right) - (1 - \alpha) \frac{\bar{u}_{im} - \bar{e}_{im}}{R_{im}} \\ C_{bat} \frac{d\bar{u}_{bat}}{dt} = \alpha \left(\bar{i}_{L_1} - \frac{\bar{u}_{bat} - \bar{e}_{bat}}{R_{bat}} \right) - (1 - \alpha) \left(\bar{i}_{L_1} - \frac{\bar{u}_{bat} - \bar{e}_{bat}}{R_{bat}} \right) \end{array} \right. \quad (3-35)$$

Gornje povlake na simbolima u (3-35) označavaju odgovarajuće usrednjene vrijednosti, odnosno odgovaraju prosječnim vrijednostima promatranih varijabli u jednoj periodi rada. Ukoliko se u izrazu (3-4) \dot{X} izjednačiti s nulom te se u jednažbu uvrste rješenja (3-35), dobiva se konačno model velikih signala (engl. *Large signal model*), čime se može analizirati odziv modela pretvarača za ulazne varijable u stacionarnom stanju [54]:

$$0 = \begin{bmatrix} -\frac{R_{DS} + R_{L_1}}{L_1} & \frac{D}{L_1} & -\frac{1}{L_1} \\ -\frac{D}{C_{im}} & -\frac{1}{R_{im}C_{im}} & 0 \\ \frac{1}{C_{bat}} & 0 & -\frac{1}{R_{bat}C_{bat}} \end{bmatrix} \begin{bmatrix} I_{L_1} \\ U_{im} \\ U_{bat} \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ 0 & \frac{1}{R_{im}C_{im}} \\ \frac{1}{R_{bat}C_{bat}} & 0 \end{bmatrix} \begin{bmatrix} E_{bat} \\ E_{im} \end{bmatrix} \quad (3-36)$$

Rješavanjem (3-36) dobivaju se izrazi (3-37) koji će se kasnije upotrijebiti pri analizi stabilnosti sustava:

$$\left\{ \begin{array}{l} I_{L_1} = \frac{\alpha \cdot E_{im} - E_{bat}}{R_{im} \cdot \alpha^2 + R_{bat} + R_{DS} + R_{L_1}} \\ U_{im} = \frac{E_{im} \cdot (R_{bat} + R_{DS} + R_{L_1}) + \alpha \cdot R_{im} \cdot E_{bat}}{R_{im} \cdot \alpha^2 + R_{bat} + R_{DS} + R_{L_1}} \\ U_{bat} = \frac{\alpha \cdot (E_{im} \cdot R_{bat} + \alpha \cdot R_{im} \cdot E_{bat}) + (R_{DS} + R_{L_1}) \cdot E_{bat}}{R_{im} \cdot \alpha^2 + R_{bat} + R_{DS} + R_{L_1}} \end{array} \right. \quad (3-37)$$

Za dizajniranje regulatora te analizu frekvencijskog odziva i stabilnosti sustava, ključno je primijeniti perturbacije malih promjena na statički model oko odabrane radne točke. Drugim

riječima, dodavanjem malih poremećaja radnoj točki u stacionarnom stanju jednadžbe (3-35) dobiva se model malih signala (engl. *Small signal model*) [54]:

$$\begin{cases} L \frac{d\hat{i}_{L_1}}{dt} = (\alpha + \hat{d})(U_{im} + \hat{u}_{im}) - (U_{bat} + \hat{u}_{bat}) - (I_{L_1} + \hat{i}_{L_1}) \cdot (R_{DS} + R_{L_1}) \\ C_{im} \frac{d\hat{u}_{im}}{dt} = -(\alpha + \hat{d})(I_{L_1} + \hat{i}_{L_1}) - \frac{U_{im} + \hat{u}_{im} - E_{im}}{R_{im}} \\ C_{bat} \frac{d\hat{u}_{bat}}{dt} = (I_{L_1} + \hat{i}_{L_1}) - \frac{U_{bat} + \hat{u}_{bat} - E_{bat}}{R_{bat}} \end{cases} \quad (3-38)$$

gdje su: \hat{i}_{L_1} , \hat{d} , \hat{u}_{im} , \hat{u}_{bat} – pripadne veličina malih poremećaja za perturbaciju u okolini radne točke. Izrazima (3-33) do (3-38) prikazan je primjer postupka analitičkog izračuna modela velikih signala te modela malih signala pretvarača. Izraz (3-38) bit će kasnije upotrijebljen u analizi stabilnosti sustava u svrhu projektiranja regulacijskog kruga. Međutim, prije sljedećeg koraka razvoj modela, potrebno je definirati konkretne parametre sustava, te odabrati komponente sa stvarnim i konkretnim karakteristikama.

3.4. Odabir komponenata pretvarača temeljen na stvarnim podacima

Nakon nadograđenog matematičkog modela, potrebno je odabrati stvarne komponente s konkretnim parametrima sustava BSE. U praksi, razvoj pretvarača provodi se primjenom unaprijed definirane metodologije, detaljno opisane u [63]. Komponente pretvarača koje je potrebno dimenzionirati prikazane su na slici 3.11. U stvarnom jednofaznom sustavu BSE nazivne razine snage $P = 5 \text{ kW}$, napon istosmjernog međukruga treba biti osiguran na približno $U_{im} = 450 \text{ V}$ da bi usmjerivač u izmjenjivačkom režimu rada na izlazu mogao osigurati $U = 230 \text{ V}$ [64], [65].

Naponske razine baterija u BSE kreću se najčešće od $U_{bat} = 50 \text{ V}$ pa sve do od $U_{bat} = 450 \text{ V}$ [64], [66]. Zbog sigurnosnih razloga u vidu korištenja nižeg napona, kao i ekonomski prihvatljivijeg rješenja, predloženi sustav BSE bit će skaliran. Baterijski paket kao polazna točka projektiranja, odabran je za nazivnu naponsku razinu od $U_{bat} = 24 \text{ V}$ dok je istosmjerni međukrug odabran napon $U_{im} = 48 \text{ V}$, čime će naponske razine sustava zapravo odgovarati onima u stvarnome sustavu, skaliranome približno s faktorom 10.

Na temelju toga, definirani su i ostali parametri istosmjernog pretvarača za sustav BSE kako je to prikazano u tablici 3.2.

Tablica 3.2. Odabrani parametri pretvarača za sustav BSE

Parametar	Simbol	Iznos
Broj grana pretvarača	N	2
Maksimalna snaga sustava	$P(maks.)$	240 W
Maksimalna jedne grane	$P_{N=1}(maks.)$	120 W
Sklopna frekvencija pretvarača	f_s	40 kHz
Nominalni napon istosmjernog međukruga	U_{im}	48 V
Nominalni napon baterije	U_{bat}	24 V
Maksimalna struja baterije	$I_{bat}(maks.)$	10 A
Maksimalna struja jedne grane pretvarača	$I_{N=1}(maks.)$	5 A
Relativna valovitost napona istosmjernog međukruga	$\Delta u_{im_{p-p}}$	< 1 % nom.
Relativna valovitost napona baterije	$\Delta u_{bat_{p-p}}$	< 1 % nom.
Relativna valovitost struje punjenja/praznjenja baterije	$\Delta i_{bat_{p-p}}$	< 10 % nom.

Parametri struja i snaga iz tablice 3.2 odabrani su prema baterijskom paketu (tablica 3.3), koji je u osnovi sačinjen od *Panasonic NCR18650B* baterijskih ćelija [67]. Radi faktora sigurnosti baterijskog paketa i neizbježnih gubitaka, maksimalna struja sustava ograničena je na $I_{bat}(maks.) = 10$ A, kako je i dano u tablici 3.2. Sklopna frekvencija f_s odabrana je vodeći se zahtjevima za valovitošću struja i napona, te dostupnosti komercijalnih prigušnica, prema čemu su dimenzionirane i preostale pasivne komponente [68], [69], [70].

Tablica 3.3. Parametri baterijskog paketa

Kategorija	Panasonic NCR18650B	7S3P paket
Nominalni napon U_{bat}	3,6 V	24 (25,2) V
Maksimalni napon $U_{bat}(maks.)$	4,2 V	29,4 V
Kapacitet C	3250 mAh	9750 mAh
Standardna struja punjenja I_{pu}	1,625 A	4,875 A
Maksimalna struja pražnjenja $I_{pr}(maks.)$	4,87 A	14,61 A
Nadzor	-	BMS

Odabrane elektroničke komponente sustava nalaze se u tablici 3.4, ispod koje je elaboriran način odabira istih.

Tablica 3.4. Odabrane elektroničke komponente pretvarača

Naziv	Oznaka prema slici 3.11	Proizvođač	Tip	Glavne el. karakteristike
Prigušnica	L_1, L_2	API Delevan	PT1000-2050	$L = 1000 \mu\text{H}; I = 5,9 \text{ A}$
Kondenzator	C_{bat}	Vishay	058/059 PLL-SI	$C = 10 \text{ mF}; U = 63 \text{ V}$
	C_{im}		058/059 PLL-SI	$C = 1000 \mu\text{F}; U = 100 \text{ V}$
Tranzistor	Q_1, Q_2, Q_3, Q_4	STM	VNP10N07	$U_{DS} = 70 \text{ V}; I_D = 10 \text{ A}$

Proračun pasivnih komponenata kreće od centralne reaktivne komponente, a to je prigušnica. Važan parametar prema kojemu se odabire induktivitet prigušnice jest valovitost struje. U slučaju primjene prigušnice u BSE, maksimalnu dozvoljenu valovitost diktira baterijski paket, gdje neki proizvođači preporučaju maksimalnu valovitost struje od 10 % nazivne struje punjenja/praznjenja [70].

Uzimajući ovo u obzir, minimalnu induktivnost prigušnice moguće je odrediti prema [71]:

$$L(\text{min.}) = \frac{U_{im} \cdot \left(1 - \frac{U_{bat}}{U_{im}}\right) \cdot \left(\frac{U_{bat}}{U_{im}}\right)^2}{\Delta I_{L(P.U.)} \cdot I_{L\text{min}} \cdot f_s} = \frac{48 \cdot \left(1 - \frac{24}{48}\right) \cdot \left(\frac{24}{48}\right)^2}{0,1 \cdot 1,625 \cdot 40 \cdot 10^3} = 923 \mu\text{H}$$

Maksimalna struja jedne grane pretvarača ograničena je karakteristikom baterije te iznosi $I_{N=1}(\text{maks}) = 7 \text{ A}$. Dostupnost komercijalnih prigušnica je relativno ograničena, budući da su njihove karakteristike uvijek prilagođene za optimalan rad projektiranog pretvarača, naročito u pogledu gubitaka i učinkovitosti. Za navedeni pretvarač odabrana je komercijalno dostupna prigušnica s karakteristikama danim u tablici 3.5, [72].

Tablica 3.5. Karakteristike odabrane prigušnice API Delevan PT1000-2050

	Induktivitet	Radni otpor	Maksimalna struja	Vrsta jezgre
Zahtjevano	$> 923 \mu\text{H}$	Minimalni	$> 5 \text{ A}$	Svejedno
Odabrano	$1000 \mu\text{H}$	$200 \text{ m}\Omega$	$5,9 \text{ A}$	Toroidalna

Važno je napomenuti da se na izračunate vrijednosti uvijek treba dodati i faktor sigurnosti glede električkih i mehaničkih karakteristika pojedinih komponenata [63]. Kondenzatori kao preostale pasivne reaktivne komponente dimenzioniraju se prema zahtjevima valovitosti napona. Kapacitet kondenzatora na baterijskoj strani računa se prema [73]:

$$C_{bat} = \frac{\left(\frac{U_{bat}}{U_{im}}\right)}{8 \cdot L \cdot \Delta U_{bat} \cdot f_s} = \frac{\left(\frac{24}{48}\right)}{8 \cdot 1000 \cdot 10^{-6} \cdot 0,015 \cdot 24 \cdot 40 \cdot 10^3} = 4340 \mu\text{F}$$

gdje je $\Delta U_{bat} = \Delta U_{batP.U.} \cdot U_{bat}$, a $\Delta U_{batP.U.}$ je jedinična (engl. *Per Unit ili P.U.*) valovitost napona baterije pri silaznom režimu rada pretvarača. Prema autorima rada [69], u praksi je preporuka da valovitost napona na baterijskoj strani bude manja od $\Delta U_{bat\%} = 1,5\%$. Kapacitet kondenzatora na strani istosmjernog međukruga računa se prema [73]:

$$C_{im} = \frac{I_{im(maks.)} \cdot \left(1 - \frac{U_{bat}}{U_{im}}\right)}{\Delta U_{im} \cdot f_s} = \frac{5 \cdot \left(1 - \frac{24}{48}\right)}{0,005 \cdot 48 \cdot 40 \cdot 10^3} = 260 \mu\text{F}$$

gdje je $\Delta U_{im} = \Delta U_{imP.U.} \cdot U_{im}$ i $\Delta U_{imP.U.}$ je jedinična valovitost napona istosmjernog međukruga koja je se prema autorima rada [68] u praksi zadržava ispod 1% (preporučeno < 0,5%). Naravno, valovitost napona uvijek ovisi o struji, a proračun se vrši za najnepovoljniji slučaj, tj. kada je struja istosmjernog međukruga u uzlaznom režimu rada pretvarača maksimalna.

Odabrani kondenzatori su *Vishay 058/059 PLL-SI*, čije najbitnije karakteristike se nalaze u tablici 3.6, [62].

Tablica 3.6. Karakteristike odabranih kondenzatora *Vishay 058/059 PLL-SI*

	Kondenzator	Kapacitet	Maksimalni napon	Ekvivalentni serijski otpor	Tip
C_{bat}	Zahtjevano	> 4340 μF	> 30 V	Što niži	Svejedno
	Odabrano	6800 μF	63 V	51 m Ω	Al elektrolitski
C_{im}	Zahtjevano	> 270,4 μF	> 45 V	Što niži	Svejedno
	Odabrano	1000 μF	100 V	79 m Ω	Al elektrolitski

Nakon odabira pasivnih komponenata, potrebno je još odabrati aktivne, tj. pretvaračke komponente. Na tržištu postoji nekoliko prominentnih tehnologija tranzistora baziranih na siliciju, kao i onih baziranih na drugim materijalima poput silicij-karbida (SiC) ili galij-nitrida (GaN).

Za aplikacije koje zahtjevaju niže napone i frekvencije rada u rasponu od nekoliko desetaka kHz, MOSFET-i često predstavljaju najoptimalniji izbor zbog nižih gubitaka i povoljnije cijene u odnosu na druge tehnologije, te su upravo iz toga razloga oni i odabrani za pretvarač [74]. Tablica 3.7 prikazuje karakteristike odabranog MOSFET-a [75].

Tablica 3.7. Karakteristike odabranog tranzistora STM VNP10N07

	Radni napon U_{DS}	Radna struja I_D	Otpor vođenja R_{DS}	Napon upravljanja U_{GS}
Zahtjevano	> 50 V	> 5,9 A	Što niži	Što niži
Odabrano	70 V	10 A	100 mΩ	4 – 20 V

Na temelju odabranih komponenata, moguće je proračunati gubitke u pretvaraču, na temelju kojih je moguće izraditi karakteristiku ovisnosti gubitaka o opterećenju i broju grana pretvarača, ključnu za ovaj rad.

3.5. Proračun gubitaka pretvarača

Proračun gubitaka pretvarača temeljen je na nadograđenom matematičkom modelu sa slike 3.11. U navedenome modelu istaknuti su ključni parametri, tj. ekvivalentni serijski otpornici, koji direktno utiču na gubitke pojedinih komponenata. Međutim, pored ovih osnovnih gubitaka (koji se također mogu nazvati i gubici vođenja) postoje također i gubici koji nastaju zbog sklapanja pretvarača na višim frekvencijama. Valja krenuti s ključnom reaktivnom komponentom istosmjernog pretvarača, a to je prigušnica.

U prigušnici, gubici u bakru često su dominantni, posebice na nižim frekvencijama. Međutim, kako frekvencija raste, gubici u jezgri postaju sve relevantniji. Ovi gubici u jezgri su rezultat histereze krivulje magnetiziranja ili vrtložnih struja (engl. *Eddy current losses*) unutar materijala jezgre [76]. Važno je napomenuti da ukupni gubici u jezgri mogu varirati ovisno o valnom obliku struje koja prolazi kroz prigušnicu. Za sinusoidalne struje, gubici u jezgri se često modeliraju pomoću konstanti materijala i radne frekvencije, ali u praksi prigušnice često ne rade s idealno sinusoidalnim strujama, kao što je to i ovdje slučaj. Izračun gubitaka u jezgri može biti znatno kompleksniji u ovome slučaju. Ukupni gubici u jezgri $P_{L_{Fe}}$ za nesinusoidalne struje dani su izrazom [77]:

$$P_{L_{Fe}} = \frac{1}{T_s} \int_0^T \left(\frac{k_{Fe}}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos \theta|^{\alpha} 2^{\beta-\alpha} d\theta} \right) \left| \frac{dB}{dt} \right|^\alpha (\Delta B)^{\beta-\alpha} dt \quad (3-39)$$

gdje je T_s – sklopna perioda; k_{Fe} , α , β – parametri koji ovise o materijalu jezgre (najčešće dobiveni empirijski), a poznatiji i kao Steinmetzovi parametri; θ – kut magnetskog toka; B – gustoća magnetskog toka; ΔB – tjemena vrijednost gustoće magnetskog toka. Valni oblik gustoće

magnetskog toka mora biti poznat, da bi se magnetski gubici mogu izračunati numerički prema (3-39). Najčešće, parametri za matematički izračun gubitaka magnetske jezgre nisu dostupni u podatkovnim tablicama proizvođača, te se stoga eksperimentalnim putem nekom od metoda dolazi do potrebnih parametara potrebnih za izračun [78].

S druge strane, osim gubitaka u jezgri, prigušnica ima i gubitke u namotima (gubici u bakru) $P_{L_{Cu}}$ koji se mogu izraziti kao:

$$P_{L_{Cu}} = I_L(0)^2 \cdot R_{L_{DC}} + \Delta \tilde{I}_L^2 \cdot R_{L_{AC}} \quad (3-40)$$

gdje su: $I_L(0)$ – srednja vrijednost struje prigušnice (istosmjerna struja) u [A], $R_{L_{DC}}$ – radni (istosmjerni) otpor prigušnice u [Ω], $\Delta \tilde{I}_L$ – efektivna vrijednost izmjenične komponente (valovitosti) struje prigušnice u [A], $R_{L_{AC}}$ – izmjenični otpor prigušnice u [Ω]. Iako se ovdje radi o istosmjernim krugovima, zbog izražene valovitosti struje prigušnice, u namotima bakra se pojavljuju i razni efekti uobičajeni kod izmjeničnih sustava kao što su skin-efekt (engl. *Skin effect*) i efekt blizine (engl. *Proximity effect*) [79]. Kod relativno nižih frekvencija sklapanja ($f_s < 100$ kHz), naročito ako je valovitost struje prigušnice niska u odnosu na istosmjernu komponentu (u ovome slučaju $\Delta I_{L_{maks}} = 10$ %), ovo se redovito zanemaruje [80].

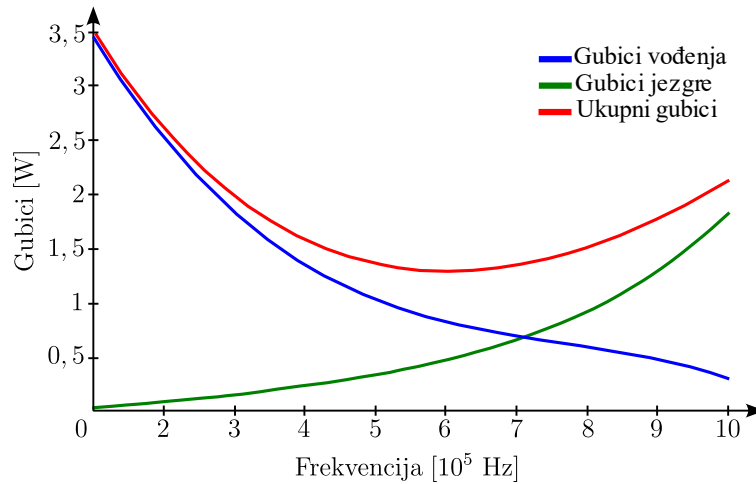
Ukupni gubici prigušnice dobivaju se zbrajanjem (3-39) i (3-40):

$$P_{L_{uk}} = P_{L_{Fe}} + P_{L_{Cu}} \quad (3-41)$$

Ukoliko se iz (3-39), (3-40) i (3-41) napravi matematički model i iscrtaju grafovi, može se dobiti ovisnost gubitaka o frekvenciji (slika 3.14), [81].

Zbog nedostupnosti parametara iz podatkovnih tablica odabrane prigušnice, gubitke u jezgri nije moguće direktno izračunati. Iako su IEC-525 standardom prema [82] propisane karakteristike toroidalnih jezgri iz kojih je moguće doći do standardnih dimenzija jezgre, materijal jezgre ostaje nepoznat. Stoga, prilikom izračuna gubitaka prigušnice u obzir će biti uzeti isključivo gubici u bakru $P_{L_{uk}} = P_{L_{Cu}}$ koji su dostupni u tabličnim podacima. Dodatnu opravdavanost daju i grafovi gubitaka sa slike 3.14 iz kojih se može vidno iščitati da pri nižim frekvencijama sklapanja, gubici u bakru značajno dominiraju, što opravdava zanemarivanje gubitaka u jezgri. Točni gubici jezgre mogu se utvrditi i eksperimentalnim mjerenjima koristeći metodu opisanu u radu [78], što u ovom

kontekstu nije provedeno jer nije od presudne važnosti za točnost krajnjeg modela ukupnih gubitaka.



Slika 3.14. Dijagram ovisnosti gubitaka prigušnice o frekvenciji

Sljedeća pasivna komponenta za analizu jesu kondenzatori. U analizi gubitaka na kondenzatoru, ključna komponenta koja utječe na ukupne gubitke je ekvivalentni serijski otpor, koji ovisi o iznosu valovitosti struje i vrsti kondenzatora. Uspoređujući tehnologije kondenzatora, elektrolitski kondenzatori imaju relativno visok ekvivalentni serijski otpor u odnosu na keramičke i filmske kondenzatore [83]. Budući da je za projektirani pretvarač potreban kondenzator relativno visokog kapaciteta, odabran je elektrolitski kondenzator s prihvatljivo niskim ekvivalentnim serijskim otporom, kako je to već prije i spomenuto. Iz navedenoga, gubici u kondenzatorima mogu se odrediti prema izrazu:

$$P_C = \tilde{I}_C^2 \cdot R_C \quad (3-42)$$

gdje je \tilde{I}_C^2 – efektivna vrijednost izmjenične komponente struje kondenzatora, a R_C – ekvivalentni serijski otpor kondenzatora. Osim ekvivalentnog serijskog otpora, značajan utjecaj na gubitke u kondenzatorima ima i valovitost struje, što ukazuje na prednost korištenja pretvarača s više grana, jer se takvom topologijom zapravo smanjuje valovitost struje a time i gubici u kondenzatorima. Na temelju (3-42) za topologiju sa slike 3.11 može se konkretno pisati [84]:

$$P_{C_{im}} = I_{bat}^2 \cdot \frac{\sqrt{(U_{im} - U_{bat}) \cdot U_{bat}}}{U_{im}} \cdot R_{C_{im}} \quad (3-43)$$

$$P_{C_{bat}} = \frac{\left(\frac{U_{im} - U_{bat}}{f_s \cdot L} \cdot \frac{U_{bat}}{U_{im}} \right)^2}{12} \cdot R_{C_{bat}}$$

U tranzistorima, dva glavna tipa gubitaka su gubici vođenja i gubici sklapanja. Na nižim frekvencijama dominiraju gubici vođenja P_{Q_v} , koji su uglavnom posljedica radnog otpora, dok na višim frekvencijama gubici sklapanja P_{Q_s} postaju dominantniji zbog tranzijentnih efekata. Gubici MOSFET-a čine značajan udio u ukupnim gubicima pretvarača te je detaljna analiza gubitaka ovih komponenata važna. Gubici vođenja MOSFET-a opisani su izrazom (3-44) prema [85]. Dolje će biti dani izrazi za silazni režim rada, a analogno tomu uz određene zamjene veličina izrazi se mogu primijeniti i za uzlazni režim rada.

Ukoliko se promotri jedna grana pretvarača (slika 3.11) i uzme faktor upravljanja prema (3-26), može se pisati:

$$P_{Q_v} = I_{bat}^2 \left[\underbrace{\left(R_{DS1} \cdot \frac{U_{bat}}{U_{im}} \right)}_{Q_1} + \underbrace{\left(R_{DS2} \cdot \left(1 - \frac{U_{bat}}{U_{im}} \right) \right)}_{Q_2} \right] \quad (3-44)$$

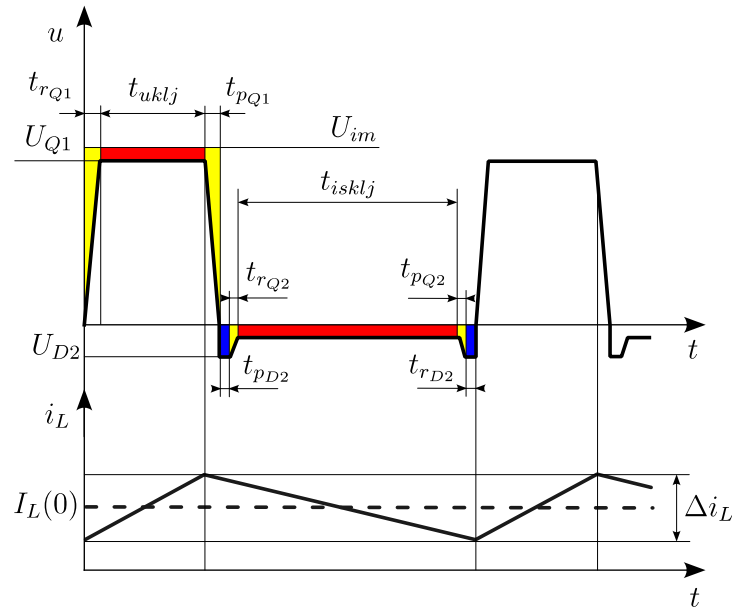
Izraz (3-44) u obzir uzima glatku struju baterije i ispravno ga je primijeniti ako je valovitost struje prigušnice za red veličine manja od promatrane srednje vrijednosti struje. U protivnome, potrebno je u obzir uzeti i valovitost struje kako to navodi izvor [84]. Izraz (3-44) vezan je za sinkroni način rada gdje u radu pretvarača bez obzira na režim rada uvijek sudjeluju oba MOSFET-a. Shodno tomu, u asinkronom načinu rada gubici vezani za Q_2 se poništavaju, te na mjesto njih dolaze gubici vođenja diode, što će biti pokazano kasnije.

Drugi dio gubitaka MOSFET-a su sklopni gubici, koji nastaju prilikom tranzijenata uključanja. Sklopni gubici MOSFET-a P_{Q_s} mogu se izračunati prema izrazu [86]:

$$P_{Q_s} = \frac{1}{2} \cdot f_s \cdot I_{bat} \left[\underbrace{U_{im} \cdot (t_{r_{Q1}} + t_{p_{Q1}})}_{Q_1} + \underbrace{U_{D2} \cdot (t_{r_{Q2}} + t_{p_{Q2}})}_{Q_2} \right] \quad (3-45)$$

gdje su: P_{Q_s} – sklopni gubici MOSFET-a, $t_{r_{Q1}}$ – vrijeme porasta napona tranzistora Q_1 , $t_{p_{Q1}}$ – vrijeme pada napona tranzistora Q_1 , U_{D2} – napon vođenja poredne diode tranzistora Q_2 (engl. *Forward voltage*), $t_{r_{Q2}}$ – vrijeme porasta napona tranzistora Q_2 , $t_{p_{Q2}}$ – vrijeme pada napona

tranzistora Q_2 ; prema slici 3.15. Gubici prema (3-45) izraženi su za sinkroni način rada, a ukoliko se žele računati gubici za asinkroni način rada, kao i u slučaju gubitaka vođenja, gubici sklapanja Q_2 se poništavaju.



Slika 3.15. Tipična karakteristika sklapanja i isklapanja MOSFET-a

S druge strane, kod asinkronog načina rada postoje gubici vođenja P_{D_v} poredne diode MOSFET-a Q_2 (za silazni režim rada) izraženi kao:

$$P_{D_v} = U_{D_2} \cdot I_{bat} \cdot \left(1 - \frac{U_{bat}}{U_{im}}\right) \quad (3-46)$$

Vezano za gubitke na diodi, bilo da se radi o sinkronom ili asinkronom načinu rada, postoje i tzv. gubici oporavka diode P_{D_o} [84]. Naime, kod energetske diode, prijelaz iz stanja vođenja u stanje zapiranja nije trenutna, već postoji određeno vrijeme oporavka, a gubici se mogu izraziti kao:

$$P_{D_o} = \frac{1}{2} \cdot U_{im} \cdot \hat{I}_{D_o} \cdot t_{D_o} \cdot f_s \text{ [W]} \quad (3-47)$$

gdje je \hat{I}_{D_o} – vršna vrijednost struje pri trajanju oporavka diode, t_{D_o} – tranzijentno vrijeme trajanja oporavka diode. Gubici oporavka diode nastaju kod oba načina rada, sinkronog i asinkronog. Ukoliko MOSFET ne posjeduje željene karakteristike integrirane poredne diode zbog

previsokih gubitaka, u krug se može dodati vanjska poredna dioda koja ima niže vrijeme oporavka, kao što je to npr. *Schottky* dioda [87].

Naposljetku, valja spomenuti i dodatne gubitke u MOSFET-u koji su vezani za samo upravljanje, a to su gubici nastali zbog mrtvog vremena (engl. *Dead time loss*). Iako se često zanemaruju, ovi gubici u nekim slučajevima mogu imati značajan udio u računanju gubitaka MOSFET-a. Mrtvo vrijeme vezano je za sinkroni način rada, kada dolazi do protutaktnog sklapanja između MOSFET-a jedne grane. Naime, ukoliko se pogleda shema na slici 3.11 može se vidjeti da prilikom vođenja oba MOSFET-a kratkotrajno može doći do kratkog spoja, što je nepoželjno stanje (engl. *Dead Time Violation* ili *DTV*). Stoga, u upravljanje se uvodi mrtvo vrijeme koje je nužno radi izbjegavanja nepoželjnih stanja kruga. Za ovo vrijeme, budući da ne vodi niti jedan MOSFET (već su oba u procesu uklapanja/isklapanja), struju zapravo vodi poredna dioda, a gubici nastali za trajanja mrtvog vremena mogu se izraziti kao:

$$P_{Q_{mv}} = U_{D_2} \cdot I_{bat} \cdot (t_{r_{D_2}} + t_{p_{D_2}}) \cdot f_s \text{ [W]} \quad (3-48)$$

U gubicima MOSFET-a postoji još nekoliko vrsta gubitaka vezanih za parazitske kapacitete, te sam upravljački krug, međutim oni su u ovome slučaju zanemarivi. Detaljni prikaz i elaboracija svih gubitaka vezanih za MOSFET dani su u [88]. Iz danih izraza (3-39) do (3-48) da se uvidjeti da je za bilo kakvo ozbiljnije projektiranje pretvarača (ukoliko se želi postići veća učinkovitost dvosmjernog pretvarača) potrebno provesti analizu gubitaka. Također, važan je izbor načina upravljanja, jer kao što se vidi iz (3-44) do (3-48), asinkroni i sinkroni način rada uzrokuju različite gubitke, a izbor načina upravljanja upravo ovisi o provedenoj analizi gubitaka. Na temelju (3-39) do (3-48) kreiran je model ukupnih gubitaka pretvarača s više grana:

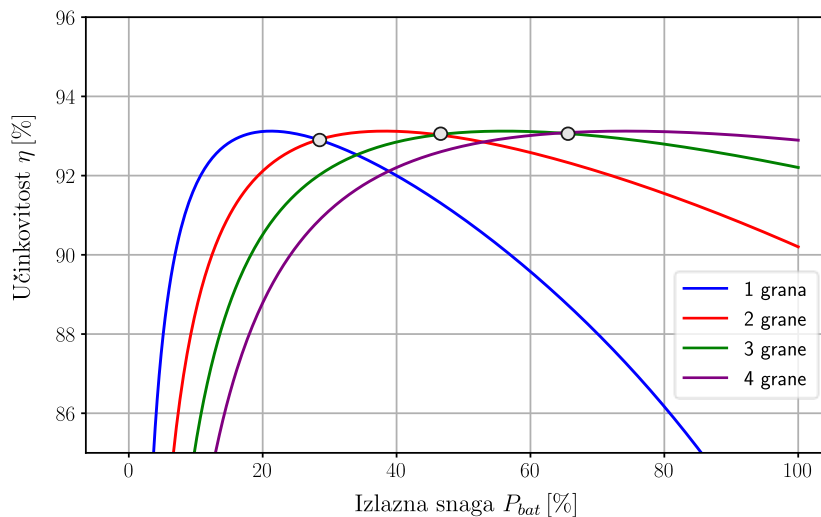
$$P_{g_{uk}} = \underbrace{\overset{0}{P_{L_{Fe}}} + P_{L_{Cu}}}_{Prigušnica} + \underbrace{P_{C_{im}} + P_{C_{bat}}}_{Kondenzatori} + \underbrace{P_{Q_v} + P_{Q_s} + P_{Q_{mv}}}_{MOSFET-i} + \underbrace{P_{D_v} + P_{D_o}}_{Dioda} \quad (3-49)$$

Uzimajući u obzir prije spomenute uvjete gubitaka za sinkroni ili asinkroni način upravljanja, za oba režima rada može se izračunati učinkovitost pretvarača kao:

$$\eta_{\%silazni} = \frac{P_{izlaz}}{P_{ulaz}} \cdot 100 \% = \frac{P_{bat}}{P_{im} + P_{g_{uk}}} \cdot 100 \% \quad (3-50)$$

$$\eta_{\% \text{uzlazni}} = \frac{P_{\text{izlaz}}}{P_{\text{ulaz}}} \cdot 100 \% = \frac{P_{\text{im}}}{P_{\text{bat}} + P_{\text{guk}}} \cdot 100 \%$$

Na slici 3.16 prikazana je krivulja ovisnosti učinkovitosti pretvarača o izlaznoj snazi, kreirana iz modela gubitaka prema (3-49) i (3-50).



Slika 3.16. Učinkovitost pretvarača s više grana u ovisnosti o opterećenju

Rezultati simulacije sa slike 3.16 dobiveni su konkretno za silazni režim i asinkroni način rada, te za slučajeve različitih broja grana (uzimajući u obzir iznos opterećenja), kako bi se usporedo vidio trend učinkovitosti s porastom broja dodatnih grana pretvarača.

Vrijednosti za izradu modela gubitaka uzeti su iz podatkovnih tablica odabranih komponenata prema tablici 3.4. Rezultati simulacije sa slike 3.16 ukazuju da je za manji broj grana učinkovitost povoljnija, dok je kod većih opterećenja (s aspekta učinkovitosti) povoljniji veći broj aktiviranih grana. Iz sjecišta pojedinih susjednih krivulja učinkovitosti, može se doći do točaka pri kojima se aktivnim upravljanjem broja grana mogla povećati učinkovitost, ovisno o opterećenju samog pretvarača. Međutim, kod pretvarača s više grana postavlja se pitanje, po kojemu kriteriju uključivati i isključivati pojedine grane. Jedna od mogućnosti je i korištenje temperature kao varijable po kojoj će se pojedini tranzistori uključivati i isključivati. Da bi se napravio temelj za ovakav način upravljanja, potrebno je napraviti toplinski model pretvarača.

3.6. Matematički toplinski model pretvarača

Gubici se unutar pretvarača manifestiraju u vidu toplinske (termalne) energije, što je pokazano modelom gubitaka u prethodnom potpoglavlju. No, taj model nije uključivao toplinske uvjete sustava i pojam radne temperature. S obzirom na to da je glavni fokus ovog rada na upravljanju temperaturom tranzistora, nužno je detaljno razraditi i toplinski model tranzistora. Osim toga, temperatura igra ključnu ulogu u procjeni radnog vijeka elektroničkih uređaja, što se konkretno odnosi upravo na pretvaračke komponente (tranzistore) ili pak integrirane krugove čijih su tranzistori također sastavni dio [89].

Za modeliranje toplinskog sustava neophodno je analizirati ponašanje tranzistora koristeći toplinski model izražen putem električnih veličina. Iako na prvi pogled jednostavna tema, izučavanje toplinskih modela može biti prilično kompleksno. Analogija između fizičkih varijabli i varijabli električnog modela dana je tablicom 3.8 prema [90].

Tablica 3.8. Analogija između toplinskih i električnih veličina

Toplinski model		Električni model	
<i>Parametar</i>	<i>Jedinica</i>	<i>Parametar</i>	<i>Jedinica</i>
Temperatura T	K	Napon U	V
Protok topline P	W	Struja I	A
Toplinski otpor R_{th}	K/W	Otpor R	V/A ili Ω
Toplinski kapacitet C_{th}	Ws/K	Kapacitet C	As/V ili F

Tranzistori su najosjetljiviji dio pretvarača na visoke temperature. U pretvaračima energetske elektronike, temperatura je ključan čimbenik zbog sljedećih činjenica:

- s porastom temperature spoja dolazi do smanjenja u performansama pretvarača glede njegovih električkih karakteristika kao što su dinamičke karakteristike (sklapanje). Ako temperatura premaši maksimalnu dopuštenu temperaturu spoja, to može rezultirati uništenjem ili trajnom degradacijom komponente [91],
- gubici snage usko su povezani s radnom temperaturom tranzistora. S povećanjem temperature PN spoja, otpor MOSFET-a R_{DS} raste. Stoga, povećanje temperature dodatno uzrokuje povećanje gubitaka [92],

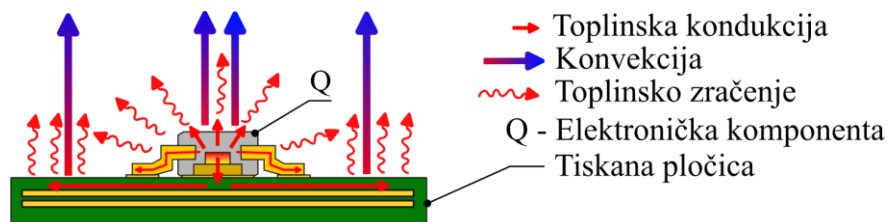
- vijek trajanja elektroničkih komponenti primarno je određen temperaturom tijekom rada. S porastom temperature PN spoja, stopa kvarova se povećava [93],
- vijek trajanja poluvodičkih komponenti može biti znatno smanjen visokim fluktuacijama temperaturama izazvane dinamičkim opterećenjima. Visoke fluktuacije temperatura uzrokuju stres na materijalima unutar pretvaračke komponente, posebice utječući na lemове i veze [94].

Nadalje, dva ista tranzistora ne posjeduju iste dinamičke i statičke karakteristike zbog razlike u proizvodnim procesima. Autor u [88] detaljno izlaže i analizira problem dinamičke i statičke razlike karakteristika paralelno spojenih tranzistorskih jedinica, koje za posljedicu imaju nejednoliko opterećenje tranzistora. Ove nejednakosti između ostaloga mogu uzrokovati različite radne temperature tranzistora za isto opterećenje, što utječe dalje na mehaničke i električke karakteristike tranzistora. Nadzor temperature je s aspekta pouzdanosti i učinkovitosti tranzistora stoga iznimno važan [95].

Da bi se mogli simulirati vremenski zavisni temperaturni profili koji se javljaju u svim radnim stanjima, potrebno je dinamički povezati električni model komponente s opisom njenih toplinskih svojstava. Za upotrebu u simulatoru električnih krugova, poželjan je toplinski opis pomoću električnog analognog modela. Detaljan dinamički i statički toplinski model daje *Infineon* u [94], [100].

U elektroničkim pretvaračkim komponentama toplina se generalno širi preko vođenja (kondukcije), iako u slučaju promatranja sustava kao cjeline s hladnjakom (naročito aktivnim) sudjeluju i prijenos topline strujanjem (konvekcijom) te zračenjem (iradijacijom) [97].

Slika 3.17 ilustrira širenje topline elektroničke komponente zalemljene na tiskanu pločicu. Budući da je kondukcija dominantan prijenos topline u elektroničkim krugovima, postavlja se pitanje na koji način ju opisati.



Slika 3.17. Ilustracija širenja topline elektroničke komponente

Analogija se prijenosa topline pomoću kondukcije u električkome smislu može povući preko prijenosa električne energije preko prijenosnog voda, koji je opisan preko poznate parcijalne diferencijalne jednadžbe iz [98]:

$$\frac{\partial^2 U}{\partial x^2} = C' \cdot L' \cdot \frac{\partial^2 U}{\partial t^2} + (C' \cdot R' + G' \cdot L') \cdot \frac{\partial U}{\partial t} + C' \cdot R' \cdot U \quad (3-51)$$

gdje su: C' – kapacitet po jediničnoj duljini [F/m], L' – induktivitet po jediničnoj duljini [H/m], R' – otpor po jediničnoj duljini [Ω /m], G – poprečna vodljivost po jedinici duljine [S/m]. Ako se prema izrazu (3-51) uzmu u obzir gotovo idealni uvjeti prijenosa $L' = 0$, $G' = 0$; drugim riječima ako se u obzir uzme nepostojanje izravne analogije između induktivnosti u električnom smislu te prijenosa topline u toplinskom modelu ($L' = 0$), uz činjenicu da se promatrani element ne može sam ohladiti ($G' = 0$), tada se ekvivalentna jednadžba idealnog prijenosnog voda može pojednostaviti kao:

$$\frac{\partial^2 U}{\partial x^2} = C' \cdot R' \cdot \frac{\partial U}{\partial t} \quad (3-52)$$

Uzimajući u obzir oblik (3-52), te analogije prema tablici 3.8, kondukcija topline štapne strukture (voda) može opisati preko izraza:

$$\frac{\partial^2 T}{\partial x^2} = C'_{th} \cdot R'_{th} \cdot \frac{\partial T}{\partial t} \quad (3-53)$$

$$R_{th} = \frac{l}{\lambda_{th} \cdot A} \xrightarrow{1/l} R'_{th} = \frac{1}{\lambda_{th} \cdot A}$$

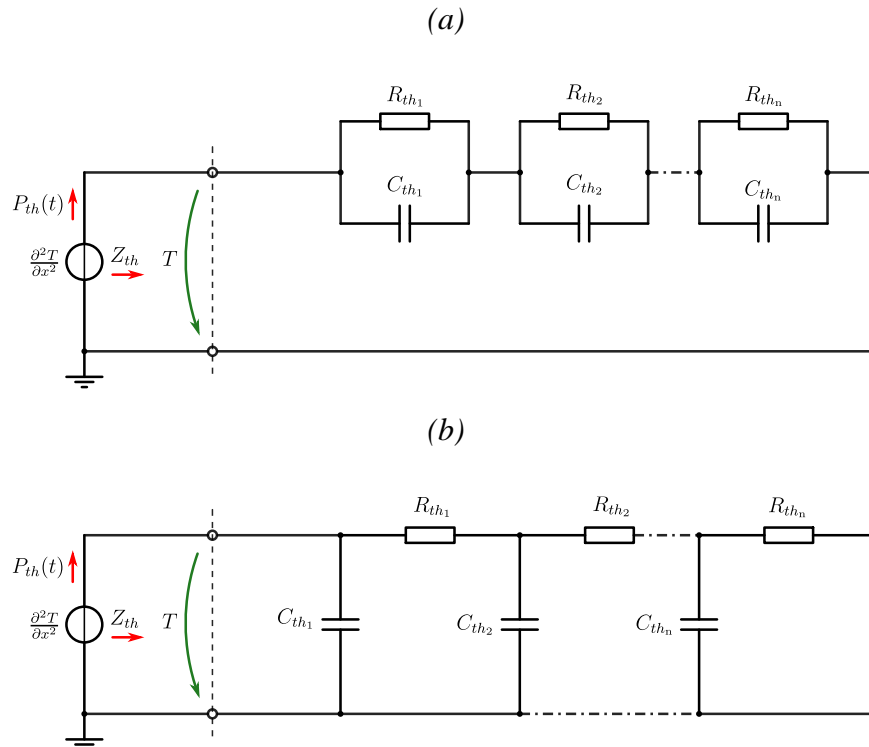
$$C_{th} = c \cdot \rho \cdot l \cdot A \xrightarrow{1/l} C'_{th} = c \cdot \rho \cdot A$$

gdje su: C'_{th} – toplinski kapacitet po jedinici duljine [Ws/Km] i R'_{th} – toplinski otpor po jedinici duljine [K/Wm]. Konačni oblik jednadžbe kondukcije topline u homogenom izotropnom materijalu u jednom smjeru propagacije, može se pisati kao [90]:

$$\frac{\partial^2 T}{\partial x^2} = \frac{c \cdot \rho}{\lambda_{th}} \cdot \frac{\partial T}{\partial t} \quad (3-54)$$

gdje su: T – promatrana temperatura [K], x – smjer propagacije topline, c – specifični toplinski kapacitet materijala [Ws/(K · kg)], ρ – gustoća materijala [kg/m³], λ_{th} – specifična toplinska provodljivost [W/(K · m)], t – promatrano vrijeme prijenosa topline [s].

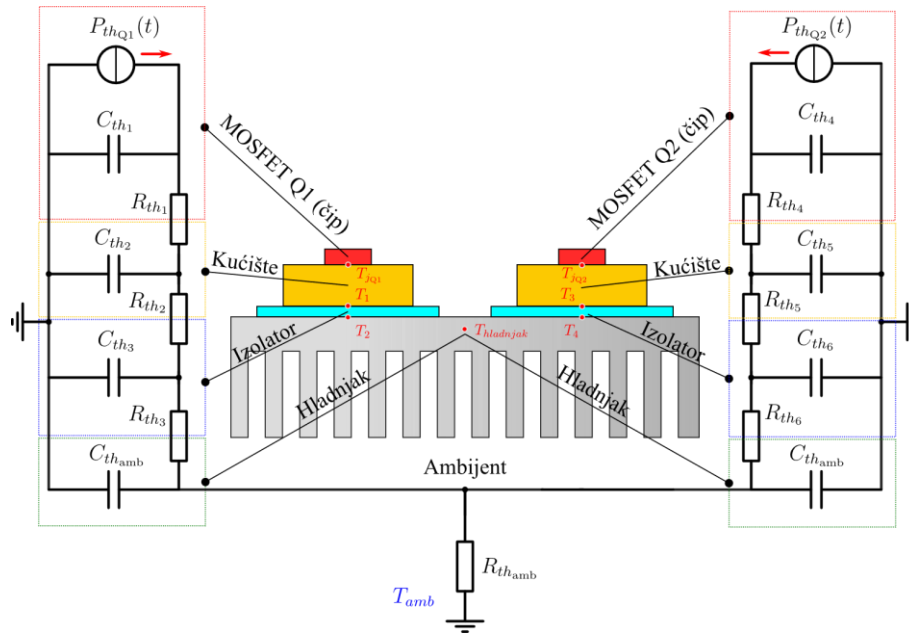
Postoji više načina kako opisati toplinsko ponašanje prema (3-54), a najpoznatiji modeli su *Foster* i *Cauer* toplinski modeli, koji se u osnovi sastoje od toplinskih mreža sačinjenih od otpora i kapaciteta (tzv. *RC* mreža) [99]. Slika 3.18 prikazuje primjer *RC* mreže *Foster* i *Cauer* tipa.



Slika 3.18. Foster (a) i Cauer (b) toplinski model *RC* mreže

Najčešće se toplinska impedancija Z_{th} može izvesti iz tehničkih podataka komponenta ili preko izvršenih mjerenja. Na osnovu toga, izračunavaju se parametri R_{th} i C_{th} za toplinski model. *Foster* model ima ograničenja jer se njime ne može precizno opisati temperature unutarnjih slojeva komponenta, a također, ovaj model ne uzima u obzir vremensku zadržku u promjeni unutarnjih temperatura tranzijentnog odziva nakon skokovite (engl. *Step*) pobude. S druge strane, *Cauer* model je zasnovan na samome izgledu fizičke strukture što ga čini intuitivnijim i točnijim u toplinskoj analizi različitih slojeva promatranog sustava [99].

Konkretno, ukoliko se promatra jedna grana istosmjernog pretvarača, *Cauer* toplinski model može se ilustrirati prema slici 3.19.



Slika 3.19. Ilustracija Cauer modela za jednu granu istosmjernog pretvarača

U toplinskom modelu na slici 3.19 vidljivo je da su korišteni diskretni tranzistori $Q1$ i $Q2$, što podrazumijeva da su toplinski modeli kućišta tranzistora odvojeni, međutim koriste zajednički hladnjak. Također vidljivo je da je između kućišta tranzistora i hladnjaka izolator koji služi za izolaciju kućišta; budući da je kućište tranzistora kratko spojeno sa srednjom nožicom (engl. *Drain*) MOSFET-a. Svaki ovaj sloj podrazumijeva dodatnu RC mrežu, za koju su potrebni konkretni podaci koji se najčešće mogu iščitati iz podatkovnih tablica promatrane komponente, a u nekim slučajevima potrebno ih je eksperimentalnim putem odrediti. Tako npr. za konkretni MOSFET *STM VNP10N07* mogu se iz podatkovnih tablica iščitati dostupni podaci potrebni za toplinsko modeliranje.

Potrebni podaci u vidu snimke zaslona originalnih digitaliziranih tabličnih podataka tranzistora nalaze se na slici 3.20, a bojom je označeno ono važno. Analizirajući familije krivulja na slici 3.20, budući da je poznata sklopna frekvencija pretvarača $f_s = 40$ kHz ($\delta = 0,5$), moguće je izračunati toplinsku impedanciju između čipa i kućišta tranzistora kao $Z_{th} = K \cdot R_{thj-c} = 0,5 \cdot 2,5 = 1,25 \Omega$.

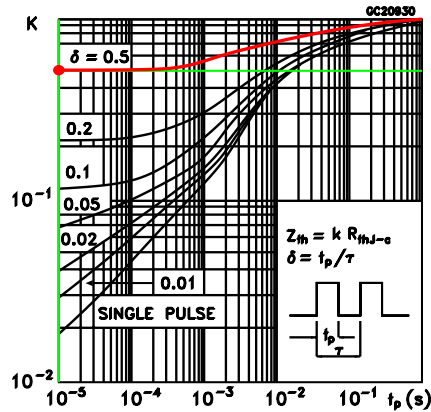
Ovaj rezultat bit će kasnije korišten u toplinskom modeliranju u *Typhoon HIL* programskom paketu, koji ujedno omogućava implementaciju podataka oba modela (*Foster* i *Cauer*), kao i konverziju iz jednoga u drugi ukoliko je to potrebno.

Važno je napomenuti da neki od proizvođača poluvodičkih komponenata na svojim stranicama daju i gotove SPICE (engl. *Simulation Program with Integrated Circuit Emphasis*) toplinske

modele svojih tranzistora koji uvelike olakšavaju toplinsko modeliranje i što je najvažnije povećavaju točnost i pouzdanost svojih toplinskih modela [100].

THERMAL DATA

R _{thj-case}	Thermal Resistance Junction-case	Max	2.5	°C/W
R _{thj-amb}	Thermal Resistance Junction-ambient	Max	62.5	°C/W



Slika 3.20. Podatkovne tablice odabranog tranzistora za određivanje parametara modela toplinskog sustava

3.7. Utjecaj broja grana na parametre valovitosti struja i napona pretvarača

U dosadašnjem djelu rada, predstavljeni su električni i toplinski modeli uz radne gubitke pretvarača s dvije grane. Time je proces matematičkog modeliranja energetskog dijela pretvarača završen. Međutim, prije prelaska na predstavljanje upravljačkog dijela pretvarača, potrebno je pojasniti utjecaj broja grana na najvažnije parametre samoga pretvarača, o čemu do sada nije bilo riječi. U provedenim analizama pretvarača s dvije grane i oba režima rada, mogu se primijetiti određene prednosti spram uobičajenih topologija silaznog i uzlaznog pretvarača, ili drugim riječima, spram korištenja jedne grane pretvarača.

Da bi se promotrio utjecaj odabira broja grana na parametre pretvarača, valja na početku promotriti u kakvom su međusobnom odnosu grane pretvarača s obzirom na upravljanje. Već je prije spomenuto da su kod pretvarača s dvije grane upravljački signali međusobno pomaknuti za $\phi_2 = 180^\circ$ el. Ovakav fazni pomak se može nazvati i optimalnim, a razlog njegovog korištenja može se pojasniti iz pogleda Fourierove analize struje baterije.

Neka se valovitost struje baterije I_{bat} pretvarača s N grana izrazi kao suma valovitosti struja svih prigušnica:

$$\Delta i_{bat} = \sum_{k=1}^N \Delta i_{L_k}. \quad (3-55)$$

gdje je Δi_{L_k} – valovitost struje promatrane prigušnice. Ukoliko se na (3-55) primijeni (3-7), harmonici reda do $N - 1$ se poništavaju prema [101]:

$$\begin{cases} \Delta i_{in}^{h_1} = \sum_{k=1}^N A_{1k} e^{j(\varphi_{1k} + \phi_k)} = 0 \\ \Delta i_{in}^{h_2} = \sum_{k=1}^N A_{2k} e^{j(\varphi_{2k} + 2\phi_k)} = 0 \\ \dots \\ \Delta i_{in}^{h_{N-1}} = \sum_{k=1}^N A_{(N-1)k} e^{j(\varphi_{(N-1)k} + (N-1)\phi_k)} = 0 \end{cases} \quad (3-56)$$

gdje je $\Delta i_{in}^{h_{N-1}}$ – harmonik valovitosti struje reda $(N - 1)$. Upravo iz (3-56) proizlazi da je uvjet najniže valovitosti struje baterije pretvarača s N grana pri optimalnom faznom pomaku danom u (3-7). Tablica 3.9 prikazuje optimalni pomak upravljačkih signala između susjednih grana pretvarača za nekoliko različitih slučajeva.

Tablica 3.9. Optimalni fazni pomak upravljačkih signala za nekoliko primjera pretvarača s više grana

Promatrani broj grana k	1	2	3	4
Optimalni pomak ϕ_k	0°	180°	120°	90°

3.7.1. Analiza parametara pretvarača u uzlaznom režimu rada

Umetanje grana u topologiju uzlaznog pretvarača utječe na ulaznu struju na kojoj se nalazi prigušnica. Dva parametra važno je promotriti u uzlaznome režimu rada: valovitost struje baterije (ulazne struje) Δi_{bat} , te valovitost napona kondenzatora istosmjernog međukruga (izlaznog napona) Δu_{im} .

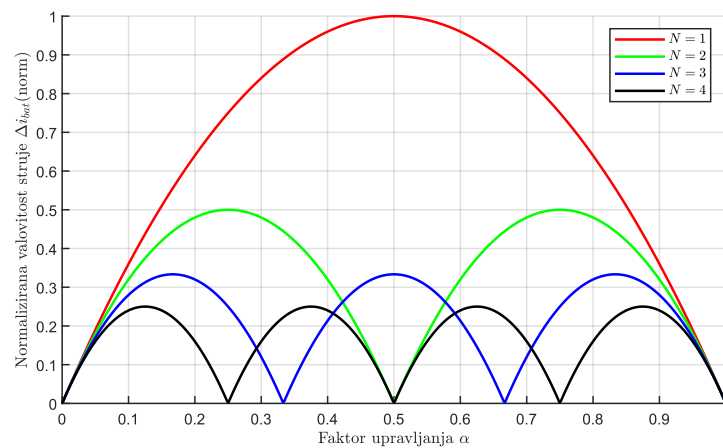
Valovitost struje baterije pretvarača s više grana u uzlaznome režimu rada dana je izrazom (3-24). Izraz (3-24) može se prilagoditi na sljedeći način:

$$\Delta i_{bat} = U_{im} \frac{\left(\alpha - \frac{k-1}{N}\right)(k - N\alpha)}{f_s L} ; \frac{k-1}{N} \leq \alpha < \frac{k}{N} \quad (3-57)$$

Valovitost struje moguće je normalizirati prema maksimalnoj valovitosti koja je dana izrazom (3-25), te se time može pisati konačno:

$$\Delta i_{bat}(norm.) = \frac{\Delta I_{bat}}{\Delta I_{bat}(maks.)} = \frac{\Delta I_{bat}}{\frac{U_{im}}{4f_s L}} \quad (3-58)$$

Iz (3-58) moguće je kreirati dijagram ovisnosti promijene broja grana o faktoru upravljanja na normaliziranu valovitost struje baterije, slika 3.21.



Slika 3.21. Ovisnost valovitosti struje baterije o faktoru upravljanja i broju grana istosmjernog pretvarača

Na slici 3.21 vidljivo je kako je najveća valovitost struje pri korištenju jedne grane pretvarača za faktor upravljanja $\alpha = 0,5$. S druge strane (za isti faktor upravljanja kao u prethodnome slučaju), kod dvije grane pretvarača ($N = 2$), valovitost struje jednaka je nuli; $\Delta i_{bat} = 0$. Primjetno je i da je za $N = 4$ kod istog faktora upravljanja, valovitost struje jednaka nuli. Da se zaključiti da očito postoje područja optimalnog izbora broja grana prema kriteriju valovitosti struje. Stoga, kod dizajniranja pretvarača, za zadani ulazni i izlazni napon koji definiraju faktor upravljanja α , moguće je odrediti optimalan broj grana prema ovom kriteriju. Minimalizacija valovitosti struje utjecat će i na smanjenje reaktivnih komponenata, naročito kondenzatora, čiji se kapacitet za određene faktore upravljanja mogu značajno umanjiti kako navodi izvor [102].

Također, na slici 3.21 vidljiv je utjecaj funkcije k prema izrazu (3-10) iz matematičkog modela gdje se i grafički može vidjeti broj funkcija (tj. „brjegova“) za zadani broj grana. U uzlaznome režimu rada, osim valovitosti struje baterije, postoji i zahtjev za određenom valovitosti napona kondenzatora istosmjernog međukruga C_{im} . Valovitost napona kondenzatora C_{im} ovisi o faktoru upravljanja i njegovim funkcijama k . Valovitost se napona kondenzatora istosmjernog međukruga pri uzlaznom načinu rada pretvarača može pisati kao [51]:

$$\Delta u_{im} = \begin{cases} \frac{i_{im}}{C_{im} \cdot f_s} \frac{\left(\alpha - \frac{k-1}{N}\right) \left(\alpha - \frac{k}{N}\right)}{(\alpha - 1)} \Rightarrow \alpha \left(\frac{k-1}{N} \leq \alpha < \frac{N-1}{N}\right) \text{ za } N \geq 1 \\ \frac{i_{im}}{C_{im} \cdot f_s} \left(\alpha - \frac{N-1}{N}\right) \Rightarrow \alpha \left(\frac{N-1}{N} \leq \alpha \leq 1\right) \text{ za } N \geq 2 \end{cases} \quad (3-59)$$

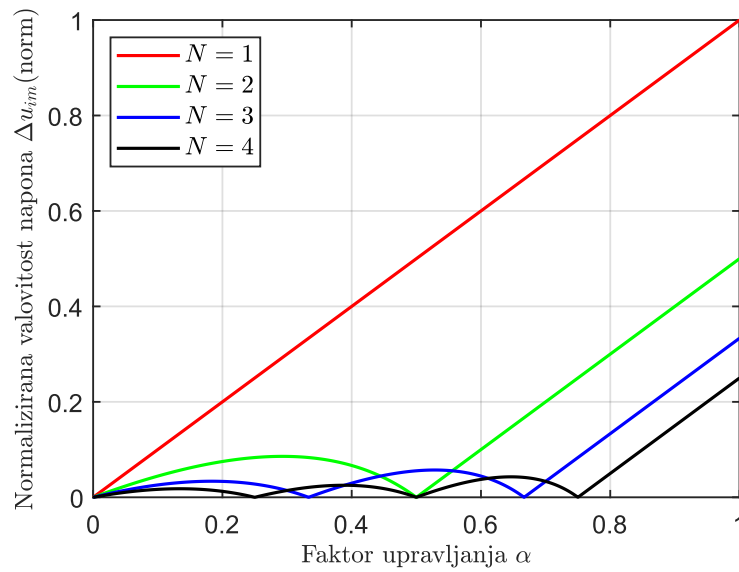
gdje je $k = 1, 2, \dots, (N - 1)$ funkcija faktora upravljanja α (za pretvarač s dvije grane $k = 1, 2$). Postoji značajna razlika u valovitosti napona kondenzatora C_{im} prema (3-59) za različite faktore upravljanja. Naime, u prvoj funkciji $k = 1$ odnosno $\alpha(0 < \alpha < 0,5)$, struja prema kondenzatoru i trošilu je kontinuirana (interval D, slika 3.5d). Ovo će uzrokovati povoljniji slučaj sa stajališta valovitosti napona kondenzatora. S druge strane, za $k = 2$ odnosno $\alpha(0,5 < \alpha < 1)$, trošilo prazni kondenzator C_{im} bez kontinuirane struje (interval A, slika 3.5a). Za posljedicu, u ovoj funkciji faktora upravljanja, valovitost napona na kondenzatoru C_{im} će biti povećana.

Kako bi ovo bilo jasnije, prema (3-59) napravljen je matematički model koji daje familiju krivulja za različit broj grana pretvarača, gdje je pokazana ovisnost valovitosti napona kondenzatora C_{im} u odnosu na faktor upravljanja α , slika 3.22.

Valovitost napona na slici 3.22 normalizirana je prema maksimalnoj valovitosti napona:

$$\Delta u_{im}(norm.) = \frac{\Delta u_{im}}{\frac{I_{im}}{C_o f_s}}$$

Valovitost napona istosmjernog međukruga usko je povezana s gubicima u kondenzatoru te znatno utječe na harmonijski spektar izlaznog napona i struje. Struje viših harmonika, uključujući sklopnu frekvenciju, apsorbiraju se kroz kondenzator, uzrokujući valovitost napona u istosmjernom međukrugu. Istraživanja su potvrdila da valovitost napona direktno utječe na dimenzioniranje kondenzatora istosmjernog međukruga, što za sobom povlači i utjecaj na ukupnu efikasnost i pouzdanost sustava pretvarača [103].



Slika 3.22. Familija krivulja ovisnosti valovitosti napona kondenzatora C_{im} o faktoru upravljanja za pretvarač s više grana

3.7.2. Analiza parametara pretvarača u silaznom režimu rada

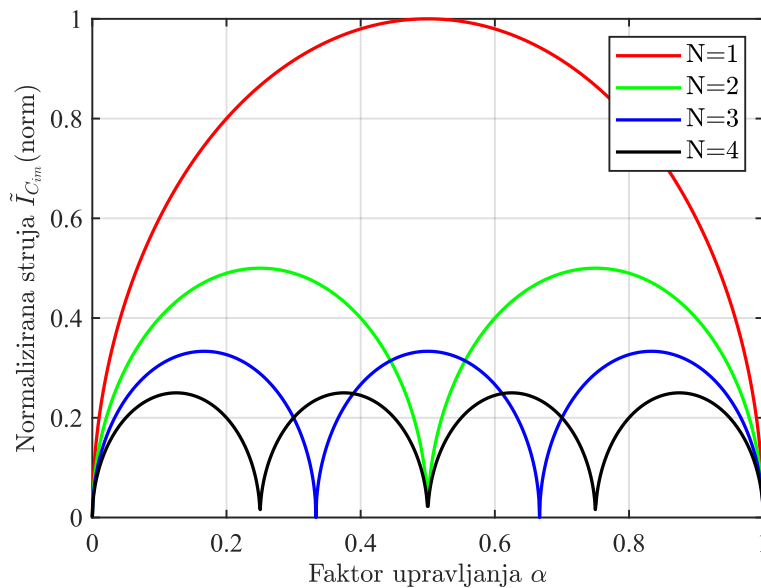
Utjecaj broja grana na parametre pretvarača u silaznome režimu rada, moguće je promatrati sa stajališta ulazne i izlazne struje, tj. struje istosmjernog međukruga i struje baterije. Iz slika 3.9 i 3.10 vidljivo je da ulazna struja teče samo u slučaju direktnog prijenosa energije iz istosmjernog međukruga u bateriju. Stoga, informacija o valovitosti struje istosmjernog međukruga je važna. Kako je pokazano u poglavlju 3.4 odabira komponenata pretvarača, pri izboru kondenzatora istosmjernog međukruga C_{im} , informacija o maksimalnoj valovitosti struje istosmjernog međukruga $I_{im}(maks.)$ bila je od suštinskog značaja za pravilan odabir kondenzatora. Upravo ovaj kondenzator diktira valovitost struje istosmjernog međukruga u silaznom režimu rada pretvarača (uzimajući uz obzir da je struja naponskog izvora E_{im} skroz glatka). Efektivna vrijednost izmjenične komponente struje kondenzatora $\tilde{I}_{C_{im}}$, u silaznome režimu rada za jednu granu računa se prema izrazu:

$$\tilde{I}_{C_{im}} = \sqrt{\frac{U_{bat}}{U_{im}(min.)} \left\{ I_{bat}^2 \left(1 - \frac{U_{bat}}{U_{im}(min.)} \right) + \frac{1}{12} \Delta I_L^2 \right\}} \quad [A] \quad (3-60)$$

Ukoliko se izraz (3-60) normalizira te se u obzir uzme broj grana, normalizirana efektivna vrijednost izmjenične komponente kondenzatora poprima oblik [104]:

$$\tilde{I}_{C_{im}}(norm.) = \sqrt{\left(\alpha - \frac{m}{N}\right)\left(\frac{1+m}{N} - \alpha\right)} \quad (3-61)$$

gdje je $m = [N \cdot D]$, v. (3-31). Koristeći (3-61) može se napraviti familija krivulja ovisnosti izmjenične komponente normalizirane efektivne struje kondenzatora C_{im} o faktoru upravljanja te broju aktivnih grana, slika 3.23.



Slika 3.23. Familija krivulja ovisnosti izmjenične komponente struje istosmjernog međukruga o faktoru upravljanja i broju aktivnih grana u silaznom režimu rada pretvarača

Sa slike 3.23 uočava se trend smanjenja valovitosti ulazne struje povećanjem broja grana, koji je ovisan o faktoru upravljanja. Za jednu granu, najveća valovitost je pri faktoru upravljanja $\alpha = 0,5$ te iznosi $\tilde{I}_{C_{im}}(norm.) = 50\%$. Iako je vidljivo da za određene faktore upravljanja (npr. za $N \geq 2$) familije krivulja dodiruju nulu, kondenzator istosmjernog međukruga nije moguće izbaciti iz dizajna zbog realnih uvjeta rada; prirodne fluktuacije faktora upravljanja, raznih tranzijenata, itd., [104]. Naposljetku, da se zaključiti da će za istu zadanu valovitost napona kondenzatora C_{im} , veći broj grana iziskivati niži kapacitet, čime će se smanjivati i dimenzije realnog pretvarača, a time i njegova cijena.

S druge strane, na kondenzator na baterijskoj strani vezane su prigušnice svih grana, a punjenje i pražnjenje kondenzatora ovisi o aktivnosti pojedine grane. Ukoliko se promotre valni oblici silaznog režima rada pretvarača (slika 3.9), da se uvidjeti da je valovitost struje baterije niža u odnosu na valovitost struje pojedinih grana pretvarača. Izmjenična komponenta struje baterije

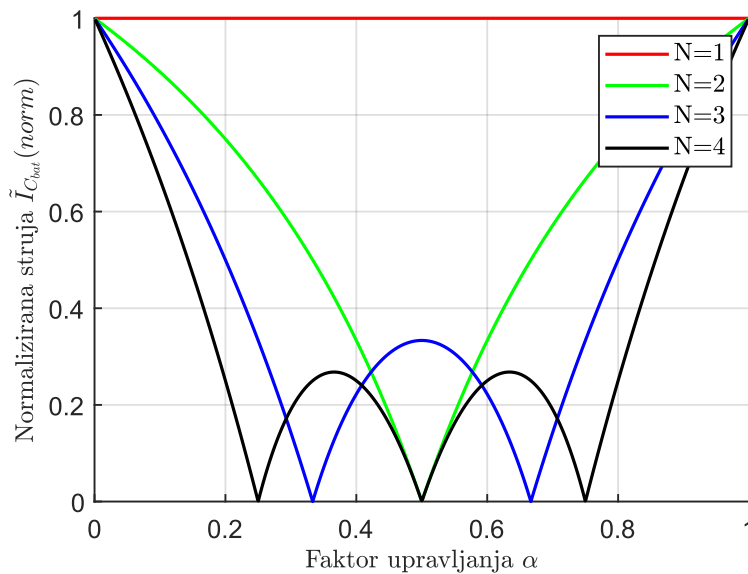
apsorbirana je u potpunosti preko kondenzatora C_{bat} , čija efektivna vrijednost za slučaj jedne grane iznosi [105]:

$$\tilde{I}_{C_{bat}} = \frac{1}{\sqrt{12}} \cdot \frac{U_{bat}(U_{im}(maks.) - U_{bat})}{L \cdot f_s \cdot U_{im}(maks.)} \text{ [A]} \quad (3-62)$$

Normaliziranjem (3-62) te uzimanjem u obzir $N \geq 2$, efektivna vrijednost izmjenične komponente struje baterije (tj. struje kondenzatora) $\tilde{I}_{C_{bat}}(norm.)$ može se pisati na sljedeći način:

$$\tilde{I}_{C_{bat}}(norm.) = \frac{N}{\alpha(1-\alpha)} \left(\alpha - \frac{m}{N} \right) \left(\frac{1+m}{N} - \alpha \right) \quad (3-63)$$

Preko izraza (3-63) moguće je kreirati familiju krivulja normalizirane izmjenične komponente struje baterije u ovisnosti o faktoru upravljanja i broju aktivnih grana. Sa slike 3.24 moguće je zaključiti da kao i kod izmjenične komponente struje istosmjernog međukruga $\tilde{I}_{C_{im}}$ u silaznome režimu rada pretvarača, postoje kombinacije iz kojih je valovitost moguće svesti na nulu.



Slika 3.24. Familija krivulja normalizirane izmjenične komponente struje baterije za silazni režim rada u ovisnosti o odabranom faktoru upravljanja i broju grana

Iako parazitski efekti, šum i tranzijenti nemaju toliki utjecaj na valovitost struje kao u slučaju kondenzatora istosmjernog međukruga C_{bat} , u praksi je izbacivanja kondenzatora baterije C_{bat} gotovo nemoguće [104]. Naime, baterija ima promjenjiv napon koji ovisi o razini napunjenosti, čime se faktor upravljanja konstantno mijenja, uz dodatan problem kompenzacije gubitaka preko

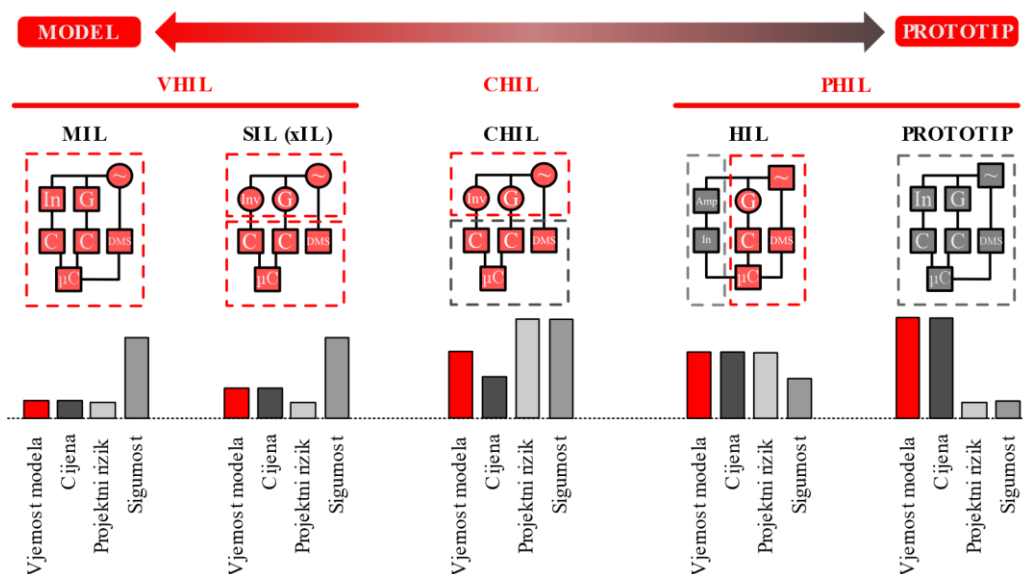
povećanja faktora upravljanja. Štoviše, zbog primjene algoritma promijene broja grana (što će kasnije biti pojašnjeno), baterijski kondenzator C_{bat} potrebno je dimenzionirati za najgori mogući slučaj, što je pri korištenju jedne grane pretvarača zapravo najveća moguća valovitost (slika 3.24, $N = 1$).

Ovime je modeliranje energetskog dijela završeno, čime se može prijeći na upravljački sustav pretvarača, što je upravo i tema idućeg poglavlja.

4

Simulacijski model pretvarača

Nakon temeljite analize i modeliranja dvosmjernog pretvarača istosmjerne struje s više grana, sljedeći korak obuhvaća razvoj upravljanja za njegov simulacijski model. U kontekstu suvremenih aplikacija, tehnike brzog razvoja upravljačkih sustava zajedno s uređajima za testiranje u stvarnom vremenu (engl. *Hardware In the Loop* ili *HIL*) postaju sve važniji faktor za efikasno modeliranje, simulaciju i validaciju upravljačkih strategija pretvarača [106]. Ovi alati omogućavaju detaljnu simulaciju i testiranje upravljačkih algoritama u sigurnom i kontroliranom okruženju, prije njihove stvarne implementacije u sustav. Takav pristup znatno smanjuje troškove i ubrzava razvojni ciklus pretvarača. U cilju vizualnog prikazivanja različitih metodologija razvoja energetskih pretvarača, autori u [106] predstavljaju klasifikaciju razvojnih metodologija, ilustriranu na slici 4.1.



Slika 4.1. Metodologije razvoja upravljanja energetskih pretvarača

Prema slici 4.1, strategije razvoja pretvarača variraju od simulacijske metodologije do izrade fizičkog prototipa. Virtualno okruženje (engl. *Virtual HIL* ili *VHIL*) vezano je za modeliranje

kompletnog pretvarača u virtualnom okruženju. U kontekstu simulacijskih praksi, ovaj pristup općenito ne zahtjeva izvršavanje simulacije u stvarnom vremenu. Postoje dvije ključne metodologije koje se primjenjuju: MIL (engl. *Model In the Loop*) ili SIL (engl. *Software In the Loop*). Metodologija MIL omogućuje detaljno testiranje algoritama kontrola putem simulacija koje se oslanjaju na matematičke modele. Primjer korištenja MIL metodologije je Simulink, gdje se kako energetska tako i upravljački dijelovi pretvarača razvijaju unutar jednog integriranog programskog okruženja. Nasuprot tome, SIL metodologijom odvaja se model energetske dijela od upravljačkog dijela pretvarača, što omogućava direktnu integraciju i verifikaciju stvarnog programskog kôda. Primjer SIL metodologije također može biti Simulink gdje bi se stvarni upravljački kôd (npr. u C programskom jeziku), primijenio na prethodno razvijeni simulacijski model energetske pretvarača.

Značajan napredak predstavlja CHIL (engl. *Control Hardware In the Loop*) metodologija razvoja, koja omogućava testiranje upravljačkih algoritama pretvarača na stvarnom hardveru (npr. DSP – engl. *Digital Signal Processor*). Testiranje fizičkog upravljačkog dijela pretvarača zahtjeva da se simulacija energetske dijela pretvarača izvršava u stvarnom vremenu, što podrazumijeva korištenje ne samo adekvatnog simulacijskog okruženja, već i specijaliziranog hardvera kao što je npr. *Typhoon HIL 402* sustav. CHIL metodologija razvoja služi kao most između simulacijskog okruženja i fizičkog svijeta, pružajući uvid u stvarno ponašanje upravljačkog dijela pretvarača.

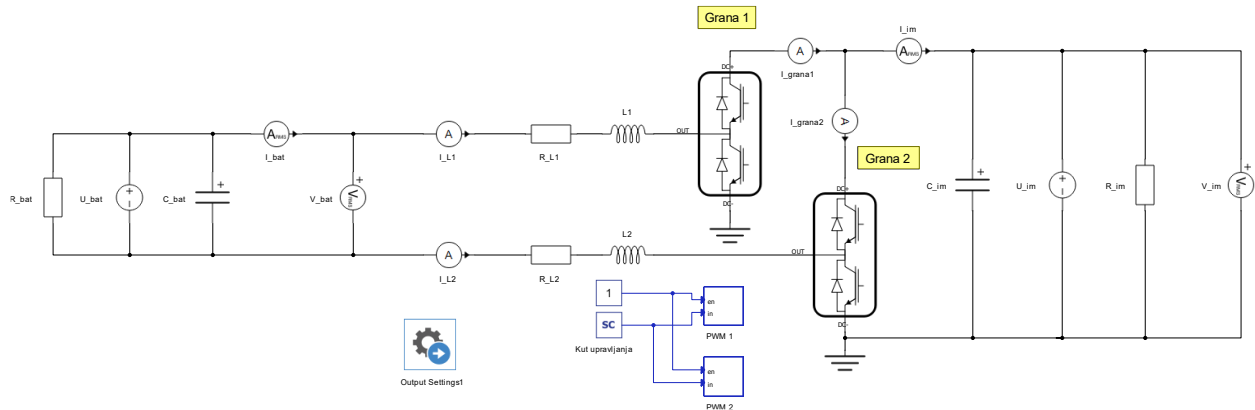
Naposljetku, PHIL (engl. *Power Hardware in The Loop*) predstavlja najnapredniju i tehnički najzahtjevniju metodologiju, koja uključuje testiranje sa stvarnim veličinama napona i struja. PHIL metodologija se može provoditi korištenjem dva pristupa: emulacijom stvarnih uvjeta rada kroz pojačalo snage koje emulira napone i struje pretvaračkog sustava, ili korištenjem fizičkog prototipa gdje su kako upravljački tako i energetska dijelovi pretvarača sastavljeni od stvarnih komponenata.

U istraživanjima doktorskog rada, korištene su MIL, CHIL i PHIL metodologije, čije su ključne prednosti i nedostaci ilustrirani na slici 4.1. Stoga, krenuvši od MIL metodologije, razvijen je simulacijski model pretvarača u otvorenoj petlji.

4.1. Simulacijski model pretvarača u otvorenoj petlji

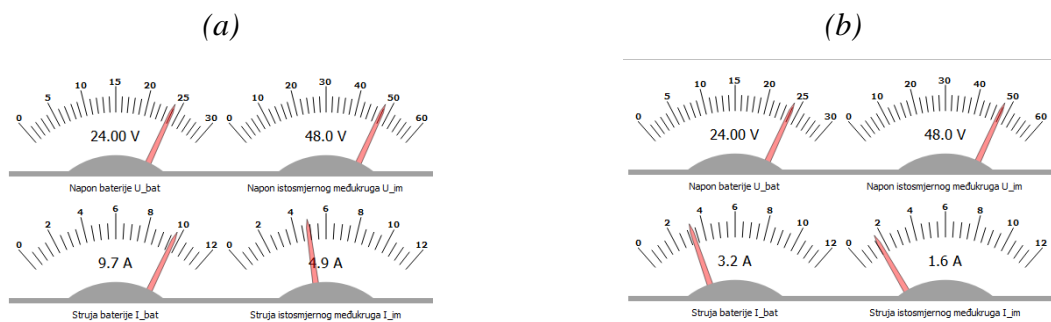
Simulacijski model razvijen je kako bi se validirali odabrani parametri istosmjernog pretvarača s dvije grane, te analiziralo ponašanje pojedinih elemenata kruga. Na temelju parametara sustava navedenih u tablicama 3.2 do 3.4, model je testiran koristeći MIL metodologiju unutar softverskog

paketa *Typhoon HIL*. Slika 4.2 prikazuje osnovni simulacijski model istosmjernog pretvarača s dvije grane u otvorenoj petlji.



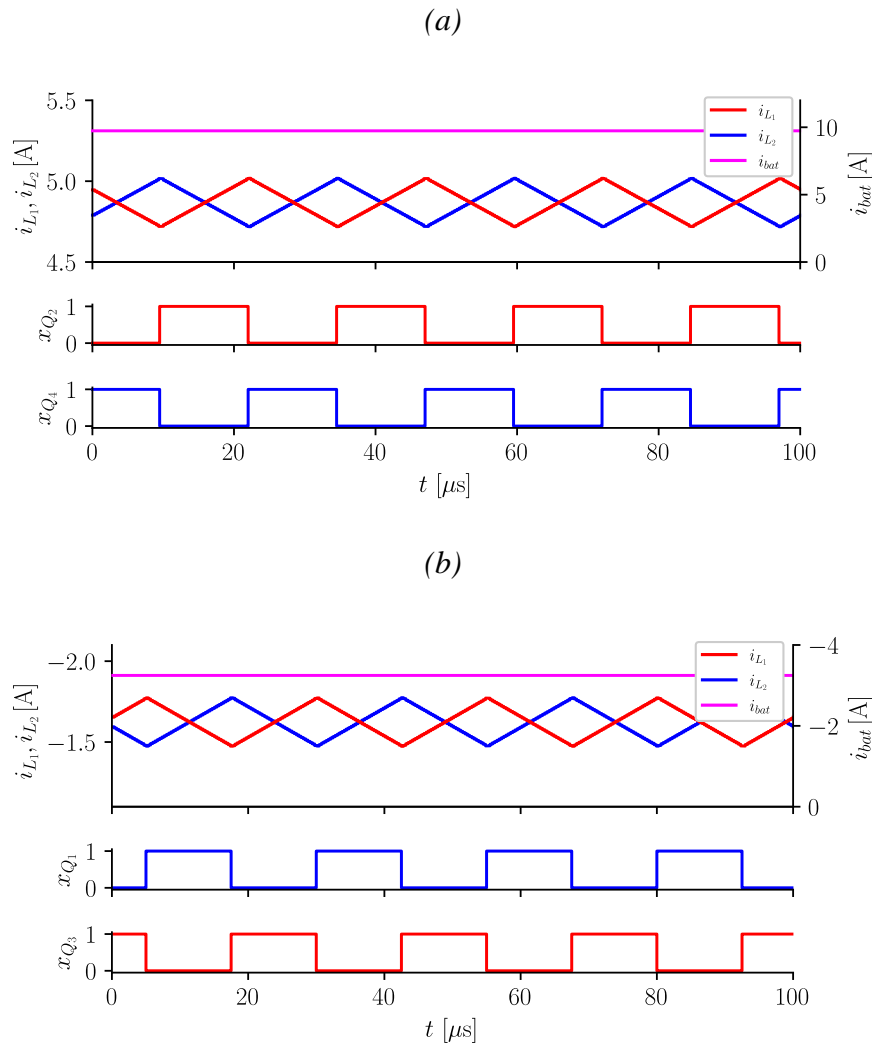
Slika 4.2. Simulacijski model istosmjernog pretvarača s dvije grane u otvorenoj petlji

Simulacijski model prikazan na slici 4.2 obuhvaća sve ključne elemente energetskog dijela istosmjernog pretvarača. Za upravljanje se koristi interni pulsno-širinski modulator s fiksnom frekvencijom sklapanja $f_s = 40$ kHz, te faktorom upravljanja $\alpha = 0,5$. Fazni pomak upravljačkih signala između grana je $\phi_2 = 180^\circ$. Kreirani simulacijski model implementiran je u *Typhoon HIL SCADA* okruženje, a prikaz virtualnih mjernih instrumenata nakon pokretanja simulacije može se vidjeti na slici 4.3.



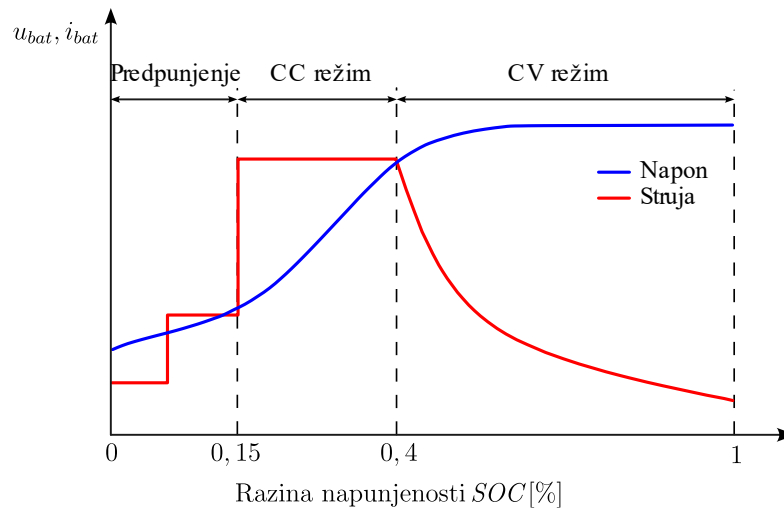
Slika 4.3. Prikaz mjernih instrumenata u *Typhoon HIL SCADA* okruženju za uzlazni (a) i silazni (b) način rada pretvarača u otvorenoj petlji

Iz prijenosnog omjera izlaznih i ulaznih napona prikazanih na slici 4.3 može se vidjeti da faktor upravljanja za oba režima rada iznosi $\alpha = 0,5$. Međutim, preko ove slike nije moguće odrediti smjer toka energije. Stoga, dodatno su snimljeni valni oblici struja induktiviteta i_{L1} , i_{L2} i i_{bat} , kao i pripadni upravljački signali tranzistora $x_{Q1} - x_{Q4}$ za svaki od režima rada, slika 4.4.



Slika 4.4. Valni oblici struja induktiviteta i upravljačkih signala tranzistora istosmjernog pretvarača u otvorenoj petlji, dobiveni simulacijom za uzlazni (a) i silazni (b) režim rada

Slika 4.4 demonstrira jednu od prednosti korištenja pretvarača s više grana, gdje je dizajn prilagođen tako da se minimizira valovitost struje baterije odabirom broja grana i faktora upravljanja. Naime, u idealnom slučaju, ako je zadan napon istosmjernog međukruga $U_{im} = 48 \text{ V}$, i odabran napon baterije $U_{bat} = 24 \text{ V}$, ostvaruje se faktor upravljanja $\alpha = 0,5$. Zbog protufaznih struja induktiviteta i_{L_1} i i_{L_2} , postiže se idealno glatka struja baterije i_{bat} . Međutim, napon baterijske ćelije (time i baterijskog paketa) varira ovisno o stanju napunjenosti (engl. *State Of Charge* ili *SOC*) koji se izražava kao postotak $SOC(0\% < SOC < 100\%)$ [107]. Ova promjenjivost je ilustrirana na tipičnoj karakteristici punjenja LIB, prikazanoj na slici 4.5. Stvarne karakteristike punjenja ćelije *Panasonic NCR18650B* i baterijskog paketa *7S3P* sastavljenog od ovih ćelija, dokumentirane su uz pomoć *Junsi iCharger 4010 DUO* punjača/praznjača [108], i nalaze se u prilogu A1. Također, fotografija korištenog baterijskog paketa dana je u prilogu A1.

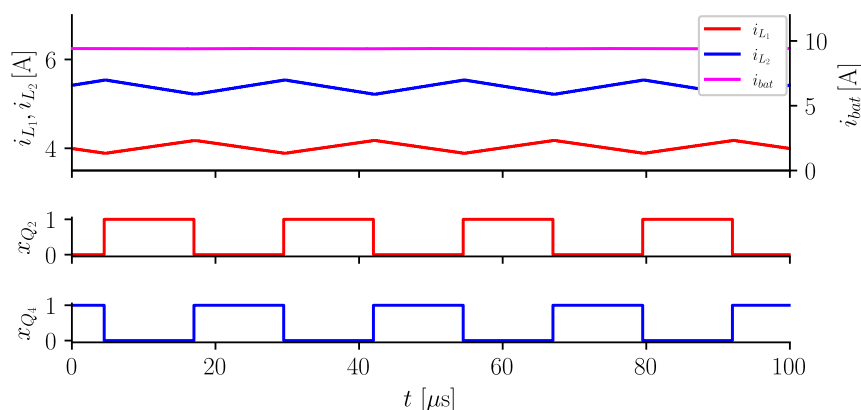


Slika 4.5. Tipična karakteristika punjenja litij-ionske baterije s naznačenim segmentima punjenja

Na slici 4.5 vidljivi su tri glavna segmenta punjenja baterije: predpunjenje, režim konstantne struje (engl. *Constant Current* ili *CC*) i režim konstantnog napona (engl. *Constant Voltage* ili *CV*). U slučaju ispražnjene baterije, neophodno je koristiti predpunjenje, tj. znatno niže struje punjenja od nazivne kako bi se izbjegla udarna struja i potencijalno oštećenje unutarnje kemijske strukture baterije [109].

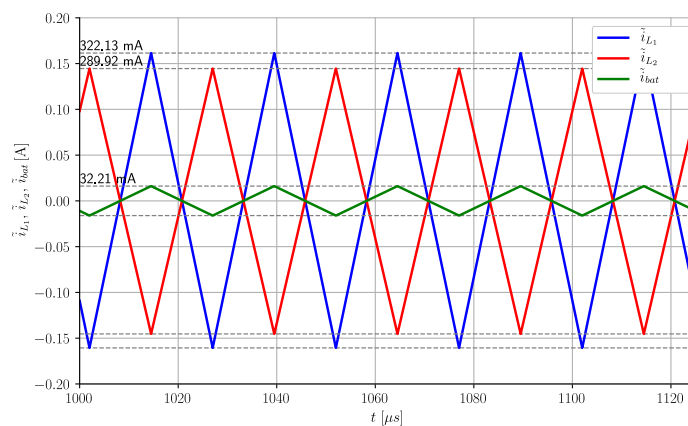
Režim konstantne struje koristi se dok napon baterije ne dostigne predodređenu vrijednost blizu njenog maksimuma. U ovoj fazi, struja može biti stepeničasta, ali je uobičajeno da ostane konstantna. Nakon toga, prelazi se na režim konstantnog napona, gdje se napon održava na maksimalnoj vrijednosti, a struja se postupno smanjuje do nekoliko posto početne vrijednosti, ovisno o algoritmu punjenja. Ova dinamika punjenja zahtjeva kontinuiranu prilagodbu faktora upravljanja α , što implicira da rad pretvarača u otvorenoj petlji nije moguć bez regulacije. Dodatno, potreba za regulacijom proizlazi i zbog kompenzacije radnih gubitaka, ilustriranih na slici 3.11, koji variraju ovisno o opterećenju.

Važno je napomenuti da svaka grana pretvarača zahtjeva zasebnu regulaciju struje, dijelom zbog neidealnosti karakteristika elektroničkih komponenata. Prema proizvođaču odabrane prigušnice [72], tolerancija induktivnosti iznosi 15 %, a njezina ekvivalentna otpornost može doseći do $R_L = 200 \text{ m}\Omega$. Ove tolerancije mogu rezultirati neujednačenim opterećenjem po granama, što utječe i na toplinske karakteristike svake grane, a time i na učinkovitost cijelog pretvarača. Slika 4.6 prikazuje rezultate simulacije u uzlaznom režimu rada, uzimajući u obzir razlike u parametrima induktiviteta po granama.



Slika 4.6. Rezultati simulacije za uzlazni režim rada u otvorenoj petlji za različite parametre induktiviteta ($L_1 = 900 \mu\text{H}$, $R_{L1} = 150 \text{ m}\Omega$, $L_2 = 1000 \mu\text{H}$, $R_{L2} = 200 \text{ m}\Omega$)

Slika 4.7 prikazuje izmjenične komponente struja pretvarača \tilde{i}_{L1} , \tilde{i}_{L2} , \tilde{i}_{bat} za induktivitete prethodnog slučaja $L_1 = 900 \mu\text{H}$ i $L_2 = 1000 \mu\text{H}$. Unatoč optimalnom faznom pomaku upravljačkih signala od $\phi_2 = 180^\circ$, vidljivo je da svaka grana pretvarača pokazuje različitu razinu valovitosti struje. Ova razlika u valovitosti dovodi do povećanja valovitosti ukupne struje baterije. Kontrast između ove situacije i one prikazane na slici 4.4 ilustrira kako protufazno upravljanje u ovom slučaju ne uspijeva potpuno eliminirati izmjeničnu komponentu struje baterije, što ukazuje na ograničenja takvog pristupa u praktičnim primjenama.



Slika 4.7. Izmjenične komponente struja pretvarača \tilde{i}_{L1} , \tilde{i}_{L2} , \tilde{i}_{bat} , za induktivitete $L_1 = 900 \mu\text{H}$ i $L_2 = 1000 \mu\text{H}$

Stoga, zbog svih gore navedenih razloga, krivulje prikazane na slikama 3.21, 3.23, i 3.24, koje ilustriraju ovisnost valovitosti struje o broju grana i faktoru upravljanja, uvijek će pokazivati prisutnost određene valovitosti struje, čak i ako je ona minimalna. Za pretvarače s više grana, $N \geq 3$, postoje digitalne tehnike za minimiziranje utjecaja nejednakih parametara energetskih

prigušnica, kao što je npr. tehnika odabira optimalnog redoslijeda uključivanja grana na temelju kriterija snimanja valovitosti struje pojedinih prigušnica, kako je prikazano u radu [110]. Ove neujednačenosti povlače za sobom i povećanje kapaciteta filtera kondenzatora pretvarača C_{im} i C_{bat} .

U praktičnom dizajnu, tolerancija kritičnih komponenata pretvarača predstavlja važan faktor koji utječe na kvalitetu pretvorbe i konačnu učinkovitost pretvarača [111]. Osim energetske komponente, i upravljački sustav pretvarača može uvesti dodatne gubitke ako nije dobro projektiran i optimiziran. Problemi kao što su različita trajanja upravljačkih signala pulsno-širinske modulacije među granama i neidealni pomaci upravljačkih signala mogu smanjiti učinkovitost pretvarača. Preciznost i brzi odziv upravljačkog kruga su stoga ključni, a važnost odabira odgovarajućeg regulacijskog kruga potvrđena je i u radu [112], gdje su autori usporedili kvalitetu regulacije istosmjernog pretvarača s više grana koristeći različite strukture regulacijskih krugova. U sljedećem potpoglavlju detaljnije se razmatra struktura i razlozi izbora konkretnog regulacijskog kruga.

4.1.1. Analiza stabilnosti sustava u otvorenoj petlji

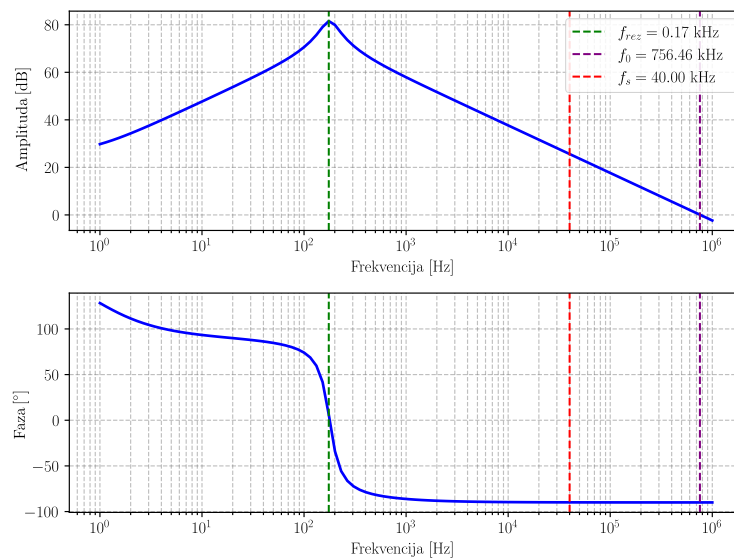
Jedan od ključnih koraka u analizi stabilnosti je razumijevanje kako pretvarač reagira na različite ulazne signale. Za to je potrebno formulirati prijenosne funkcije za relevantne varijable sustava. U kontekstu dvosmjernog istosmjernog pretvarača, te varijable uključuju struje kroz induktivitete (prigušnice) te napone istosmjernog međukruga i baterije. Analitička izvedba prijenosne funkcije za jednu granu u otvorenoj petlji može se izvesti primjenom Laplaceove transformacije na izraz iz jednadžbe (3-38). Ako se struja kroz induktivitet \hat{i}_{L_1} izrazi kao funkcija perturbacije upravljačkog signala \hat{d} , dobiva se sljedeća prijenosna funkcija:

$$G_{id} = \frac{\hat{i}_{L_1}}{\hat{d}} = \frac{\left(s + \frac{1}{C_{im} \cdot R_{im}}\right) \cdot \left(s + \frac{1}{C_{bat} \cdot R_{bat}}\right) \cdot \frac{U_{im}}{L_1}}{\left(s + \frac{R_{DS} + R_{L_1}}{L_1}\right) \cdot \left(s + \frac{1}{C_{im} \cdot R_{im}}\right) \cdot \left(s + \frac{1}{C_{bat} \cdot R_{bat}}\right)} \dots$$

$$\dots \frac{-\frac{\alpha \cdot I_{L_1}}{C_{im} \cdot L_1} \cdot \left(s + \frac{1}{C_{bat} \cdot R_{bat}}\right)}{\alpha^2 \cdot \left(s + \frac{1}{C_{bat} \cdot R_{bat}}\right) + \frac{1}{L_1 \cdot C_{im}} + \frac{1}{L_1 \cdot C_{bat}} \left(s + \frac{1}{C_{im} \cdot R_{im}}\right)}$$
(4-1)

Ukoliko se parametri pretvarača, definirani u tablicama 3.2 do 3.4, uvrste u prijenosnu funkciju jednadžbe (4–1), moguće je kreirati Bodeov dijagram koji je prikazan na slici 4.8. Interpretacija Bodeovog dijagrama predstavlja standardni alat u ocjeni stabilnosti sustava i koristi se u početnoj fazi razvoja PI regulatora [113]. Bodeov dijagram omogućava vizualizaciju utjecaja frekvencijskih karakteristika procesa na stabilnost i učinkovitost sustava.

Analizom amplitudnog i faznog odziva prijenosne funkcije kroz spektar frekvencija moguće je identificirati potencijalne slabosti u stabilnosti sustava. Ovo znanje omogućava prilagodbu PI regulatora kako bi se postigle optimalne performanse. Osim toga, evaluacija margina stabilnosti i robusnosti sustava ključna je u dizajniranju upravljačkog sustava koji mora biti otporan na promjene u dinamici procesa i različite vrste poremećaja.



Slika 4.8. Bodeov dijagram prijenosne funkcije jedne grane realnog modela pretvarača u otvorenoj petlji, prikazan u ravnotežnom stanju bez toka energije

Izračun struje prema jednadžbi (3-37) s nazivnim podacima pretvarača rezultira s $i_{L_1} = 0$. Ovo sugerira da je sustav s idealnim nazivnim podacima u ravnoteži i da nema poremećaja u trenutno razmatranom slučaju. Bodeov dijagram prikazan na slici 4.8 ukazuje na to da sustav ne pokazuje očite znakove nestabilnosti ili drugih problema unutar svog tipičnog operativnog raspona. S rezonantnom frekvencijom $f_{rez} = 0,17$ kHz, značajno nižom od sklopne frekvencije $f_s = 40$ kHz, sustav pokazuje stabilno ponašanje na nižim frekvencijama. Visoka amplituda pri rezonantnoj frekvenciji ipak zahtjeva oprez u dizajnu kako bi se izbjegle prekomjerne pojačanja ili oscilacije.

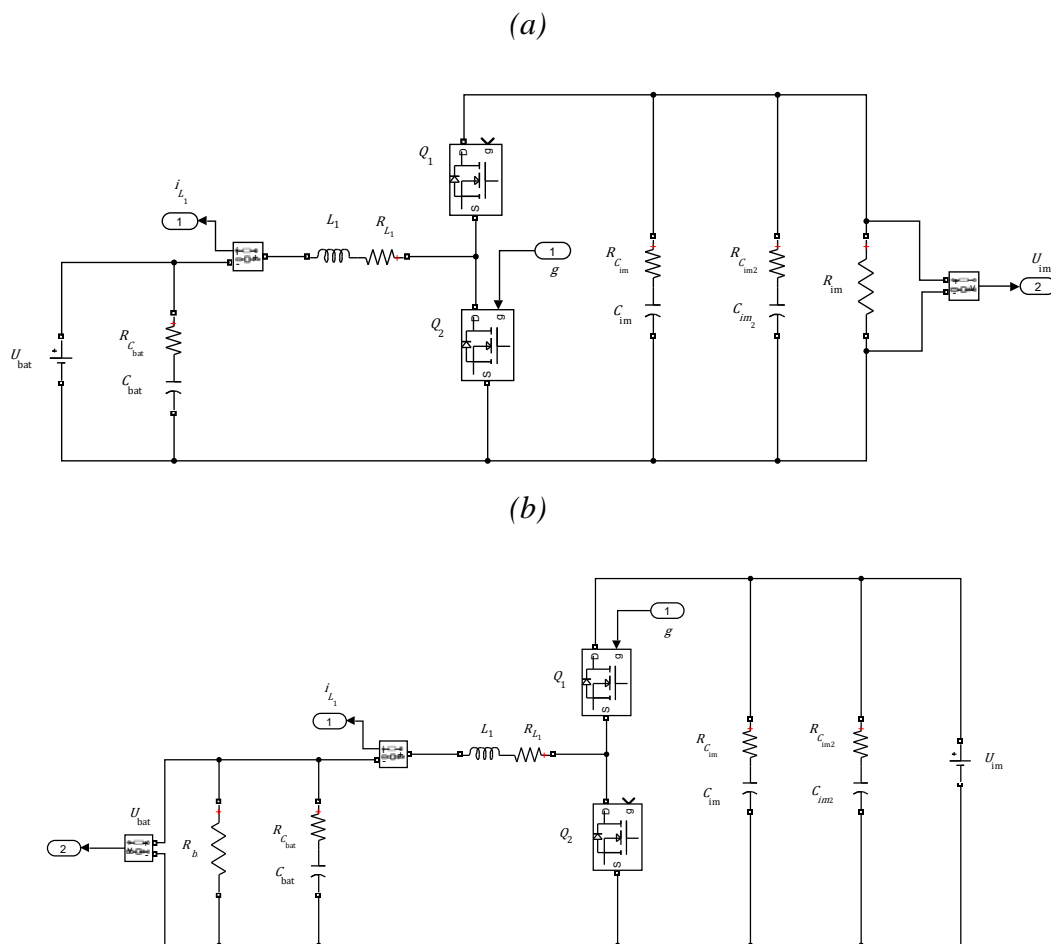
Fazni odziv pokazuje očekivani porast faznog kašnjenja na višim frekvencijama, što je karakteristično za linearni vremenski nepromjenjivi (engl. *Linear Time Invariant ili LTI*) sustav. Sustav se iznad frekvencije 10 kHz stabilizira na -90° , što ukazuje na pozitivnu marginu stabilnosti sustava u otvorenoj petlji, s obzirom na to da faza pri pojačanju većem ili jednakom 0 dB ne prelazi -180° . Ovo, zajedno s činjenicom da f_0 leži daleko iznad sklopne frekvencije, ukazuje na inherentnu stabilnost sustava. Nadalje, visoka pojačanja koja ipak nisu problematična, sugeriraju prisutnost visokih udjela kapacitivnih filtara, tj. impliciraju da je induktivni dio sustava znatno niži od kapacitivnog; $L_1 = 1000 \mu\text{H}$, $C_{bat} = 6800 \mu\text{F}$, $C_{im} = 1000 \mu\text{F}$ (tablica 3.6).

Na temelju prijenosne funkcije (4–1) i Bodeovog dijagrama sa slike 4.8, dana je analiza stabilnosti za primjer struje kroz induktivitet, proces koji je složen i vremenski zahtjevan. Za bržu i jednostavniju analizu stabilnosti sustava te razvoj regulacijskih krugova, moguće je koristiti i numeričke alate kao što je MATLAB Simulink. Korištenje aplikacije *Linearization Manager* u Simulinku omogućava linearizaciju modela pretvarača i provođenje detaljne analize stabilnosti [114]. Glavne prednosti ovog pristupa uključuju značajnu uštedu vremena, pojednostavljenje parametrizacije sustava i proširene mogućnosti analize u odnosu na analitički pristup. Također, upotrebom ovog alata, moguće je potvrditi valjanost prijenosne funkcije dobivene analitičkim putem, kako je navedeno u jednadžbi (4–1).

U tu svrhu kreirane su polazne ekvivalentne sheme jedne grane pretvarača za oba režima rada u Simulink-u koje su prikazane na slici 4.9. Simulacijski modeli izrađeni su na temelju nadograđene sheme pretvarača s radnim gubicima (slika 3.11), s fokusom na jednu granu pretvarača. Modeliranje izvora i trošila energetskog dijela pretvarača uvažava dvije važne razlike, ovisno o odabranom režimu rada. U slučaju uzlaznog režima rada pretvarača (slika 4.9a), baterija je modelirana kao idealni naponski izvor E_{bat} , dok je trošilo modelirano preko zadanog otpora R_{im} , koji ujedno definira i struju pražnjenja baterije. Za slučaj silaznog režima rada pretvarača, (slika 4.9b), baterija je modelirana kao pasivni otpor R_{bat} (koji ujedno definira i trenutnu struju punjenja), dok je istosmjerni međukrug modeliran kao idealni naponski izvor E_{im} .

Primjenom Simulink alata Control Systems, model je lineariziran, nakon čega je izvršena analiza stabilnosti za struju induktiviteta, napon baterije, te napon istosmjernog međukruga, primjenom perturbacije sinusnog signala u upravljački signal, unutar frekvencijskog opsega od 10 Hz do 500 kHz. Rezultati ovih simulacija dostupni su u prilogu A2.

Dodatno, unutar MATLAB-a, koristeći funkciju 'tfest', moguće je estimirati prijenosne funkcije na temelju provedene analize stabilnosti iz simulacijskog modela prikazanog na slici 4.9.



Slika 4.9. Simulink sheme za silazni (a) i uzlazni (b) režima rada jedne grane pretvarača

Za uzlazni režim rada, prikazan na slici 4.9a, prijenosne funkcije za struju induktiviteta G_{id} , te napon istosmjernog međukruga G_{ud} , dobivene su sljedećim izrazima:

$$G_{id} = \frac{4,279 \cdot 10^4 s + 1,783 \cdot 10^7}{s^2 + 592,6s + 5,976 \cdot 10^5} \quad (4-2)$$

$$G_{ud} = \frac{-1,582 \cdot 10^4 s + 3,924 \cdot 10^7}{s^2 + 609,4s + 6,047 \cdot 10^5}$$

Za silazni režim rada, kako je prikazano na slici 4.9b, prijenosne funkcije za struju induktiviteta G_{id} , te napon baterije G_{ud} , poprimaju oblik:

$$G_{id} = \frac{4,759 \cdot 10^4 s + 4,754 \cdot 10^5}{s^2 + 714s + 1,536 \cdot 10^5} \quad (4-3)$$

$$G_{ud} = \frac{1133s + 6,984 \cdot 10^6}{s^2 + 713,8s + 1,536 \cdot 10^5}$$

Linearizirane prijenosne funkcije G_{id} i G_{ud} izvedene prema jednadžbama (4-2) i (4-3) koristit će se za određivanje parametara PI regulatora putem Simulink-a. Sljedeći korak u razvoju upravljanja obuhvaća implementaciju povratne veze upravljačkog kruga pretvarača.

4.2. Regulacija pretvarača u dvostrukoj petlji

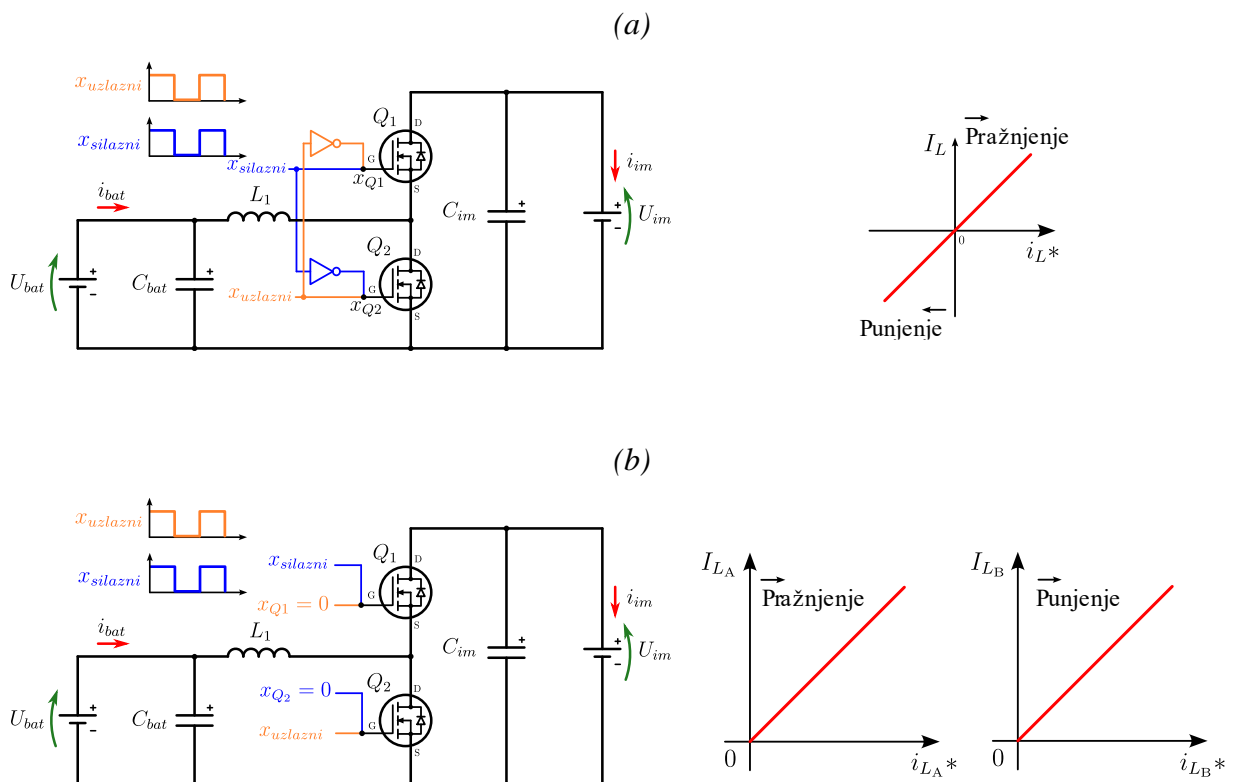
Prije implementacije povratne veze upravljačkog kruga simulacijskog modela, neophodno je odabrati odgovarajuću regulacijsku arhitekturu kruga. Općenito, regulacija pretvarača može biti klasificirana kao analogna ili digitalna [115]. Analogni regulatori pružaju brzu reakciju, jednostavnost implementacije i niže troškove, no podložniji su šumu i vanjskim smetnjama. Nasuprot tome, digitalni regulatori nude veću fleksibilnost, jednostavnost ažuriranja i sposobnost provođenja kompleksnih kontrolnih algoritama, ali s druge strane, skuplji su i karakterizira ih niža propusnost zbog kašnjenja u analognim-digitalnim pretvornicima i obradi podataka.

U ovom radu fokus je stavljen na digitalnu regulaciju, koja se dalje dijeli na nelinearne i linearne pristupe [116]. Linearni regulatori, kao što su PID kontroleri, koriste linearne matematičke modele i tehnike za analizu i dizajn sustava upravljanja. Iako su obično jednostavniji za implementaciju, mogu biti nedovoljni za složene ili promjenjive uvjete rada. S druge strane, nelinearni regulatori koriste složenije tehnike kao što su kontrola kliznog režima (engl. *Sliding Mode Control* ili *SMC*), neizrazita logika (engl. *Fuzzy Logic Control* ili *FLC*) ili neuronske mreže (engl. *Neural Networks* ili *NN*), pružajući bolje performanse u sustavima s inherentnim nelinearnostima, ali zahtjevaju složeniji dizajn i implementaciju. Zaključno, linearni regulatori su obično jednostavniji za implementaciju ali nude manju fleksibilnost, dok nelinearni regulatori pružaju veću preciznost i robusnost u složenim operativnim uvjetima, ali uz povećanu složenost i više troškove implementacije [117]. Za potrebe ovog rada, odabrana je linearna PI regulacija koja zadovoljava kriterije digitalnih resursa sustava *Typhoon HIL 402*. Uz usporedivu preciznost i kvalitetu regulacije s kontrolom kliznog režima unutar radne točke, linearni PI regulator mogu pružiti zadovoljavajuće rezultate s prednostima robusnije i jednostavnije implementacije u digitalni sustav, što potvrđuju i autori u [118].

Dvosmjerni pretvarač može raditi u tri različita režima: punjenje baterije (silazni režim), pražnjenje baterije (uzlazni režim), i stanje pripravnosti (engl. *Idle*). Odabir režima rada ovisi o

nadređenom sustavu (slika 1.4), a u razvijenom simulacijskom modelu režim rada bit će odabiran ručno – preklopkom. Prethodno spomenuti sinkroni i asinkroni način rada utječu na učinkovitost pretvarača te na izbor upravljačke strategije. Prema navodima autora [119], postoje dvije osnovne strategije regulacije: unificirani i odvojeni regulator. Sinkroni i asinkroni načini rada imaju jasnu korelaciju s odabirom tipa regulatora. Ta veza je detaljno ilustrirana na slici 4.10, koja prikazuje specifične pristupe upravljanju tranzistorima za svaku od odabranih strategija regulacije.

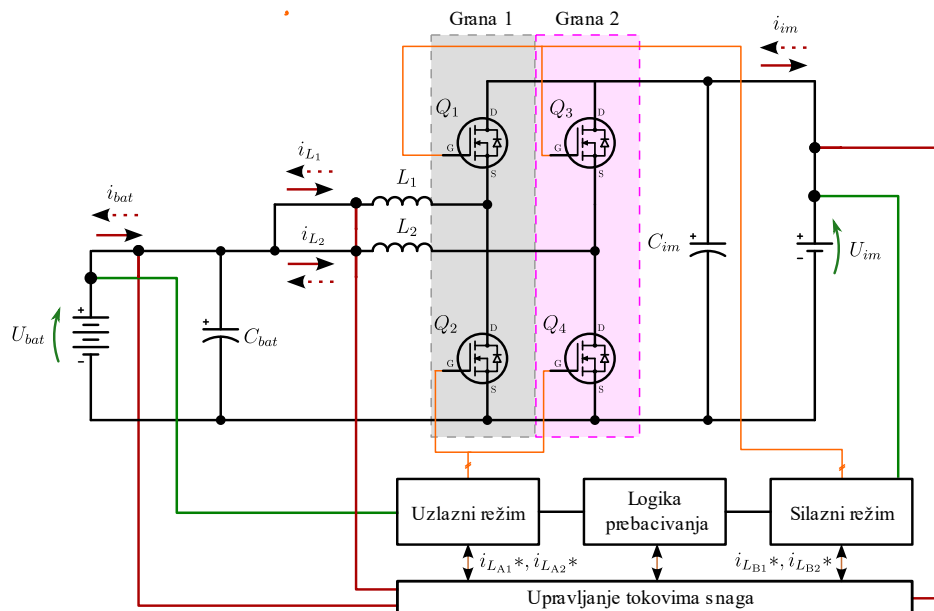
Na slici 4.10a prikazan je unificirani regulator koji se koristi za sinkrono upravljanje pretvaračem. U ovom slučaju, smjer toka energije određen je srednjim vrijednostima struja induktiviteta, gdje jedan režim rada karakterizira struja referentnog, a drugi režim suprotnog iznosa. Ovo omogućuje implementaciju dizajna pretvarača s jednim regulatorom, zajedničkim za oba režima rada [120]. S druge strane, asinkroni način rada zahtjeva logički sklop za odabir režima rada, gdje svaki režim rada posjeduje svoj zaseban regulacijski, odnosno upravljački krug, kako je prikazano na slici 4.10b, [121].



Slika 4.10. Unificirani (a) i odvojeni (b) regulator za oba režima rada pretvarača

Konačna realizacija pretvarača odabrana je s asinkronim načinom upravljanja i odvojenim regulacijskim krugovima, primarno zbog mogućnosti preciznog podešavanja regulacijskih

krugova za svaki pojedini režim rada, ali i iz praktičnih razloga kako bi se izbjegle komplikacije povezane s mrtvim vremenom tranzistora i ostalim tehničkim izazovima koje donosi sinkroni regulator. Načelna blokovska shema odvojenog regulacijskog kruga implementira na pretvarač prikazana je na slici 4.11.

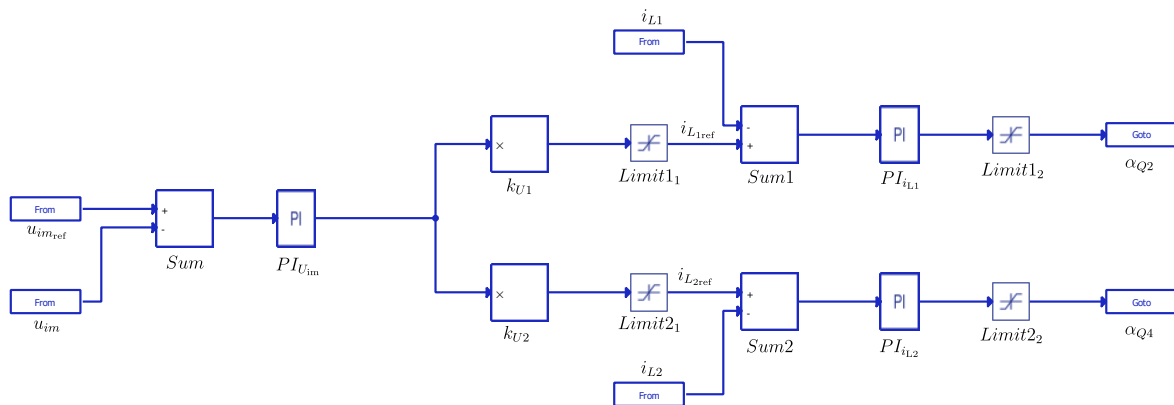


Slika 4.11. Blokovski prikaz implementacije odvojenog regulacijskog kruga na pretvarač s dvije grane

Na slici 4.11 prikazani su aktivirani MOSFET-i za različite režime rada pretvarača s dvije grane: u silaznom režimu rada aktivirani su donji Q_2 i Q_4 , a za uzlazni režim rada gornji Q_1 i Q_3 MOSFET-i. Nadređeni sustav upravljanja tokovima snaga, i preko logičkog sklopa određuje prebacivanje između režima rada pretvarača. Vidljiva su četiri strujna senzora na slici 4.11, namijenjena za mjerenje struja pojedinih grana pretvarača i_{L1} , i_{L2} , struje baterije i_{bat} , te struje istosmjernog međukruga i_{im} . Implementirana su i dva naponska senzora; jedan za mjerenje napona baterije u_{bat} , a drugi za mjerenje napona istosmjernog međukruga u_{im} . Za uzlazni režim rada ključne su informacije o strujama pojedinih grana i naponu istosmjernog međukruga, dok je u silaznom režimu rada bitno poznavanje struja pojedinih grana i napona baterije. Informacije o strujama i_{bat} i i_{im} bit će ključne u kasnijoj implementaciji dodatnih algoritama upravljanja.

Kao što je prethodno navedeno, za pretvarač prikazan na slici 4.11 koristit će se regulacijska tehnika temeljena na PI regulatoru. Ovaj tip regulatora omogućuje kontrolu struje, napona i, posljedično, snage. Naponska regulacija je adekvatna za sustave bez značajnih promjena opterećenja, odnosno sustave s minimalnom fluktuacijom struja, što je demonstrirano, na primjer, u [122] na uzlaznom istosmjernom pretvaraču s četiri grane.

Međutim, za precizniju regulaciju struje, posebice u pretvaračima s više grana, industrijski standard predstavlja regulacija u dvostrukoj petlji (engl. *Dual Loop Control*) predstavljena u [123]. Regulacijski krug u dvostrukoj petlji ilustriran je na slici 4.12.



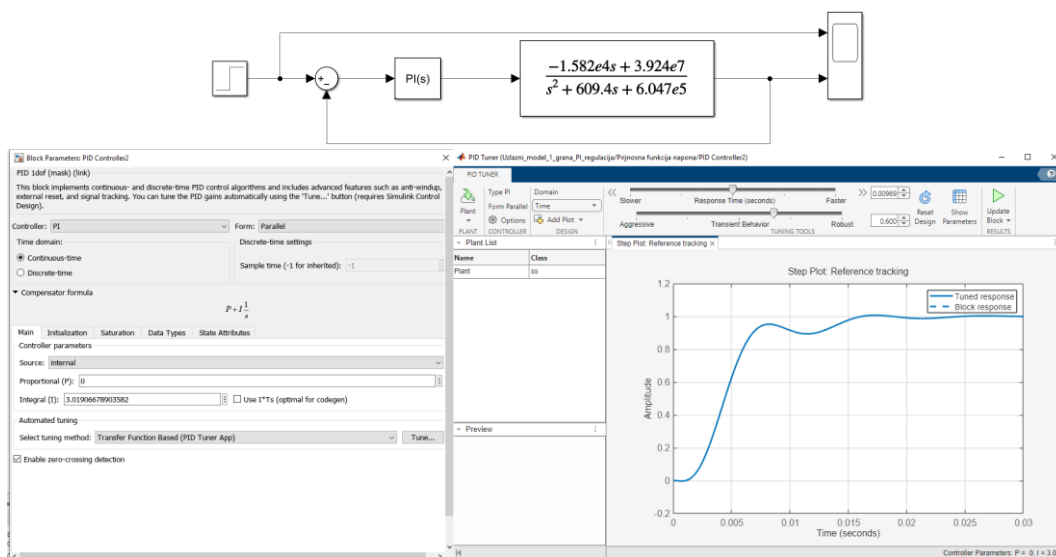
Slika 4.12. Regulacijski krug pretvarača s dvije grane u dvostrukoj petlji za uzlazni režim rada

Regulacijska arhitektura kruga pretvarača, ilustrirana na slici 4.12, implementira jednake regulacijske komponente za oba režima rada, s nekoliko ključnih razlika. U vanjskoj petlji, regulacija napona održava stabilnost napona baterije U_{bat} ili napona istosmjernog međukruga U_{im} , ovisno o odabranom režimu rada. Za uzlazni režim rada, referentni napon istosmjernog međukruga je fiksiran na $U_{im_ref} = 48 \text{ V}$, dok se u silaznom režimu koristi promjenjivi referentni napon baterijskog paketa u rasponu od 18,9 V do 29,4 V, označen kao U_{bat_ref} . Ova razlika zahtjeva implementaciju dodatnog CC – CV, koji regulira napon prema karakteristici punjenja baterije, automatski prelazeći iz režima konstantne struje (CC) u režim konstantnog napona (CV) kada stupanj napunjenosti baterije dostigne $SOC = 71 \%$, prilagođavajući struju prema potrebi.

U unutarnjoj petlji, strujni regulacijski krug regulira struje pojedinih grana pretvarača i_{L1} i i_{L2} , što omogućava brzi odziv na promjene opterećenja. Razlike u strujnom regulacijskom krugu za uzlazni i silazni režim rada odražavaju se u predznaku struje, gdje uzlazni režim koristi referentni (pozitivni) smjer toka energije (referentne struje i_{L1} , i_{L2} , i_{bat} , i_{im}), dok silazni režim koristi suprotan (negativan) smjer struja. Ova konfiguracija je usklađena s konvencionalnim gledanjem na smjer toka energije iz perspektive baterije kao aktivne komponente, gdje pozitivna snaga ukazuje na ulogu izvora, a negativna snaga na ulogu baterije kao potrošača [124]. Implementirani regulacijski krugovi razvijeni u *Typhoon HIL* okruženju nalaze se u prilogu A3.

Nakon što je odabrana implementacija PI regulatora u konfiguraciji s dvostrukom regulacijskom petljom, sljedeći korak obuhvaća određivanje njegovih parametara. Primarni alat

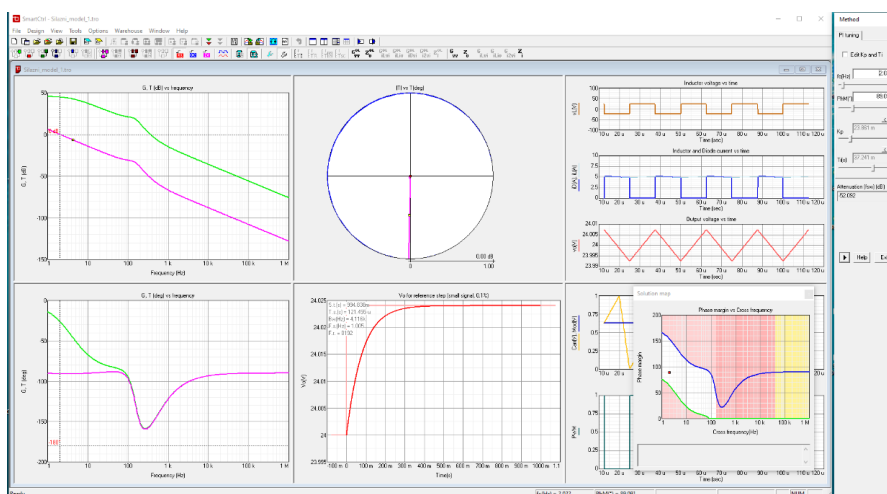
za ugađanje, *PID Tuner* u Simulink-u (slika 4.13.), korišten je za analizu odziva sustava na skokovitu pobudu, sukladno jednadžbama (4-2) i (4-4).



Slika 4.13. Sučelje za automatsko ugađanje PI regulatora zadanog sustava

Alat za automatsko ugađanje, *PID Tuner*, čiji je korisnički sučelje prikazano na slici 4.13, omogućava brzo određivanje početnih parametara PI regulatora. Program automatski postavlja optimalne početne parametre, pružajući korisniku mogućnost daljnjeg fino podešavanja performansi u pogledu brzine odziva i točnosti.

Dodatno, za preciznu parametrizaciju PI regulatora u dvostrukoj petlji korišten je specijalizirani programski alat *SmartCtrl* [111], čije je korisničko sučelje prikazano na slici 4.14.



Slika 4.14. Korisničko sučelje programskog alata *SmartCtrl* za parametrizaciju PI regulatora istosmjernih pretvarača

Ovaj program je specijaliziran za projektiranje regulatora u različitim konfiguracijama istosmjernih pretvarača, uključujući naponske i strujne regulacijske petlje. Jedna od ključnih prednosti korištenja *SmartCtrl*-a je mogućnost vizualnog prikaza sigurnih i zabranjenih zona operacija pretvarača prema zadanom modelu, što je prikazano na korisničkom sučelju programa u donjem desnom kutu, slika 4.14, [125].

Ipak, za fino ugađanje parametara PI regulatora često je neophodna metoda pokušaja i pogreške, što je izvedeno na gotovom simulacijskom modelu unutar softverskog paketa *Typhoon HIL*. Konačni odabrani parametri PI regulatora prikazani su u tablici 4.1.

Tablica 4.1. Parametri PI regulatora korišteni u reguliranom simulacijskom modelu sa slike 4.12

Režim rada	Pojačanja PI regulatora napona	Pojačanja PI regulatora struje
Uzlazni	$K_p = 4$	$K_p = 0,197$
	$K_i = 400$	$K_i = 500$
Silazni	$K_p = 0,65$	$K_p = 0,08$
	$K_i = 6$	$K_i = 40$

Bez obzira na odabranu metodu ugađanja, dizajn PI regulatora uvijek počinje s fokusom na unutarnjoj, strujnoj petlji, koja mora djelovati znatno brže u usporedbi s vanjskom, naponskom petljom. Nakon što se postignu zadovoljavajući odzivi unutarnje petlje, slijedi implementacija i podešavanje vanjske naponske petlje. Ovaj postupak se provodi zasebno za svaki režim rada. Uspješno dizajniran regulacijski krug za jednu granu pretvarača može se lako primijeniti na konfiguraciju s više grana, bez potrebe za dodatnim podešavanjima regulatora. Konačni parametri PI regulatora, kako su navedeni u tablici 4.1, postavljeni su kroz primjenu na razvijenom simulacijskom modelu pretvarača u *Typhoon HIL* okruženju. Prije nego što se prezentira kvaliteta regulacije i njezina ovisnost o promjeni opterećenja prema odabranim parametrima, potrebno je uvesti simulacijski model s implementiranom dvostrukom petljom regulacije.

4.2.1. Regulirani simulacijski model pretvarača

Simulacijski model, prikazan na slici 4.2, nadograđen je sustavom PI regulatora, kako je ilustrirano na slici 4.12, rezultirajući reguliranim simulacijskim modelom razvijenim unutar

Typhoon HIL Schematic Editor-a. S obzirom na opsežnost modela i brojne verzije koje su razvijane tijekom evolucije konačnog modela, shema finalne verzije simulacijskog modela u *Typhoon HIL*-u nalazi se u prilogu A3. Trenutni regulirani simulacijski model obuhvaća tri ključna podsustava: '*Buck Control*' za silazni režim rada, '*Boost Control*' za uzlazni režim rada i '*Power Flow Logic*' za upravljanje tokovima snaga. Sheme ovih podsustava detaljno su prikazane u prilogu A3 i razvijene su u skladu s arhitekturom prikazanom na slici 4.11.

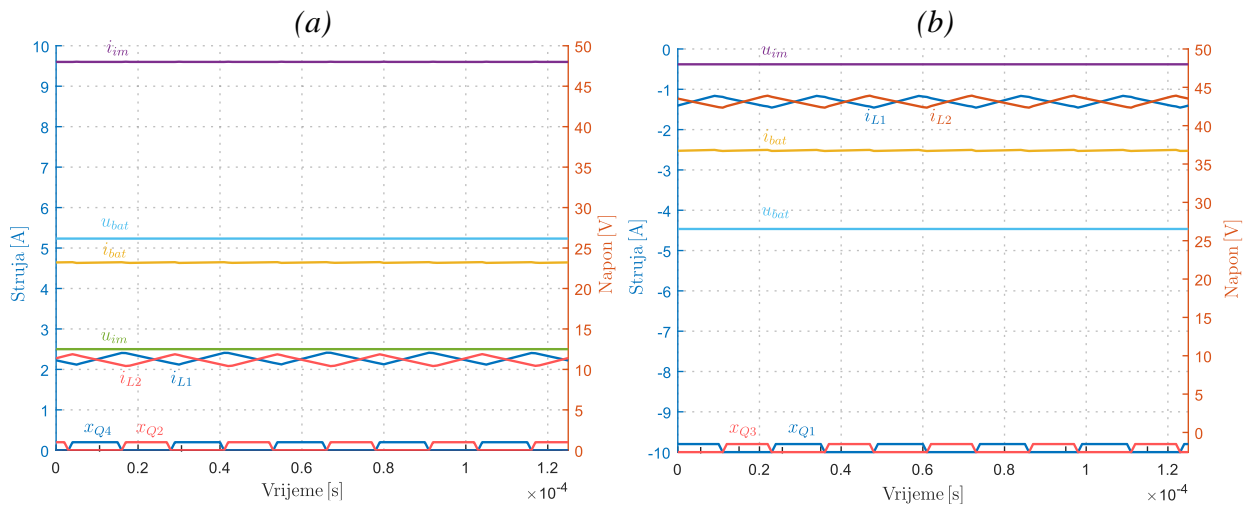
Također, paralelno s razvojem simulacijskih modela, razvijano je i korisničko sučelje (engl. *Human Machine Interface* ili *HMI*) unutar *Typhoon HIL SCADA*-e programskog alata. Da bi se izbjegla redundancija verzija korisničkih sučelja, finalna verzija HMI sučelja prikazat će se na odgovarajućem mjestu u kasnijim poglavljima, budući da nije od primarne važnosti za trenutni kontekst regulacijskog modela.

Kako bi se validirao regulirani simulacijski model pretvarača, osmišljeni su inicijalni setovi mjerenja za oba režima rada, čiji su podaci prikazani u tablici 4.2. Relevantni valni oblici pretvarača, sukladni istoj tablici, prikazani su na slici 4.15. Valni oblici uzorkovani su s periodom uzorkovanja od $t_u = 1 \mu\text{s}$, koristeći *Typhoon HIL* okruženje za prikupljanje podataka, nakon čega su podaci konačno obrađeni u MATLAB-u. Na slici 4.16 također je vidljiv i fazni pomak upravljačkih signala od $\phi_2 = 180^\circ$ u oba režima rada, što je vidljivo i na strujama induktiviteta i_{L1} i i_{L2} . Smjer toka energije je također jasno prikazan: referentni (pozitivnog predznaka) je za uzlazni režim rada – kada se baterija prazni, te suprotan (negativnog predznaka) za silazni režim rada – kada se baterija puni.

Tablica 4.2. Setovi mjerenja za regulirani simulacijski model

Setovi mjerenja	Set 1	Set 2
Parametar	Uzlazni režim rada	Silazni režim rada
Napunjenost baterije SOC		50 %
Nominalni napon baterije U_{bat}	24 V (ovisan o razini napunjenosti SOC)	
Napon istosmjernog međukruga U_{im}		48 V
Referentna struja (zadano opterećenje)	$I_{im}(ref) = 2,5 \text{ A}$	$I_{bat}(ref) = 2,5 \text{ A}$
Broj uključenih grana		2
Upravljački signali	x_{Q2}, x_{Q4}	x_{Q1}, x_{Q3}
Snimani valni oblici	u_{bat}, u_{im} $i_{bat}, i_{L1}, i_{L2}, i_{im}(ref)$	u_{bat}, u_{im} $i_{bat}(ref), i_{L1}, i_{L2}, i_{im}$

Rezultati simulacije, prikazani na slici 4.15 i u tablici 4.3, usklađeni su s predviđanjima napona i struja iz matematičkih modela za uzlazni i silazni režim rada pretvarača, opisanih u trećem poglavlju, uzimajući u obzir faktor upravljanja α .



Slika 4.15. Snimljeni valni oblici reguliranog pretvarača za uzlazni režim rada (a) i silazni režim rada (b), prema tablici 4.2

Međutim, analiza dinamike struja kroz induktivitete pokazuje da identično konfigurirani regulacijski krugovi za obje grane ne generiraju potpuno uniformne struje koje su očekivane u simulaciji. Ova odstupanja, koja se kreću unutar nekoliko postotaka, mogu se pripisati valovitosti struja i faznom pomaku između pojedinih grana pretvarača. Unatoč namjeri za ravnomjernom raspodjelom opterećenja od 50 % za svaku granu, kako je definirano faktorom $k_u = 0,5$ (slika 4.12), regulatori pojedinih grana ne detektiraju identične struje u istim točkama uzorkovanja. Ovo ukazuje na to da čak i uz idealno podešene uvjete, praktični odzivi sistema mogu pokazivati male varijacije zbog dinamičkih karakteristika regulatora i interakcija unutar sistema. Izračunate vrijednosti valovitosti struja induktiviteta u tablici 4.3, temelje se na izrazima (3-3) za uzlazni i (3-29) za silazni režim rada pretvarača.

Isto tako, valja prokomentirati i odstupanje očekivane vrijednosti valovitosti struje baterije iz tablice 4.3. Naime, očekivana valovitost struje baterije teoretski je nula, kako je navedeno u izrazima (3-24) za uzlazni, i (3-31) za silazni režim rada, što potvrđuje i analiza slika 3.21 i 3.24. Međutim, budući da faktor upravljanja nije fiksiran na $\alpha = 0,5$ (zbog varijabilnog napona baterije i gubitaka u pretvaraču koje kompenzira regulacijski krug), za faktor upravljanja u predloženom sustavu vrijedi uvijek $\alpha \neq 0,5$. Dakle, odstupanja određenih parametara su očekivana u odnosu na one analizirane u matematičkim modelima iz poglavlja 3, što je u skladu s predviđenim ponašanjem sustava.

Tablica 4.3. Obradeni rezultati simulacije za setove mjerenja prema tablici 4.2

Parametar	Set 1 (uzlazni režim)	Set 2 (silazni režim)	Izračunato (za $\alpha = 0,5$)
Δi_{L1}	322 mA	302 mA	300 mA
Δi_{L2}	325 mA	310 mA	300 mA
Δi_{bat}	2,96 mA	3,30 mA	0
$U_{bat}(0)$	26,2 V	26,5 V	24,0 V
$U_{im}(0)$	48,0 V	48,0 V	48,0 V
$I_{bat}(0)$	4,65 A	-2,50 A	-
$I_{L1}(0)$	2,28 A	-1,22 A	-
$I_{L2}(0)$	2,36 A	-1,29 A	-
$I_{im}(0)$	2,50 A	-1,42 A	-

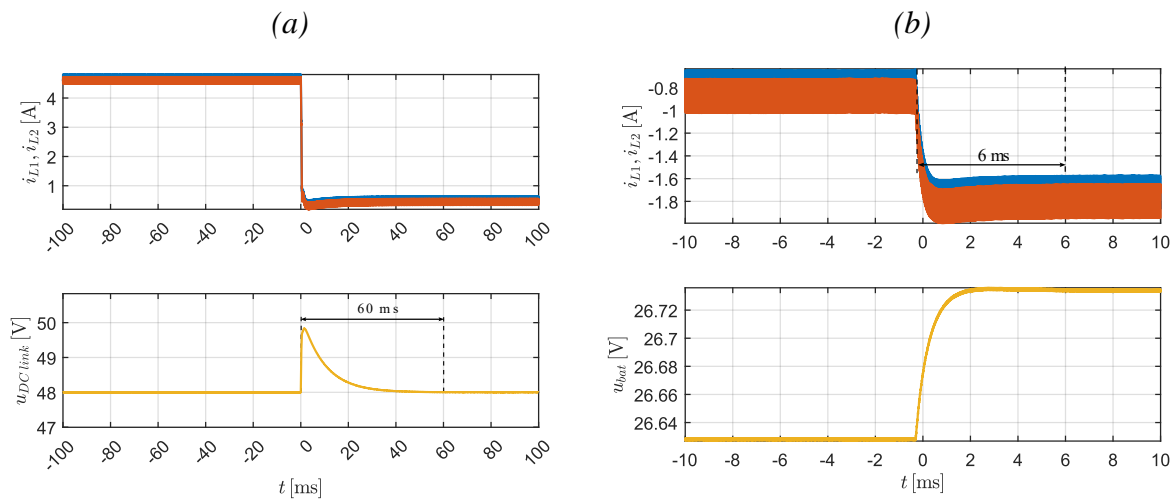
Analiza dosad prikazanih podataka iz reguliranog simulacijskog modela nije dovoljna za ocjenu kvalitete samih regulacijskih krugova. Stoga su, radi boljeg razumijevanja njihove učinkovitosti, snimljeni odzivi regulacijskih krugova na promjenu opterećenja, prikazani na slici 4.16. U slučaju uzlaznog režima rada, promjena opterećenja događa se na strani istosmjernog međukruga, dok u silaznom režimu rada promjenu definira baterijska strana. Ovi testovi omogućuju detaljnu evaluaciju kako regulacijski krugovi upravljaju fluktuacijama u oba režima rada.

Prilikom projektiranja PI regulacijskog kruga i odabira parametara, ključan prioritet bio je usmjeren na eliminaciju strujnih i naponskih prebačaja, te minimizaciju oscilacija. Tijekom testiranja odziva PI regulatora za uzlazni režim rada pretvarača, ustanovljeno je da su za odabrane parametre, u situacijama naglog pada opterećenja, detektirani znatni naponski prebačaji, pri čemu su vrijednosti u nekim slučajevima dostizale i vrijednosti od $U_{im} = 100$ V.

S obzirom na potencijalne rizike, kroz simulaciju su odabrani takvi parametri da maksimalni prebačaj napona iznosi do 5 % nominalne vrijednosti izlaznog napona pri najgorem slučaju. Specifičan primjer odziva regulatora za uzlazni režim rada ilustriran je na slici 4.16a, gdje opterećenje naglo pada s maksimalnih $I_{im} = 5$ A na minimalnih $I_{im} = 0,5$ A.

U simulacijskom modelu nije implementiran mehanizam za ublažavanje ovakvih naglih promjena, što rezultira vidljivim prebačajem napona od približno 2 V i vremenom stabilizacije napona i struja od otprilike 60 ms. Ovo vrijeme stabilizacije značajno je duže u usporedbi s vremenom od 6 ms koje je karakteristično za regulator silaznog režima (slika 4.16b). Značajna

razlika u vremenima odziva uglavnom proizlazi iz činjenice da je u silaznom režimu rada napon reguliran na strani baterije, koja zajedno s kondenzatorom predstavlja znatno veći naponski kapacitet u odnosu na stranu istosmjernog međukruga, koja je modelirana s manjim kapacitetom i otporom, te stoga ima znatno manju vremensku konstantu $C_{im}R_{im}$. Ovaj pristup regulacije je prihvatljiv u kontekstu predloženog pretvarača s više grana.



Slika 4.16. Odzivi strujnih i naponskih PI regulatora za uzlazni (a) i silazni (b) režim rada

Međutim, u praktičnoj primjeni, kada se ovaj pretvarač koristi kao ulaz u usmjerivač u sustavu BSE, regulacija uzlaznog režima rada bi bila izvedena na nešto drukčiji način, uz mrežu kao trošilo, kako je to pokazano u [126]. Stoga, unatoč razlikama u odzivima regulatora za uzlazni i silazni režim rada, predloženi regulacijski sustav pruža zadovoljavajuće performanse.

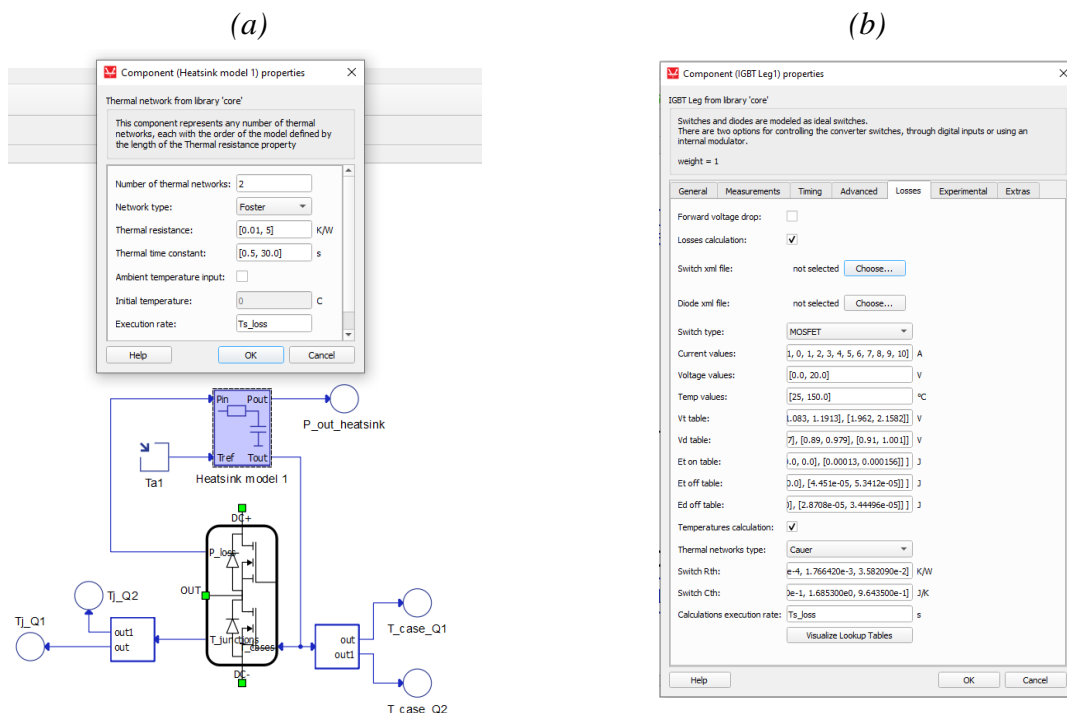
S tim u vezi, može se zaključiti regulacija simulacijskog modela pretvarača. Dodatno, za potrebe validacije prvog doprinosa rada, koji zahtjeva i nadzor temperature, neophodno je *Typhoon HIL* regulirani simulacijski model nadograditi toplinskim modelom, čiji su detalji predstavljeni u sljedećem potpoglavlju.

4.3. Simulacijski toplinski model pretvarača

Poglavlje 3.6 opisuje metodologiju praktičnog modeliranja toplinskih gubitaka transformacijom toplinskih veličina u električne ekvivalente. Ovdje će biti pokazana praktična implementacija razvijenog toplinskog modela u *Typhoon HIL* okruženju. Prethodna potpoglavlja, 3.5 i 3.6, pokazala su da učinkovitost pretvarača značajno ovisi o proizvedenim gubicima, pri čemu dominiraju gubici u prigušnicama i drugim pretvaračkim komponentama.

Generalno, gubici u prigušnicama mogu se u modelu jednostavno odrediti korištenjem izraza (3-41), ili pak aproksimirati Jouleovim gubicima, izraženih kao: $P_L = I_L^2 \cdot R_L$. S druge strane, modeliranje gubitaka u pretvaračkim komponentama predstavlja znatno složeniji zadatak zbog njihovih statičkih i dinamičkih svojstava, koje nisu samo funkcija električnih veličina, već i trenutne temperature komponenti. Najnovije verzije *Typhoon HIL* programskog paketa (inačica u trenutku pisanja rada je V2023.2) omogućuju izradu toplinskih modela pretvaračkih komponenti. Ovaj model obuhvaća proračun gubitaka vođenja i sklopnih gubitaka, temeljen na toplinskim modelima po *Cauer*-u ili *Foster*-u. Prema tim modelima, omogućeno je i toplinsko modeliranje hladnjaka.

Korištenjem *Typhoon HIL 402* hardvera, toplinski modeli mogu se simulirati u stvarnom vremenu. Na slici 4.17a prikazan je model MOSFET-a jedne grane pretvarača s otvorenim sučeljem za unos parametara toplinskog modela hladnjaka. S druge strane, na slici 4.17b prikazano je sučelje za unos parametara toplinskih modela pretvaračkih komponenata, uključujući modele MOSFET-a, IGBT-a i dioda.



Slika 4.17. Toplinski model jedne grane pretvarača sa sučeljem za unos parametara hladnjaka (a), te sučeljem za unos parametara toplinskog modela tranzistora i dioda (b)

U sučelju za toplinski model hladnjaka, prikazanom na slici 4.17a, parametrira se *RC* toplinska mreža hladnjaka, sukladno metodologiji opisanoj u poglavlju 3.6. Parametri *Cauer* ili *Foster RC*

mreže unose se kao liste struktura podataka u programskom jeziku *Python*, na kojem je ujedno *Typhoon HIL* platforma i bazirana.

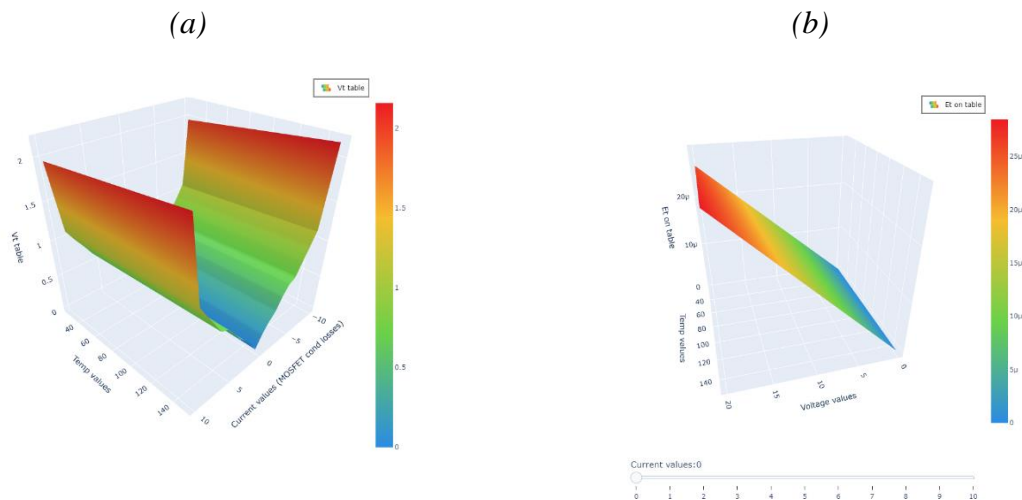
Aktivacijom opcija za proračun gubitaka i temperature ('Losses Calculation' i 'Temperature Calculation', slika 4.17b), osnovni poluvodički model MOSFET-a (slika 4.17a) nadograđen je dodatnim ulazima i izlazima modela. Izvod 'T_junctions' koristi se za procjenu temperature čipova (PN spojeva) tranzistora, dok su izvodi 'P_loss' i 'T_cases' dizajnirani za pružanje povratne informacije između MOSFET-a i njegovog hladnjaka ('Heatsink model 1'). Ovaj toplinski model omogućuje sveobuhvatnu simulaciju toplinskih karakteristika pretvaračkih komponenata, uključujući detaljnu procjenu temperatura PN spojeva MOSFET-a i pripadnih hladnjaka.

Simulacija se temelji na unesenim toplinskim parametrima, omogućavajući precizno modeliranje kako sklopnih tako i vođenih gubitaka, čime se pruža temeljita analiza toplinskih svojstava sustava. Ovakav model na temelju unesenih toplinskih parametara, omogućuje sveobuhvatnu simulaciju toplinskih karakteristika pretvaračkih komponenata, uključujući procjenu temperatura modela PN spojeva MOSFET-a i pripadnih hladnjaka, kao i procjenu gubitaka sklapanja i vođenja. Drugim riječima, u nadograđenom toplinskom modelu, gubici vođenja i sklopni gubici nisu više konstantni, već ovise o procijenjenoj modeliranoj temperaturi PN spojeva. Parametri za unos u toplinski model hladnjaka i MOSFET-a iščitavaju se iz dostupnih tehničkih specifikacija proizvođača, najčešće prema *Foster*-ovom modelu, kao što je to ilustrirano na slici 3.20 za primjer MOSFET-a.

Proračun modela gubitaka vođenja za MOSFET temelji se na unosu parametara padova napona tranzistora 'Vt' i poredne diode 'Vd', koji ovise o trenutnoj struji 'Current values' i temperaturi 'Temperature values'. Ti se iščitani podaci iz specifikacija proizvođača, unose u dvodimenzionalnu listu, tj. 2D preglednu tablicu (engl. *Look Up Table* ili *LUT*) u sučelje prikazano na slici 4.17b. S druge strane, unos sklopnih gubitaka temelji se na izračunima gubitaka energije tijekom uključivanja, te isključivanja tranzistora i diode. Ovi gubici ovise ne samo o struji i temperaturi, već i o naponu između stezaljki *odvoda* (engl. *Drain*) i *uvoda* (engl. *Source*). Kao rezultat, za unos parametara sklopnih gubitaka, koristi se trodimenzionalna pregledna tablica (3D LUT).

Budući da standardizirani parametri za sklopne gubitke često nisu dostupni u podatkovnim tablicama proizvođača, a neki proizvođači ne pružaju tablice energije sklopnih gubitaka, preporuka inženjera *Typhoon HIL*-a je potražiti tranzistore sličnih karakteristika s dostupnim podacima i integrirati ih u model. Zbog ovog pristupa, očekivana su određena odstupanja između stvarnog i modeliranog ponašanja tranzistora, posebno u pogledu temperature i procjene gubitaka.

Na slici 4.18a prikazan je trodimenzionalni dijagram s tri varijable koji ilustrira ovisnost napona vođenja MOSFET-a o temperaturi i struji.



Slika 4.18. Prikaz dvodimenzionalnog vektora (a) i trodimenzionalnog vektora (b) iz kojih se kalkiliraju gubici vođenja i sklapanja modela

S druge strane, na slici 4.18b, prikazan je trodimenzionalni dijagram s četiri varijable koji prikazuje kako gubici energije tijekom sklapanja MOSFET-a ovise o struji, temperaturi i naponu između priključnica *odvoda* i *uvoda*. Ovi dijagrami su izrađeni na temelju podataka iz dostupnih podatkovnih tablica proizvođača [75].

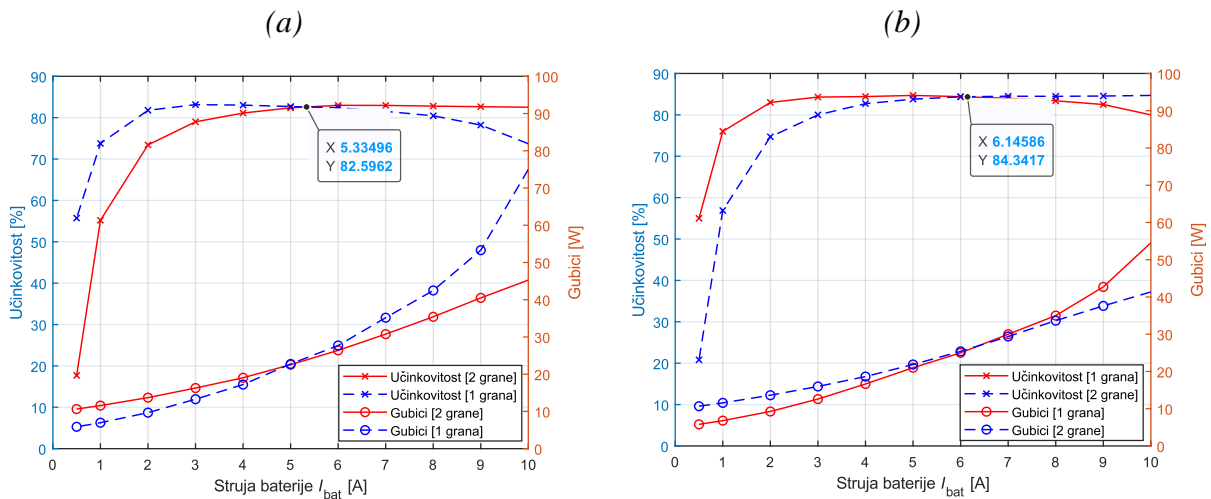
Schema pretvarača s integriranim toplinskim modelom prikazana je u prilogu A3. Zahvaljujući mogućnosti toplinskog modeliranja i procjene temperatura pojedinih komponenata pretvarača, simulacijski model pretvarača nadograđen je strujno-adaptivnom strategijom upravljanja aktivnim granama pretvarača. Ovo proširenje predstavlja prvi od ključnih doprinosa doktorskog rada.

4.4. Strujno-adaptivna strategija upravljanja aktivnim granama pretvarača

Nadogradnjom osnovnog simulacijskog modela toplinskim modelom predstavljenim prethodnim poglavljem, omogućen je proračun učinkovitosti pretvarača u ovisnosti ne samo o proizvedenim toplinskim gubicima, već dodatno i kao funkcija ovisnosti o temperaturi. Drugim riječima, proizvedeni toplinski gubici više ne ovise samo o opterećenju, tj. struji, već i o temperaturi procijenjenoj toplinskim modelom pretvarača. Stoga, u simulacijski model, dodana je

između ostalog i mogućnost uključivanja i isključivanja pojedinih grana pretvarača od strane korisnika.

Koristeći ovu funkcionalnost, moguće je simulirati i izmjeriti gubitke modela pod različitim opterećenjima, prvo aktiviranjem jedne, a zatim obju grana pretvarača istovremeno. Simulacijska mjerenja provedena su za oba načina rada, a rezultati su prikazani na slici 4.19.

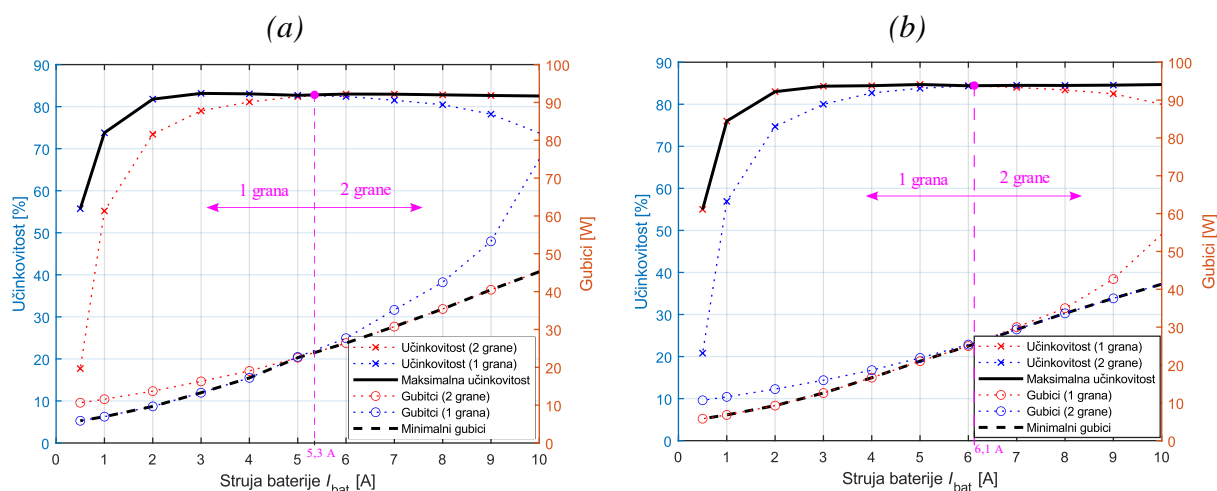


Slika 4.19. Rezultati simulacije učinkovitosti i gubitaka pretvarača u odnosu na broj aktivnih grana u uzlaznom (a) i silaznom (b) režimu rada

Iz rezultata simulacijskih mjerenja sa slike 4.19 da se zaključiti da učinkovitost pretvarača ovisi o broju aktivnih grana za zadano opterećenje. Generalno govoreći s aspekta gubitaka, veći broj aktivnih grana pogoduje većim opterećenjima, dok manji broj aktivnih grana pogoduje manjim opterećenjima (slika 3.16).

Također, prema rezultatima simulacije sa slike 4.19 može se vidjeti da je prijelomna točka struje (sjecište krivulja) za uzlazni režim rada pretvarača oko 5,3 A, dok je za slučaj silaznog režima rada prijelomna točka struje oko 6,1 A. Ovo implicira da, za postizanje maksimalne učinkovitosti dizajniranog sustava pretvarača opisanog u ovom radu, treba koristiti jednu granu kada su struje baterije niže od 5,3 A u uzlaznom režimu rada, odnosno niže od 6,1 A u silaznom režimu rada. Za struje baterije iznad ovih vrijednosti, potrebno je aktivirati obje grane. Uzimajući ovo u obzir, mogu se kreirati grafovi maksimizacije učinkovitosti i minimizacije gubitaka pretvarača, koji su prikazani na slici 4.20.

U postojećim rješenjima, različite strategije za aktivno upravljanje brojem grana su analizirane i raspravljene s ciljem povećanja učinkovitosti pri širokom spektru opterećenja. Temeljni princip iza svih ovih pristupa jest korištenje manjeg broja aktivnih grana pri nižim opterećenjima, te većeg broja grana pri višim opterećenjima.



Slika 4.20. Maksimiziranje učinkovitosti i minimiziranje gubitaka uključivanjem i isključivanjem pojedinih grana u radu, za uzlazni (a) i silazni (b) režim rada pretvarača

Autori rada [127] predlažu algoritam za upravljanje brojem grana koji je temeljen na numerički konstruiranoj preglednoj tablici i mehanizmu za selekciju konfiguracije grana. Ovaj mehanizam omogućava automatsko određivanje trenutaka uključivanja i isključivanja grana u uvjetima niskih opterećenja. Algoritam koristi preglednu tablicu za procjenu točaka prebacivanja opterećenja, te selektor konfiguracije grana koji automatski identificira i prilagođava točke prebacivanja opterećenja između grana, optimizirajući tako rad u različitim operativnim uvjetima.

U radu [128] istražena je primjena digitalnog kontrolera koji optimizira vremenske parametre za upravljanje brojem grana u silaznom pretvaraču s tri grane. Predloženi pristup učinkovito upravlja promjenom broja aktivnih grana, omogućujući minimalna odstupanja i brzu tranziciju između konfiguracija. Međutim, detalji logike algoritma za odabir broja aktivnih grana nisu bili fokus istraživanja. Algoritam je testiran na pretvaraču snage 30 W, pri čemu su dobiveni rezultati potvrdili njegovu učinkovitost u radnom okruženju.

U radu [129], autori su istražili tehniku baziranu na jednostavnoj dinamičkoj promjeni broja aktivnih grana u ovisnosti o opterećenju, čime se smanjuju gubici pri slabijem opterećenju. Za validaciju predložene tehnike testirana su dva različita prototipa, čime su istraženi praktični aspekti implementacije dinamičke promjene broja grana. Prototipovi su bili snage 1 kW, s četiri, odnosno s 16 grana. Međutim, fokus rada bio je primarno na analizi gubitaka, dok detaljnija analiza algoritma i logike za promjenu broja aktivnih grana nije provedena.

U [130] predstavljen je brzi punjač za električna vozila koji se sastoji od tri modularna pretvarača, svaki sa šest faza, razvijen s ciljem optimizacije broja faza ovisno o potrebnom naponu i struji punjenja te radnom ciklusu. Osnovni cilj predložene upravljačke strategije jest smanjiti

valovitost izlazne struje punjenja kako bi se produžio vijek trajanja baterije električnog vozila, uz istovremeno povećanje ukupne učinkovitosti sustava. Specifično, razmatrana je prilagodba broja aktivnih grana, kako bi se optimizirala učinkovitost pri različitim opterećenjima, uzimajući u obzir i povećanje valovitosti struje pri smanjenju broja aktivnih grana. To je postignuto kroz analizu ovisnosti valovitosti o faktoru upravljanja, gdje su tražene kombinacije koje za zadanu vrijednost faktora upravljanja osiguravaju minimalnu valovitost. Osim što je korištenje triju zasebnih pretvarača s ukupno 18 grana predimenzionirano za većinu primjena, takav pristup također rezultira daleko složenijim upravljanjem zbog potrebe za koordinacijom između tri radne jedinice s po šest grana u svakoj.

U radu [131], autori istražuju koncept aktivnog upravljanja brojem grana u fotonaponskom sustavu koristeći pretvarač s dvije grane snage 1 kW, s ciljem poboljšanja ukupne učinkovitosti sustava. Jedan od ključnih izazova koji su autori adresirali odnosi se na problem strujnog prebačaja koji se javlja tijekom procesa isključenja jedne od grana. Kao rješenje ovog problema, predložen je algoritam koji uključuje postupno povećanje faktora upravljanja, čime se omogućava glatka tranzicija i smanjuje negativan utjecaj ovoga problema.

U [132] je na silaznome pretvaraču s tri grane predloženo aktivno upravljanje brojem grana da bi se povećala učinkovitost pri niskim opterećenjima. Rezultati pokazuju povećanje učinkovitosti, međutim problem valovitosti struje nije uziman u obzir.

U radu [133], autori su implementirali aktivno upravljanje brojem grana na silaznom pretvaraču s dvije grane koji operira na niskim naponima (3,3 V – 1 V) i pri sklopnoj frekvenciji od 1 MHz. Fokus rada bio je na balansiranju struje između grana, no valovitost struje nije uzeta u obzir, a dodatno, pretvarač je specifično dizajniran za rad na niskom naponu.

Pregledom dosadašnjih istraživanja [127] – [135] evidentno je da koncept aktivnog upravljanja brojem grana u ovisnosti o opterećenju nije nov. Uključivanje i isključivanje grana obično se ostvaruje putem LUT pregledne tablice, koja se oslanja na trenutnu promatranu struju (u kontekstu BSE to je struja baterije). U većini ovih slučajeva, iste grane se aktiviraju i deaktiviraju, što je tehnički najjednostavniji pristup. Međutim, ovaj način nosi rizik od neravnomjerne raspodjele opterećenja, što može dovesti do bržeg starenja onih komponenata koje su češće u upotrebi, a tu su najosjetljivije pretvaračke komponente.

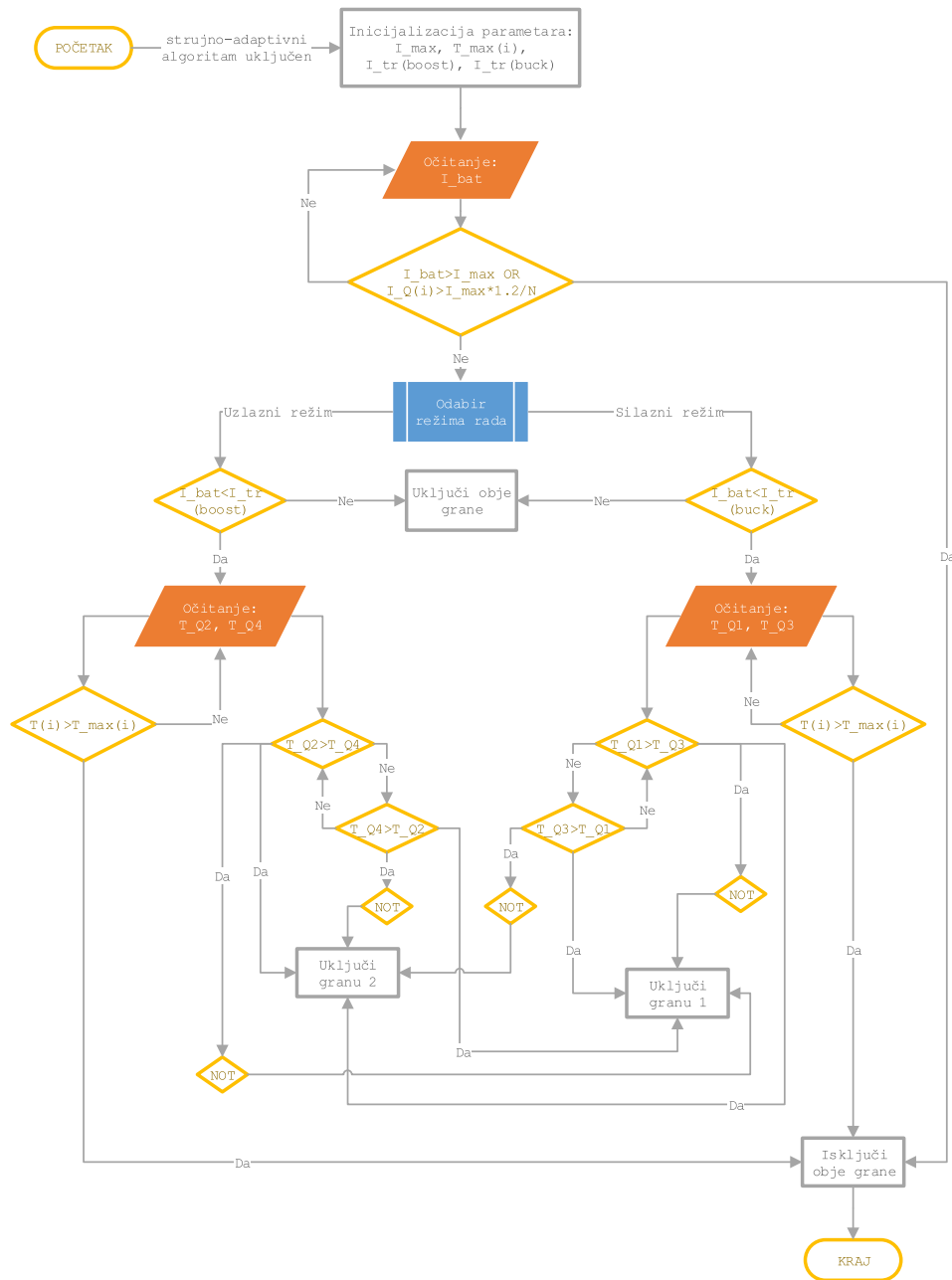
Tek u nekoliko nedavno objavljenih radova [134], [135], autori su identificirali ovaj problem i, uz upravljanje brojem aktivnih grana, predlažu i tzv. rotaciju između grana. Takvim pristupom opterećenje se tijekom radnog vijeka tranzistora ravnomjerno raspoređuje među granama, čime se produljuje radni vijek cijelog sklopa. Međutim, sve razmatrane strategije [127] – [135] za

aktivaciju i deaktivaciju pojedinačnih grana u pretvaračima temelje se uglavnom na dva pristupa: nasumičnom odabiru aktivne grane ili korištenju nekog oblika brojača, koji bilježi učestalost uključivanja ili isključivanja pojedine grane. Za razliku od ranije spomenutih pristupa, u ovom radu predstavlja se metoda aktivacije i deaktivacije pojedinih grana u pretvaraču, koja se temelji na temperaturi kao ključnom faktoru odlučivanja.

Prije detaljnog opisa poboljšanog algoritma za promjenu broja aktivnih grana, bitno je adresirati problematiku koja proizlazi iz povećanja valovitosti struje uslijed smanjenja broja aktivnih grana. Naime, valovitost struje baterije ima izravan utjecaj na njezin vijek trajanja, kako je pokazano u [136]. Zbog toga proizvođači specificiraju maksimalnu dopuštenu valovitost struje tijekom punjenja i pražnjenja litij-ionskih i olovnih baterija unutar raspona od 5 % do 10 % [70], što je uzeto u obzir prilikom dizajna predloženog sustava pretvarača. S druge strane, aktivno upravljanje brojem grana ipak ima i pozitivan utjecaj na bateriju smanjenjem frekvencije punjenja i pražnjenja, kako pokazuju autori u radu [137]. Međutim, ovaj efekt nije dominantan kao problem valovitosti struje, stoga mu nije posvećena velika pažnja u istraživanjima.

U skladu s gore navedenim, predlaže se algoritam za promjenu broja aktivnih grana dvosmjernog pretvarača istosmjerne struje s dvije grane, koristeći strujno-adaptivnu strategiju upravljanja prilagođenu krivulji režima rada baterije, pri primjeni u BSE. Budući da je riječ o dvosmjernom pretvaraču, strujno-adaptivna strategija upravljanja treba biti integrirana u regulacijske krugove oba režima rada, koji u svakoj iteraciji prate struju baterije te na temelju toga donose odluke o uključivanju i isključivanju pojedinih grana. Predloženi strujno-adaptivni algoritam prikazan je na dijagramu toka (slika 4.21), dok je njegova programska implementacija u *Typhoon HIL Schematic Editor*-u, dana u prilogu A3.

Strujno-adaptivni algoritam prema dijagramu toka na slici 4.21 započinje trenutkom kada korisnik u *Typhoon HIL SCADA*-i aktivira strujno-adaptivni algoritam. Inicijalizacija početnih parametara uključuje definiranje parametara ključnih za uspješno funkcioniranje algoritma, kao što su: 'I_max' – maksimalna dozvoljena struja u sustavu, 'T_max(i)' – maksimalna dozvoljena temperatura za pojedini tranzistor, 'I_tr(boost)' – granična struja koja aktivira prelazak rada s dvije grane na jednu, i obrnuto, u uzlaznom režimu, te 'I_tr(buck)' – granična struja koja aktivira prelazak rada s dvije grane na jednu, i obrnuto, u silaznom režimu. Nakon postavljanja početnih parametara, algoritam kontinuirano provjerava struju baterije 'I_bat' i struju pojedinog tranzistora 'I_Q(i)'. Ukoliko se u bilo kojem trenutku ove struje približe ili premašuju zadane vrijednosti 'I_max' ili 'I_max(i)', algoritam aktivira zaštitne mehanizme i isključuje sve tranzistore.



Slika 4.21. Dijagram toka strujno-adaptivnog algoritma

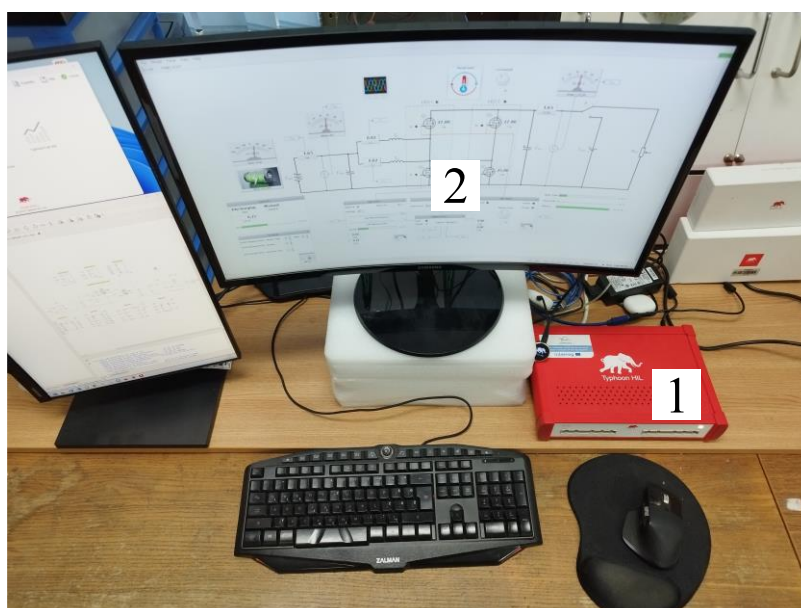
Ovisno o režimu rada pretvarača koji korisnik odabere, algoritam određuje graničnu struju koja zatim vodi logiku aktivacije jedne ili dvije grane pretvarača. Drugim riječima, ako je struja baterije 'I_{bat}' veća od 'I_{tr(boost)}' u uzlaznom režimu ili 'I_{tr(buck)}' u silaznom režimu, algoritam aktivira obje grane pretvarača. Suprotno tome, ako je struja baterije 'I_{bat}' niža od 'I_{tr(boost)}' ili 'I_{tr(buck)}', algoritam će aktivirati ili deaktivirati odabranu granu. Kriterij na temelju kojeg algoritam odlučuje koju granu uključiti ili isključiti temelji se na trenutnoj temperaturi tranzistora. Ovisno o odabranom režimu rada, algoritam isključuje onu granu čiji tranzistor ima veću temperaturu; u uzlaznom režimu to su temperature tranzistora Q2 i Q4 ('T_{Q2}' i 'T_{Q4}'), dok u

silaznom režimu to su temperature tranzistora Q1 i Q3 ('T_Q1' i 'T_Q3'), kako je prikazano u shemi simulacijskog modela, u prilogu A3. Slično kao i za slučaj struje, algoritam aktivira zaštitni mehanizam i isključuje obje grane ako pri mjerenju trenutnih temperatura tranzistora, 'T(i)' dosegne maksimalno dopuštenu temperaturu, 'T_max'.

Iako se na prvi pogled može činiti manje značajnom, logika odabira grana za uključenje i isključenje postaviti će temelje za daljnje unaprjeđenje predloženog strujno-adaptivnog algoritma putem temperaturnog algoritma, što će biti detaljno objašnjeno u narednim poglavljima. Predloženi algoritam, prikazan na dijagramu toka u slici 4.21 (v. prilog A3), validiran je korištenjem *Typhoon HIL* programskog paketa i CHIL metodologije razvoja.

4.4.1. Validacija strujno-adaptivnog algoritma upravljanja

Krajnji rezultat korištenja strujno-adaptivnog algoritma već je djelomično naznačen rezultatima simulacijskih mjerenja prikazanim na slikama 4.19 i 4.20, gdje je ilustrirana mogućnost povećanja učinkovitosti pretvarača promjenom broja aktivnih grana. Da bi se potvrdili očekivani ishodi, provedena je simulacija razvijenog toplinskog modela tijekom odabranih ciklusa punjenja i pražnjenja baterije koristeći implementirani strujno-adaptivni algoritam. Razvijeni algoritam implementiran je na integriranom 32-bitnom *ARM Cortex A9* mikroupravljaču u *Typhoon HIL* hardverskom sučelju (slika 4.22, oznaka 1). Kompletan mjerni postav prikazan je na slici 4.22.



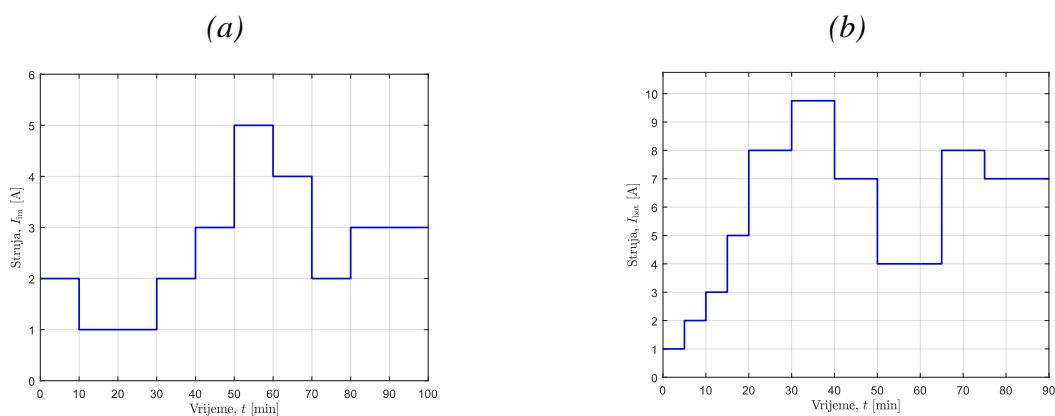
Slika 4.22. Mjerni postav za validaciju strujno-adaptivnog algoritma

SCADA (engl. *Supervisory Control and Data Acquisition*) sučelje, također poznato kao korisničko sučelje ili HMI, vizualizirano je na slici 4.22 (oznaka 2) na zaslonu monitora mjernog postava. Detaljnija prezentacija konačne verzije ovog sučelja rezervirana je za poglavlje 6, budući da u trenutnom kontekstu validacije strujno-adaptivnog algoritma, specifična verzija SCADA sučelja nije od presudnog značaja. U navedenom poglavlju detaljno će se izložiti primjena sučelja u kontekstu eksperimentalnog postava, čime se izbjegava redundancija kroz različite faze razvoja sučelja koje je prilagođavano kompleksnosti modela i specifičnim zahtjevima istraživanja. Setovi simulacije, osmišljeni za validaciju strujno-adaptivnog algoritma, detaljno su opisani u tablici 4.4.

Tablica 4.4. Setovi mjerenja za validaciju strujno-adaptivnog algoritma

Set mjerenja	1.	2.	3.	4.
Režim rada	Uzlazni (pražnjenje)		Silazni (punjenje)	
Strujno adaptivni način rada	Isključen	Uključen	Isključen	Uključen
Broj aktivnih grana N	2	Automatski	2	Automatski
Struja aktivacije I-ad algoritma	-	4,9 – 5,1	-	5,7 – 5,9
Početno stanje SOC-a [%]	90 %		20 %	
Struja I_{bat} [A]/ I_{im} [A]	Prema krivulji opterećenja			
Napon istosmjernog međukruga U_{im}	48 V			
Napon baterije U_{bat} [V]	Varijabilan, prema stanju napunjenosti baterije			
Uzorkovane veličine	P_g [W], η_p [%], I_{bat} [A], U_{bat} [A], SOC [%], I_{im} [A], U_{im} [A]			

Validacija strujno-adaptivnog algoritma provedena je korištenjem setova mjerenja navedenih u tablici 4.4, kao i prema unaprijed definiranim krivuljama opterećenja za svaki od režima rada, koje su prikazane na slici 4.23.

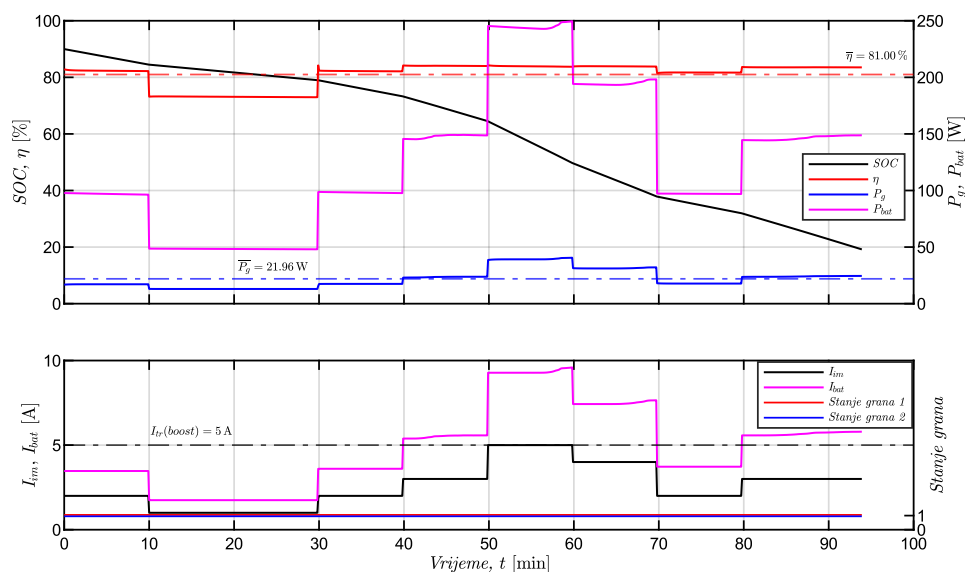


Slika 4.23. Krivulja opterećenja za uzlazni (a) i silazni (b) režim rada za validaciju strujno-adaptivnog algoritma

Regulacija struje pretvarača provodi se na baterijskoj strani, koristeći struje induktiviteta i baterije, što omogućava definiranje promjene opterećenja oba režima rada kroz odabrane krivulje

režima rada baterije. U silaznom režimu rada, opterećenje je definirano strujom baterije I_{bat} , dok je u uzlaznom režimu rada opterećenje određeno strujom istosmjernog međukruga I_{im} , kako je prikazano na slici 4.23. Ove krivulje opterećenja osmišljene su za validaciju strujno-adaptivnog algoritma tako da pretvarač tijekom simulacije provede približno 50 % vremena ispod, i 50 % vremena iznad graničnih struja za aktivaciju pojedinih grana. U toku simulacije na svakih $\Delta t = 6$ s (10 uzoraka u minuti) uzorkuju se mjerene veličine prema tablici 4.4, među kojima su trenutna snaga baterije P_{bat} [W], trenutni gubici pretvarača P_g [W], i trenutna učinkovitost pretvarača η_p [%]. Rezultati mjerenja za set 1 (tablica 4.4) nalaze se na slici 4.24.

Radi lakše interpretacije, grafikon rezultata simulacije prikazan na slici 4.24 podijeljen je u dva dijela; gornji dio grafikona prikazuje relevantne podatke potrebne za procjenu učinkovitosti pretvarača, dok donji dio prikazuje podatke relevantne za analizu stanja strujno-adaptivnog algoritma. Set 1, koji služi kao polazišna točka, zasniva se na pretpostavci da su obje grane uključene tijekom cijele simulacije (Stanje grane 1, Stanje grane 2), neovisno o mjerenoj struji baterije I_{bat} i graničnoj struji za aktivaciju strujno-adaptivnog algoritma $I_{tr(boost)}$ – v. dijagram toka, slika 4.21).



Slika 4.24. Rezultati simulacije za set 1 – uzlazni režim rada, prema tablici 4.4

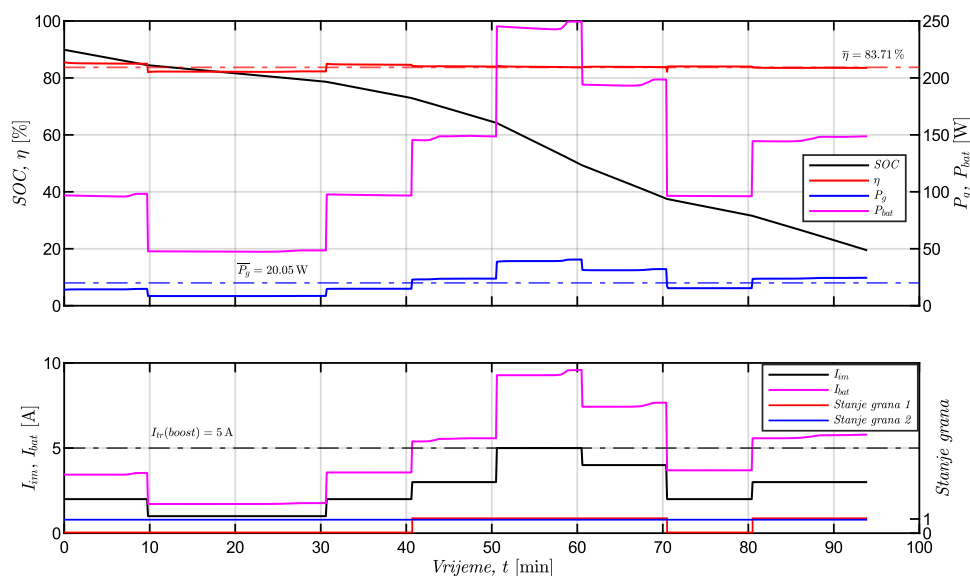
Zadana krivulja opterećenja, prikazana na slici 4.23a, odražava se i u rezultatima na grafu I_{im} slike 4.24, koji su u skladu kako kvalitativno tako i kvantitativno s dobivenim rezultatima. Uz zadane parametre krivulje opterećenja, jasno je vidljiv trend promjene trenutne snage baterije P_{bat} , kao i trenutnih gubitaka snage pretvarača P_g . Najvažniji pokazatelj validnosti algoritma je

prosječna učinkovitost pretvarača $\bar{\eta}$ koja se izračunava iz promatrane trenutne učinkovitosti pretvarača η , prema:

$$\bar{\eta} = \frac{1}{n} \sum_{i=1}^n \eta_i \quad (4-4)$$

gdje je n - ukupan broj uzoraka (mjerjenja) a η_i – trenutna učinkovitost u i -tom uzorku. Na sličan način, dobiveni su i prosječni gubici pretvarača P_g . Prije same interpretacije specifičnih podataka, važno je razmotriti kako se ponašaju učinkovitost i ostali parametri sustava kada je strujno-adaptivni algoritam aktivan tijekom rada pretvarača.

Slika 4.24 prikazuje rezultate simulacije za set 2 (prema tablici 4.3), koji ilustrira scenarij kada je strujno-adaptivni algoritam uključen. Prije interpretacije konkretnih podataka, valja promotriti što se događa s učinkovitošću i ostalim parametrima sustava ukoliko je strujno-adaptivni algoritam uključen u toku rada. Slika 4.25 prikazuje rezultate simulacije za set 2 (tablica 4.4) za slučaj kada je strujno-adaptivni algoritam uključen.



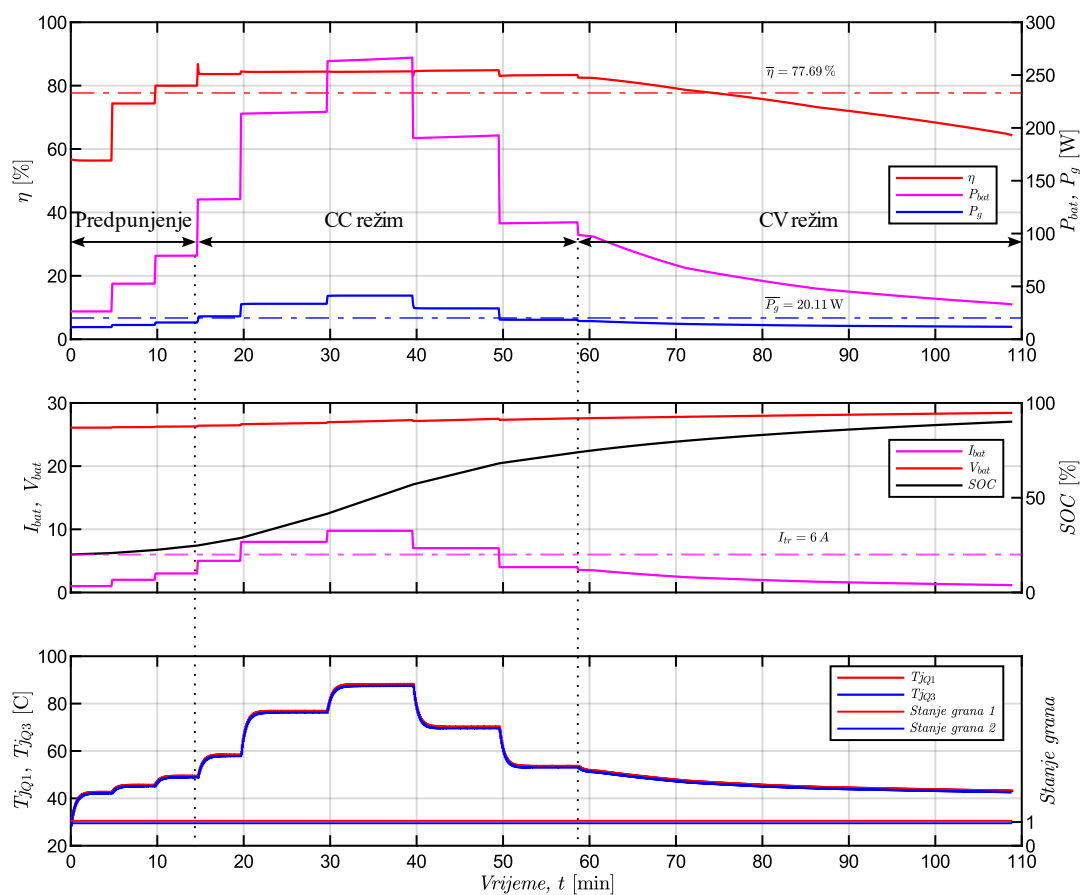
Slika 4.25. Rezultati simulacije za set 2 – uzlazni režim rada, prema tablici 4.4

Iz rezultata simulacije prikazanih na slici 4.25, može se promotriti učinak djelovanja strujno-adaptivnog algoritma. Na početku simulacije aktivna je samo jedna grana, specifično grana 2 (u narednim setovima bit će spomena i zašto). Oko 40-te minute simulacije, struja baterije I_{bat} prelazi graničnu struju za aktivaciju strujno-adaptivnog algoritma $I_{tr(boost)}$, što rezultira aktivacijom

grane 1, pri čemu obje grane ostaju aktivne do otprilike 70-te minute simulacije. Između 70-te i 80-te minute, ponovno je aktivna samo jedna grana, a algoritam obje grane aktivira ponovo nakon 80-te minute i zadržava ih aktivnima sve do kraja simulacije.

Budući da su setovi simulacijskih mjerenja osmišljeni tako da ne favoriziraju rezultate validacije algoritma ($\approx 50\%$ vremena aktivna jedna grana i $\approx 50\%$ vremena obje grane), povećanje prosječne učinkovitosti $\bar{\eta}$ s 81% (set 1), na $83,71\%$ (set 2), jasno ukazuje na validnost predloženog strujno-adaptivnog algoritma pri primjeni u uzlaznom režimu rada pretvarača. Važno je napomenuti da je ovo povećanje prosječne učinkovitosti $\bar{\eta}$ varijabilno i ovisi o opterećenju, gubicima, kao i o postotku vremena uključenosti jedne ili obje grane tijekom promatranog perioda rada. Obradeni rezultati simulacijskih mjerenja za set 1 i set 2 detaljno su prikazani u tablici 4.5.

Validacija predloženog algoritma provedena je i za silazni režim rada, na sličan način kao i za uzlazni (slika 4.26 i 4.27).



Slika 4.26. Rezultati simulacije za set 3 – silazni režim rada, prema tablici 4.4

Punjenje baterije odvija se u dva osnovna režima: konstantna struja (CC) i konstantni napon (CV), v. sliku 4.5. Iz tog razloga, snaga baterije P_{bat} tijekom punjenja baterije varira, što

automatski aktivira strujno-adaptivni algoritam kad god se baterija nalazi u režimu konstantnog napona. Za ove svrhe, kreirana je specifična krivulja režima punjenja baterije, koja omogućava aktivaciju i deaktivaciju algoritma kako bi se pokazala njegova primjenjivost čak i u CC režimu konstantne struje. Simulacijska mjerenja za slučaj kada strujno-adaptivni algoritam u silaznom režimu rada pretvarača nije aktiviran (set 3, tablica 4.4), prikazani su na slici 4.26.

Prikaz rezultata simulacije na slici 4.26 organiziran je u tri osnovna dijela. Gornji dio sadrži ključne grafove koji ilustriraju učinkovitost η , snagu (baterije) P_{bat} , i gubitke pretvarača P_g . Srednji dio fokusiran je na krivulju režima rada baterije, prikazujući podatke o naponu U_{bat} , struji I_{bat} , i stanju napunjenosti SOC , baterije. Donji dio slike povezan je sa statusom aktivnosti pojedinih grana te trenutnom temperaturom čipa relevantnih tranzistora, T_{jQ1} i T_{jQ3} . Vrijeme trajanja simulacije određeno je početnim i završnim stanjem napunjenosti baterije $20\% < SOC < 90\%$, te o odabranoj struji punjenja baterije I_{bat} .

Krivulja režima rada baterije u simulaciji obuhvaća nekoliko faza: predpunjenje, punjenje konstantnom strujom, i punjenje konstantnim naponom. Početni korak predpunjenja ključan je kada je baterija na minimalnom stanju napunjenosti ($SOC = 20\%$), što je neophodno za sigurno i efikasno punjenje. Predpunjenje pomaže u sprječavanju oštećenja baterije koja bi mogla nastati ako se pokuša napuniti duboko ispražnjena baterija [138]. Ovaj korak uključuje korištenje niže struje za postupno povećavanje SOC -a do razine kada započinje faza punjenja konstantnom strujom.

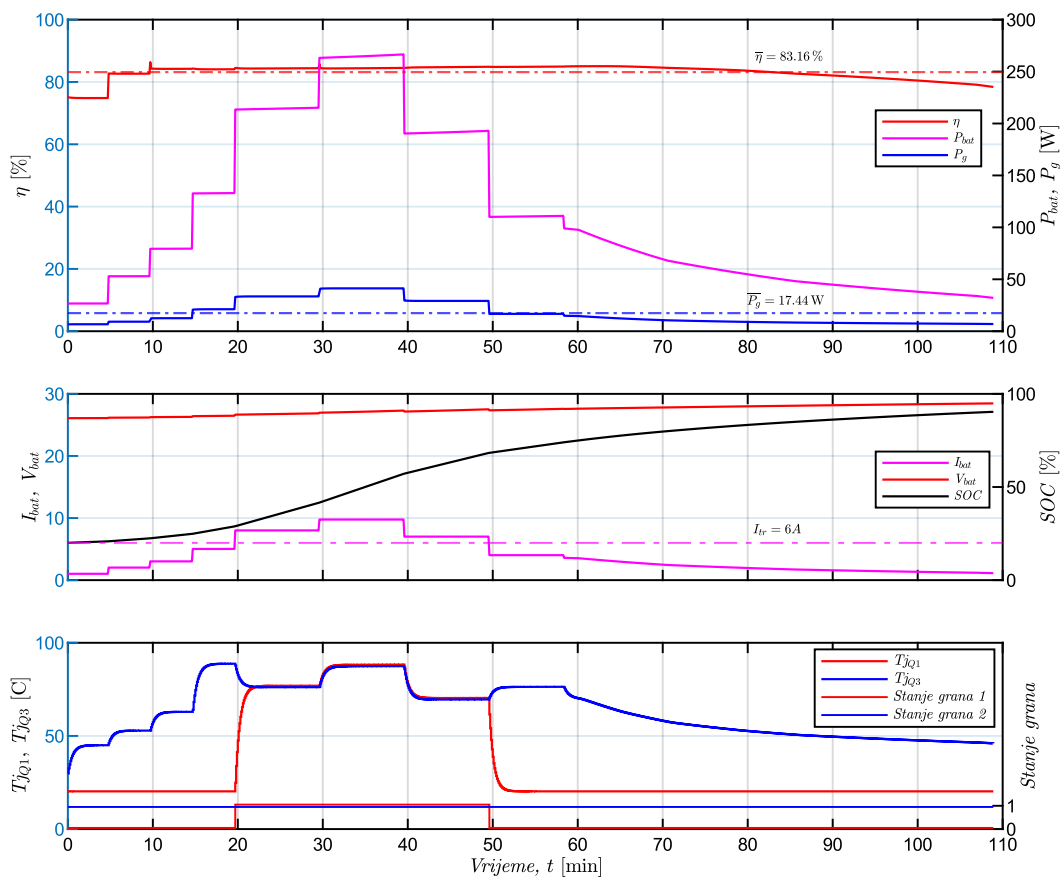
Tijekom druge faze punjenja baterije, uobičajeno je koristiti algoritme koji punjenje odrađuju konstantnom strujom. Međutim, postoje i alternativni pristupi za ovu fazu, kao što je vidljivo u primjeru provedene simulacije za set 3 i set 4 (tablica 4.4). Ovdje je primijenjen pristup punjenja višestupanjskom konstantnom strujom (engl. *Multistage Constant Current* ili *MCC*), koji omogućava dinamičnije upravljanje procesom punjenja u odnosu na standardnu metode [139].

Posljednja faza punjenja pri konstantnom naponu obično započinje kada razina napunjenosti baterije dostigne SOC između 70% i 80% [1]. U simulaciji je ova granica postavljena na $SOC = 74\%$, a odabir se temelji na snimljenim stvarnim karakteristikama punjenja baterijske ćelije (v. prilog A1).

Graf snage baterije P_{bat} prati krivulju opterećenja struje baterije I_{bat} . Važno je ovdje napomenuti da su ove dvije veličine gledano s konvencionalnog stanovišta tokova energija dvosmjernog pretvarača zapravo negativne. Međutim, za potrebe interpretacije, prikazani su moduli tih dviju veličina. Prosječna učinkovitost sustava prema zadanoj krivulji režima rada

baterije u setu 3 iznosi $\bar{\eta} = 77,69 \%$, dok prosječni gubici iznose $\bar{P}_g = 20,11 \text{ W}$. Iz stanja grana na slici 4.26 vidljivo je da su tijekom cijelog ciklusa punjenja aktivne obje grane pretvarača, što ukazuje na to da je strujno-adaptivni algoritam isključen.

U donjem prozoru, na slici 4.26 prikazane su i temperature pojedinih tranzistora grana, što omogućava uvid u toplinska ponašanja tranzistora Q_1 i Q_3 . Prije detaljne analize rezultata simulacijskih mjerenja, provedena je simulacija s aktiviranim strujno-adaptivnim algoritmom. Rezultati te simulacije, za set 4, prikazani su na slici 4.27.



Slika 4.27. Rezultati simulacije za set 4 – silazni režim rada, prema tablici 4.4

Obradeni rezultati simulacije za set 3 i set 4 prikazani su u tablici 4.5. Simulacijski rezultati s uključenim strujno-adaptivnim algoritmom pokazuju povećanje prosječne učinkovitosti s $\bar{\eta} = 77,69 \%$ na $\bar{\eta} = 83,15\%$, i smanjenje prosječnih gubitaka s $\bar{P}_g = 20,11 \text{ W}$ na $\bar{P}_g = 7,42 \text{ W}$, kako je vidljivo i prema tablici 4.5.

Prosječna učinkovitost $\bar{\eta}$ te prosječni gubici \bar{P}_g dobiveni su prema izrazu:

$$\bar{\eta} = \frac{1}{n} \sum_{i=1}^n \eta_i \quad (4-5)$$

$$\bar{P}_g = \frac{1}{n} \sum_{i=1}^n P_{gi}$$

gdje su: n – ukupan broj mjerenja u setu, η_i – i -ta mjerena učinkovitost η , P_{gi} – i -ta mjerena snaga gubitaka P_g .

Relativna postotna promjena Δ_{I-ad} za prosječnu učinkovitost $\bar{\eta}$ i prosječne gubitke \bar{P}_g za svaki od režima rada dobiveni su prema:

$$\Delta_{I-ad} [\%] = \left(\frac{M_2 - M_1}{M_1} \right) \cdot 100 \% \quad , \quad M_1 \in S_{1,3} \text{ i } M_2 \in S_{2,4} \quad (4-6)$$

gdje su: M_1, M_2 – mjerni podaci iz odgovarajućih setova, a $S_{1,3}, S_{2,4}$ – skupovi koji predstavljaju setove 1 i 3, odnosno 2 i 4.

Tablica 4.5. Obradeni rezultati mjerenja za set 1 – set 4

	$\bar{\eta}$ [%]	η_{maks} [%]	η_{min} [%]	\bar{P}_g [W]	$P_{g_{maks}}$ [W]	$P_{g_{min}}$ [W]	\bar{P}_{bat} [W]
Set 1	81,00	84,22	72,97	21,96	40,56	12,99	125,08
Set 2	83,71	85,42	82,12	20,05	40,57	8,47	
$\Delta_{I-ad(boost)}$ [%]	+3,34	+1,42	+12,54	–8,67	0,01	–34,79	–
Set 3	77,66	84,87	56,35	20,11	41,28	11,35	109,4
Set 4	83,15	85,07	74,83	17,42	41,28	6,63	
$\Delta_{I-ad(buck)}$ [%]	+7,06	+0,23	+32,78	–13,31	0,00	–41,60	–

Iz obrađenih rezultata mjerenja za uzlazni režim rada (slike 4.24 i 4.25, tablica 4.5) vidljivo je relativno povećanje prosječne učinkovitosti $\bar{\eta}$ za +3,34 %, za slučaj primijene strujno-adaptivnog algoritma (set 2). Maksimalna učinkovitost η_{maks} je povećana za +1,42 %, dok je minimalna η_{min} povećana za +12,54 %, što se posebice manifestira pri nižim opterećenjima, gdje pretvarači s uobičajenim upravljanjem (kod kojih su sve grane stalno uključene) često pokazuju smanjenu učinkovitost u ovom području rada. Maksimalni gubici $P_{g_{maks}}$ ostali su nepromijenjeni za oba seta, dok su se minimalni gubici $P_{g_{min}}$ smanjili za –34,79 %, što je rezultiralo smanjenjem prosječnih

gubitaka \bar{P}_g za $-8,67\%$. Za uzlazni režim rada, iz rezultata mjerenja može se zaključiti da je primjena strujno-adaptivnog algoritma validirana te da je njegovo korištenje povećalo učinkovitost sustava za zadanu krivulju opterećenja.

Slično tome, analizirajući rezultate mjerenja za silazni režim rada (slike 4.26 i 4.27, tablica 4.5), uočava se povećanje prosječne učinkovitosti $\bar{\eta}$ od $+7,06\%$, kada se uspoređuju setovi s uobičajenim upravljanjem (set 3) i onima gdje je primijenjen strujno-adaptivni algoritam (set 4). Ovo povećanje učinkovitosti posebno dolazi do izražaja pri nižim opterećenjima, što je u skladu s prethodno izvedenom teorijskom analizom (v. slike 3.16 i 4.20). Maksimalna učinkovitost η_{maks} je ostala gotovo nepromijenjena ($+0,23\%$), dok je minimalna učinkovitost η_{min} povećana za $+32,78\%$, dakle pri uvjetima nižih opterećenja.

Što se tiče gubitaka, maksimalni gubici $P_{g_{\text{maks}}}$ ostali su praktički nepromijenjeni, dok su minimalni gubici $P_{g_{\text{min}}}$ smanjeni za značajnih $41,60\%$, rezultirajući ukupnim smanjenjem prosječnih gubitaka \bar{P}_g za $13,31\%$. Ovo smanjenje gubitaka direktno doprinosi povećanju učinkovitosti, što je i bila osnovna teza ovog rada, čime je algoritam validiran i za silazni režim rada pretvarača.

Zaključno, promatranjem stanja uključenosti pojedinih grana pri korištenju strujno-adaptivnog algoritma (slike 4.24 i 4.26), uočljivo je da se uvijek aktivira ista grana. Ovaj pristup dugoročno može uzrokovati nejednako starenje grana pretvarača. Navedeni problem moguće je riješiti primjenom rotacije grana pretvarača u radu. Metoda upravljanja radnom temperaturom tranzistora, koja će biti predstavljena u sljedećem poglavlju, nudi rješenje za ovaj izazov.

5

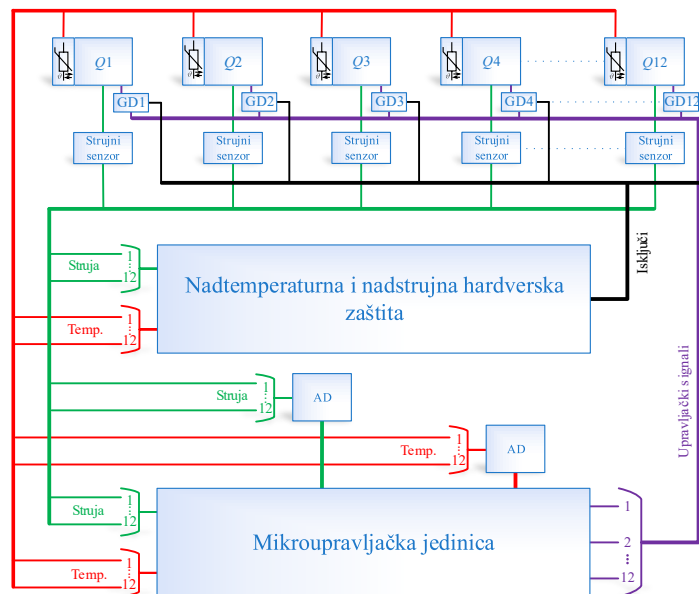
Metoda upravljanja radnom temperaturom tranzistora

Primarni cilj implementacije strujno-adaptivnog algoritma jest optimizacija učinkovitosti pretvarača putem dinamičkog uključivanja i isključivanja pojedinih grana, vođen trenutnom strujom baterije. Kako je prethodno navedeno, primjena ovog algoritma dovodi do problema nejednakog starenja komponenti pretvarača tijekom njihovog radnog vijeka. Stoga, tijekom aktivacije ovog algoritma, preporučuje se implementacija rotacije aktivnih grana u skladu s definiranim parametrima. Ovim se pristupom, koji se razlikuje od dosadašnjih rješenja, predlaže korištenje temperature kao ključne varijable za odlučivanje o aktivaciji ili deaktivaciji pojedinih grana, što će biti detaljnije objašnjeno u ovom poglavlju. Predložena metoda je usmjerena na upravljanje radnom temperaturom tranzistora kroz promjenu broja aktivnih grana pretvarača, s ciljem smanjenja prosječne radne temperature tranzistora. Takav pristup posljedično doprinosi produljenju radnog vijeka komponenti pretvarača, što je izravno povezano s temperaturom. Osim validacije algoritma, ključan zadatak ove metode je i razvoj funkcionalnog prototipa.

5.1. Prototip za razvoj metode upravljanja temperaturom tranzistora

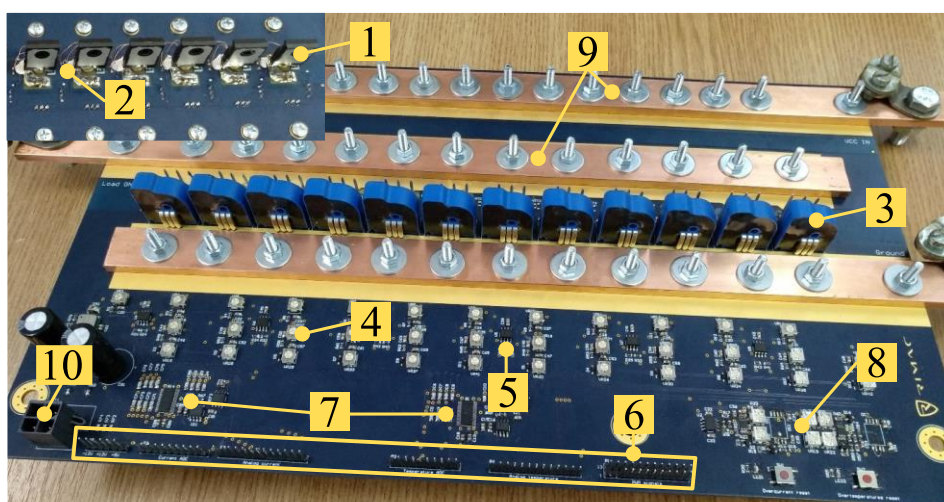
Polazna ideja za razvoj metode upravljanja temperaturom tranzistora bila je stvaranje funkcionalnog prototipa koji bi omogućio testiranje različitih algoritama vezanih za temperaturno upravljanje. U kontekstu ovog istraživanja, rad tranzistora u paralelnoj konfiguraciji može se smatrati emulacijom pojedinačnih grana unutar višegranskih istosmjernih pretvarača u

asinkronom načinu rada. Na temelju ove hipoteze, razvijen je osnovni koncept prototipa za validaciju temperaturnih algoritama. Koncept uključuje instalaciju N tranzistora koji rade u paralelnom načinu, opremljenih potrebnim sensorima struje i temperature, te odvojenim upravljačkim sklopovima za uključenje i isključenje pojedinačnih tranzistora prema zadanim algoritmima. Blokovski dijagram predloženog prototipa ilustriran je na slici 5.1.



Slika 5.1. Blokovski dijagram prototipa za razvoj metode upravljanja radnom temperaturom tranzistora

Realizirani prototip, prema blokovskoj shemi prikazanoj na slici 5.1, dan je na slici 5.2.



Slika 5.2. Realizirani prototip za razvoj metode upravljanja radnom temperaturom tranzistora

U tablici 5.1 navedene su ključne komponente razvijenog prototipa. Evo kratkog pregleda blokovske sheme prikazane na slici 5.1 i realiziranog prototipa sa slike 5.2. Na donjoj strani ploče prototipa pozicionirano je dvanaest tranzistora (odabrani su IGBT-ovi zbog projektiranja za veće snage te niže frekvencije sklapanja) – oznaka 1, slika 5.2, označenih kao $Q1 - Q12$ na blokovskoj shemi. Tranzistori su kako je vidljivo, bez hladnjaka. Svaki od ovih tranzistora opremljen je pripadajućim sensorima temperature (oznaka 2, slika 5.2), koji su na shemi identificirani kao $\theta 1 - \theta 12$. Za svaki IGBT integrirani su strujni senzori, prikazani na blokovskoj shemi (oznaka 3, slika 5.2).

Tablica 5.1. Ključne komponente prototipa za razvoj metode upravljanja radnom temperaturom tranzistora





R. br.	Vrsta komponente	Tip komponente i opis	Broj komada
1	Otpornici	SMD0805 1 %; 1/8 W – 1/2 W; 24 Ω – 10 k Ω	67
2	Kondenzatori	SMD0805; 16 V; 150 pF – 47 μ F Elektrolitski radijalni; 25 V, 220 μ F	88 2
3	Potenciometri	Više-okretni trimer; 1/4 W; 5 mm; 10 k Ω	42
4	Diode	1N4148WS; 100 V, 150 mA LED SMD0805	12 2
5	Operacijska pojačala	TI OPA191ID SOIC-8 TI LM8262 MSOP-8 OPA192ID SOIC-8	1 2 2
6	Tranzistori	Fairchild SGH80N60UF TO-247; 600 V, 40 A [140] ON Semi BSS138 N-MOSFET TO-236; 50 V; 0,22 A	12 4
7	Senzori	Strujni senzor LTS-25-NP; 25At NTC termistor Cantherm MF58; 100 k Ω [141]	12 12
		Pretvarač MURATA MYLSM00502ERPL; 5 V, 2,5 A	1
		AD pretvornik TI ADS7957	2
8	Integrirani krugovi	Optoizolator Avago ACPL-C87AT-000E Referenca napona TI REF5025IDR; 2,5 V Pojačalo signala TI UCC27524AD	2 2 6

Senzori unutar prototipa opremljeni su kalibracijskim krugovima (oznaka 4, slika 5.2) za precizno ugađanje. Pojačala napona (oznaka 5, slika 5.2), označena na shemi kao GD1 – GD12, omogućuju komunikaciju između mikroupravljačke jedinice *Arduino DUE* i svakog IGBT-a, primajući upravljačke signale putem ulazno-izlaznih pinova (oznaka 6, slika 5.2). Analogno-digitalni pretvornici, kako je navedeno u opisu blokovske sheme, integrirani su u prototip (oznaka 7, slika 5.2) i podržavaju sustave bez integriranih analognih ulaza, poput FPGA sustava [142]. Nadstrujna i nadtemperaturna zaštita, prikazana na slici 5.1, implementirana je u prototipu (oznaka

8, slika 5.2) kako bi osigurala automatska isključenja kada parametri struje ili temperature premašuju zadane granice. Opterećenje IGBT-ova ostvaruje se putem bakrenih šina (oznaka 9, slika 5.2), koje su povezane s vanjskim opterećenjem predstavljenim kao istosmjerni izvor konstantne struje.

Kompletna elektronika prototipa napajana je iz vanjskog pomoćnog izvora napona od +12 V (oznaka 10, slika 5.2). Precizno prikupljanje podataka o temperaturi ključno je za razvoj metode upravljanja radnom temperaturom tranzistora, pri čemu izbor senzora ima važnu ulogu. Ovaj izbor senzora je direktno povezan s tipom kućišta tranzistora, jer kućište ne samo da utječe na toplinsku disipaciju, već i na mogućnosti za integraciju senzora temperature. Iako slika 5.2 prikazuje završeni prototip s diskretnim IGBT jedinicama u TO-247 kućištu, važno je uzeti u obzir ključne razloge za taj izbor. Tablica 5.2 pruža pregled dostupnih vrsta kućišta tranzistora na tržištu, uključujući njihove osnovne konstrukcijske karakteristike i reprezentativne primjere.

Tablica 5.2. Dostupne vrste kućišta tranzistora s reprezentativnim primjercima

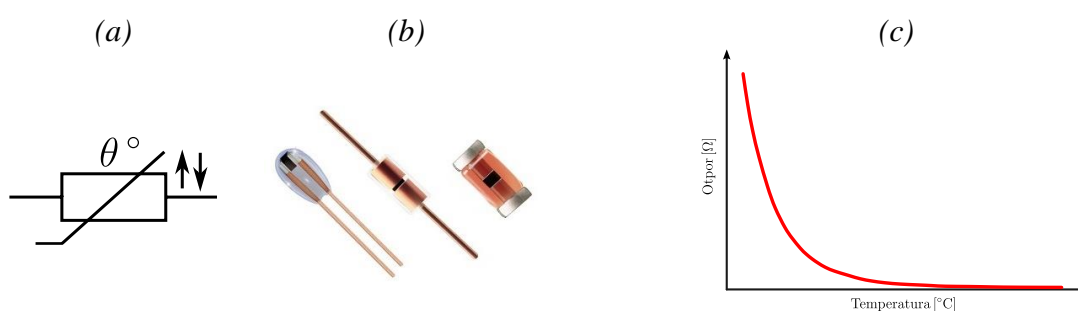
Vrsta kućišta (<i>engl. nazivi</i>)	THT <i>Through Hole</i>	SMD <i>Surface Mount</i>	Power <i>Module</i>	IC Package
Primjer kućišta	TO-247	TO-263	Modul	SOIC
Reprezentativni primjerak	Infineon IGW08T120	Infineon IKB40N65EH5	Infineon FS50R12W2T7BPSA1	Infineon IRF7425TRPBF
Ilustracija reprezentativnog primjerka				
Cijena (Mouser, 10.3.2024.)	3,27 Eur	4,15 Eur	53,1 Eur	1,41 Eur

U energetske pretvaračima, diskretni tranzistori su dostupni u oblicima THT (*engl. Through Hole Technology*) i SMD (*engl. Surface Mount Device*), te se proizvode u različitim vrstama kućišta, među kojima su dva najčešća tipa navedena u tablici 5.2. Ova kućišta, uključujući one tipa SOIC (*engl. Small Outline Integrated Circuit*), tipično ne uključuju integrirane senzore temperature. Integrirani temperaturni senzori gotovo su isključivo prisutni u specijaliziranim tranzistorskim paketima (*engl. Power Module*), kao što su serije *Infineon EasyPACK™* ili *Infineon EconoPACK™* [143]. Također je važno naglasiti da su u tim modulima temperaturni senzori smješteni u neposrednoj blizini PN spoja tranzistorskog čipa, što omogućava veću osjetljivost, brži odziv i niži temperaturni otpor između čipa i senzora, u usporedbi s eksternim sensorima.

Prilikom izrade prototipa, izbor diskretnih IGBT tranzistora u TO-247 kućištu bio je primarno vođen cijenom i jednostavnošću integracije temperaturnog senzora. Kako autor rada [144] ističe,

postoje dvije osnovne kategorije metoda za određivanje temperature poluvodičkih komponenti: estimacijske i egzaktne metode. U ovom radu, odabrana je egzaktna metoda, korištenjem temperaturnog senzora zbog njene široke primjenjivosti na različite vrste tranzistora, neovisno o njihovoj snazi ili tipu. Ovakav pristup, nakon kalibracije senzora, omogućuje precizno i pouzdano mjerenje temperature tranzistora. Nasuprot tome, estimacijske metode ne zahtjevaju fizički kontakt s tranzistorom te mogu biti korisne u specifičnim aplikacijama, no često imaju ograničenja u točnosti i primjenjivosti na isključivo sustave za koje su specifično dizajnirane. Svakako, jedan od budućih pravaca istraživanja u ovom području obuhvaća usporedbu egzaktnih i estimacijskih metoda za mjerenje temperature tranzistora tijekom primjene algoritama za upravljanje radnom temperaturom tranzistora.

Integracija temperaturnih senzora na kućišta tranzistora tipa TO-247 može se izvesti na poledini kućišta, ili na srednjoj nožici tranzistora. U ovom istraživanju, za mjerenje temperature odabrani su temperaturni senzori poznati kao termistori, zbog njihove visoke preciznosti, povoljne cijene i široke dostupnosti, kako je navedeno u inženjerskom priručniku [145]. Termistori, otpornici čija se vrijednost otpora mijenja s promjenom temperature, klasificiraju se kao PTC (engl. *Positive Temperature Coefficient*) termistori, čiji otpor raste s povećanjem temperature, i NTC (engl. *Negative Temperature Coefficient*) termistori, čiji otpor smanjuje s porastom temperature. Izbor temperaturnog senzora za prototip je NTC termistor, odabran zbog ranije navedenih prednosti. Simbol, ilustracija izgleda kućišta, i tipična karakteristika NTC termistora, prikazani su na slici 5.3.



Slika 5.3. Simbol (a) ilustracija kućišta (b) i tipična karakteristika (c) NTC termistora

Izazov implementacije NTC termistora za precizno mjerenje temperature tranzistora leži u njihovoj nelinearnosti. Tipična karakteristika koja ilustrira ovu nelinearnost NTC termistora prikazana je na slici 5.3c. Precizno razumijevanje ove karakteristike ključno je za osiguravanje točnosti mjerenja temperature tranzistora. Unatoč brojnim prednostima, visoku preciznost termistora treba uzeti s oprezom upravo zbog njihove inherentne nelinearnosti. Ova nelinearnost

zahtjeva primjenu posebnih analognih sklopova te dodatnih metoda ili algoritama za linearizaciju, što omogućava preciznu pretvorbu vrijednosti otpora u temperature. Kalibracija predstavlja još jedan izazov; preciznost termistora može varirati, a proces kalibracije može biti zahtjevan. Tijekom vremena, promjene u temperaturnim ciklusima tijekom rada mogu utjecati na otpor termistora, što se odražava na mjernu točnost. Nadalje, kada se termistor koristi u aktivnom električnom krugu, prolazak struje kroz njega može dovesti do njegovog zagrijavanja, što dodatno komplicira točnost mjerenja i proces kalibracije [146]. Za izradu eksperimentalnog prototipa za mjerenje temperature tranzistora odabran je 100 k Ω NTC termistor *Cantherm MF58*, smješten u aksijalnom kućištu enkapsuliranom u staklenu diodnu sondu [141]. Analogni sklop za linearizaciju, kao i sama implementacija temperaturnog senzora u upravljački dio prototipa, predstavljeni su u idućem potpoglavlju.

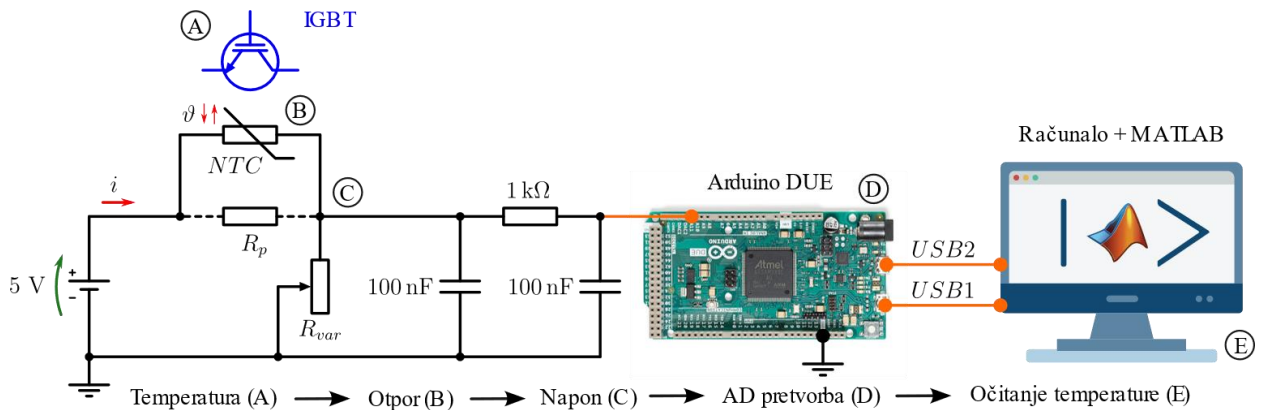
5.2. Upravljački dio prototipa

Kao što je ranije spomenuto, za mikroupravljačku jedinicu odabran je *Arduino DUE*, koji ima ograničenje na broj analognih ulaza senzora – maksimalno 12. Stoga, u ovom kontekstu, moguće je koristiti do šest tranzistora istovremeno. S obzirom na to da se razvojna metoda fokusira na implementaciju pretvarača s dvije grane, ovaj kapacitet zadovoljava potrebe istraživanja, koristeći ukupno četiri analognih ulaza. Glavni izazovi u realizaciji prototipa primarno su povezani s metodologijom mjerenja temperature. Nakon odabira odgovarajućeg senzora temperature, sljedeći koraci obuhvaćaju njegovu kalibraciju te interpretaciju prikupljenih podataka.

5.2.1. Implementacija metode mjerenja temperature tranzistora

Implementacija metode mjerenja temperature tranzistora ne uključuje samo pažljivo postavljanje temperaturnih senzora na tranzistor, već također i postupke linearizacije, digitalizacije i aproksimacije karakteristika termistora. Ovi koraci su ključni za dobivanje preciznih temperaturnih očitavanja iz termistora. Shematski prikaz implementacije NTC termistora, koji ilustrira sve ključne komponente u procesu mjerenja temperature, predstavljen je na slici 5.4. Ovdje je ilustrirano pet ključnih koraka u procesu dobivanja konačnog očitavanja temperature, označenih od A do E. IGBT generira toplinu koja se prenosi na kolektorsku nožicu, a time i na leđa tranzistora, dizajnirana za odvođenje topline. Na taj dio je spojen NTC termistor, koji temperaturu (A) pretvara u promjenu otpora (B). Sklop za linearizaciju zatim pretvara promjenu

otpora u napon (C), koji se kao analogni signal šalje preko filtra na analogni ulaz mikroupravljača, gdje se vrši digitalizacija signala (D). Korištenjem računalnog programa MATLAB (E), mjerni podaci se obrađuju i ispisuju mjerene temperature.



Slika 5.4. Načelna shema implementacije NTC termistora u prototip

Osim samog algoritma upravljanja, ključni aspekti procesa, kao što su linearizacija i digitalizacija signala, igraju izuzetno važnu ulogu u prikupljanju i obradi podataka o temperaturi, te stoga zahtjevaju detaljnu elaboraciju. Način prikupljanja i obrade podataka o temperaturi izuzetno je važan, stoga je nužno detaljnije objasniti ključne aspekte ovog procesa, posebice linearizaciju i digitalizaciju signala.

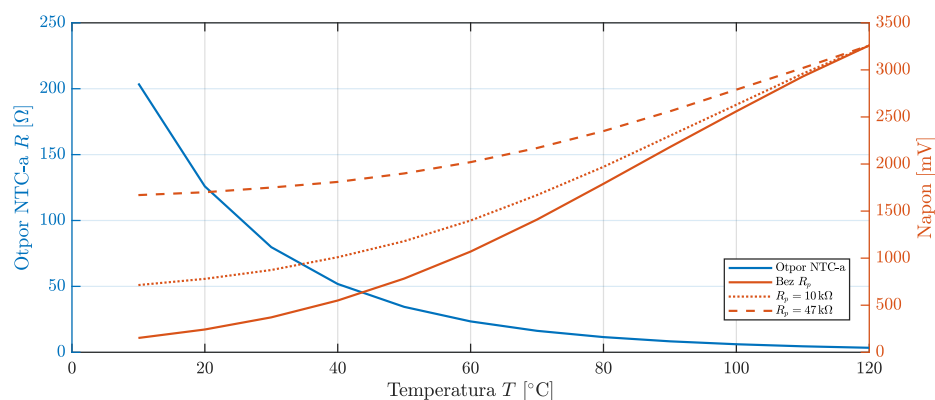
Linearizacija karakteristike termistora

Metode linearizacije su ključne pri korištenju termistora, jer pojednostavljaju očitavanje podataka s ovih senzora, s obzirom na to da je odnos između temperature i otpora termistora inherentno nelinearan (v. sliku 5.4). Ovim metodama, transformiraju se nelinearni odnos otpora i temperature u linearni, što olakšava daljnju obradu signala. Metode linearizacije mogu se podijeliti u tri glavne kategorije: digitalne, analogne i mješovite.

Digitalna linearizacija koristi se unutar mikroupravljača ili drugih digitalnih sustava kako bi se prilagodile karakteristike termistora. Ova metoda primjenjuje se nakon što analogni signal prođe kroz AD pretvornik, koristeći napon kao ulaznu varijablu. Proces uključuje filtriranje signala i primjenu algoritama za linearizaciju, uključujući upotrebu matematičkih modela poput *Steinhart-Hart* (S-H) i *β -modela* karakteristike termistora, LUT preglednu tablicu, ili pak naprednih algoritama strojnog učenja, koji doprinose preciznijem i pouzdanijem očitavanju temperature. Iz tog razloga, za provedbu digitalne linearizacije neophodan je mikroupravljač ili drugi uređaj za digitalnu obradu signala. S druge strane, analogne metode linearizacije oslanjaju

se na upotrebu aktivnih i/ili pasivnih elektroničkih komponenata. Ove metode uključuju uporabu različitih aktivnih krugova, naponskih djelitelja, operacijskih pojačala i *Wheatstone*-ovih mostova za pretvorbu otpora u napon, čime se formira analogni sklop za linearizaciju. Prednost analogne linearizacije leži u tome što ne zahtjeva dodatnu digitalnu obradu signala, omogućujući time brže i jednostavnije integriranje u različite aplikacije. Konačno, mješovita metoda linearizacije kombinira elemente i analogne i digitalne linearizacije. Tijekom procesa AD pretvorbe, koristi se nelinearni AD pretvornik čija je prijenosna funkcija inverzna karakteristici termistora. Ovaj pristup omogućava simultanu linearizaciju termistorskog signala i njegovu AD pretvorbu, što efikasno pojednostavljuje obradu signala i povećava preciznost mjerenja. Ova metoda je posebno korisna u aplikacijama gdje je potrebna visoka točnost uz minimalno kašnjenje signala.

Za razvoj prototipa iskoristila se kombinacija analogne metode linearizacije i digitalne obrade signala, što je rezultiralo formiranjem hibridne metode linearizacije. Prvi korak u razvoju sustava za mjerenje temperature IGBT-a na prototipu bio je dizajniranje sklopa za linearizaciju, konkretno naponskog dijelila, kako je ilustrirano na slici 5.4. Taj sklop predstavlja jednostavan, ekonomičan i uobičajen pristup u analognoj linearizaciji [147]. Sklop za linearizaciju sastoji se od naponskog dijelila, napajanog stabiliziranim izvorom napona od +5 V. U sklopu su termistor označen s NTC i varijabilni otpor, označen s R_{var} , koji omogućuje fino ugađanje izlaznog napona. Dodatni sklopovi poput izlaznog RC filtra s kondenzatorima od 100 nF i otpornikom od 1 k Ω doprinose kvaliteti signala. U modelu je uključena i opcija dodavanja paralelnog otpornika R_p , koji služi za poboljšanje linearnosti u određenom temperaturnom rasponu. Simulacija sklopa za linearizaciju provedena je koristeći programski paket *NI Multisim 14.3* [148], a grafički prikaz rezultata simulacije prikazan je na slici 5.5.



Slika 5.5. Simulirana U-T karakteristika termistora analogne linearizacije za nekoliko različitih konfiguracija

Rezultati simulacije prikazani na slici 5.5 ilustriraju kako promjene konfiguracija, s paralelnim otpornikom R_p ili bez njega, utječu na izlazni napon. Konfiguracija bez R_p omogućava najširi dinamički raspon napona, no s manje linearnom $U - T$ karakteristikom. Smanjenje otpornosti R_p rezultira poboljšanom linearnošću, ali istovremeno dovodi do smanjenja dinamičkog raspona. Na primjer, s R_p postavljenim na 43 k Ω i 10 k Ω , primijećeno je značajno poboljšanje linearnosti uz istodobno smanjenje dinamičkog raspona napona, što potvrđuje i izvor [149].

Za izradu analognog sklopa linearizacije eksperimentalnog prototipa odabrana je konfiguracija bez paralelnog otpornika R_p . Ova odluka je utemeljena na dostupnim tehničkim specifikacijama termistora, koje uključuju i $R - T$ parove, eliminirajući tako potrebu za dodatnom analognom linearizacijom. Upotreba dodatnog otpornika R_p bi u ovom slučaju umanjila dinamički raspon, povećala osjetljivost i smanjila preciznost sklopa, s potencijalnim porastom efekta samozagrijavanja zbog nižeg ukupnog otpora. Samozagrijavanje termistora, koje se može pojačati većim naponima napajanja, minimizirano je korištenjem nižih napona, u skladu s dizajnom sklopa. Ovaj fenomen, karakteriziran generiranjem topline kroz termistor zbog prolazne struje, dovodi do nesklada između stvarne temperature termistora i temperature koju on treba detektirati [150]. Odabir termistora s otporom od 100 k Ω bio je također vođen ciljem minimizacije efekta samozagrijavanja, jer veći otpor pod istim naponom izvora rezultira nižom strujom, čime se dodatno smanjuje toplinska disipacija unutar termistora.

Nakon što je razvijen sklop za linearizaciju, sljedeći korak je digitalna obrada signala s ciljem pretvorbe naponskog signala u temperaturna očitavanja.

Digitalna obrada mjerenog signala temperature

Izlazni signali iz analognog sklopa za linearizaciju dovode se na analogne ulaze mikroupravljača *Arduino DUE*, kako je ilustrirano na slici 5.4. U ovoj fazi procesa, analogni naponski signali se digitaliziraju pomoću integriranih AD pretvornika mikroupravljača. Postavljanjem naponske razine osigurano je da maksimalni analogni napon za najvišu zabilježenu temperaturu od 120 °C ne premašuje 3,3 V, čime se izbjegava potencijalno oštećenje mikroupravljača. U upravljačkom sustavu prototipa, mikroupravljač se primarno koristi za generiranje upravljačkih impulsa za tranzistore, te za prikupljanje informacija o strujnim i naponskim veličinama s eksperimentalnog prototipa, bez primjene dodatnih digitalnih metoda linearizacije.

Mikroupravljač komunicira s računalom, na kojem je instaliran programski paket MATLAB, putem USB veze u stvarnom vremenu. Ovo je omogućeno zahvaljujući specifičnim

karakteristikama mikrokontrolera *Arduino DUE*, koji posjeduje dodatni *Native USB* izvod, razlikujući se time od sličnih razvojnih platformi [151].

Nakon uspješne digitalizacije i prikupljanja izlaznih signala iz analognog sklopa za linearizaciju pomoću mikroupravljača *Arduino DUE* (slika 5.4), fokus se pomjera na digitalnu obradu prikupljenih signala kako bi se precizno odredile temperature. Ključnu ulogu u ovom procesu igraju matematički modeli termistora, koji omogućavaju preciznu aproksimaciju $R - T$ (otpornost-temperatura) karakteristika. Kako bi se osigurala najveća moguća točnost, koriste se različiti modeli aproksimacije, koje autori u [152] rangiraju od najpreciznijih do onih s manjom preciznošću:

- a) model Steinhart-Hart,
- b) model baziran na β parametru,
- c) model linearne aproksimacije.

Svaki od navedenih modela posjeduje specifične prednosti i ograničenja, te se u praksi bira model primjeren konkretnoj aplikaciji i kontekstu primjene. Steinhart-Hart model (S-H model) najprecizniji je za opis $R - T$ karakteristika termistora, ključan za aplikacije koje zahtjevaju visoku preciznost. Implementacija ovog modela zahtjeva podatkovne tablice proizvođača s minimalno tri poznata $R - T$ para, i primjenjiv je u širokom temperaturnom rasponu. S-H model, obilježen složenom formom s logaritamskim i kubnim funkcijama, postavlja visoke zahtjeve na računalne resurse za aplikacije u stvarnom vremenu i nije prikladan za slabije digitalne sustave. Temperaturna karakteristika S-H modela dana je izrazom:

$$\frac{1}{T} = A + B \ln(R) + C (\ln(R))^3 \quad (5-1)$$

gdje su: T – temperatura u [K], R – otpor u [Ω], a A , B i C – S-H parametri ili koeficijenti.

Beta (β) parametar model (u daljnjem tekstu β model) predstavlja pojednostavljen pristup određivanju $R - T$ karakteristika termistora u odnosu na S-H model, uklanjajući složenost kroz eliminaciju kubnog člana. Ova modifikacija čini β model primjerenijim za ugradnju u mikroupravljačke sustave, smanjujući potrebu za računalnim resursima. Model je definiran jedinstvenim β parametrom, standardno pruženim od strane proizvođača, što olakšava njegovu primjenu u praksi. Matematički, β model opisan je izrazom:

$$\frac{1}{T} = \frac{1}{T_{\text{ref}}} + \frac{1}{\beta} \cdot \ln\left(\frac{R}{R_{\text{ref}}}\right) \quad ; \quad R = R_{\text{ref}} \cdot e^{\left[\beta \cdot \left(\frac{1}{T} - \frac{1}{T_{\text{ref}}}\right)\right]} \quad (5-2)$$

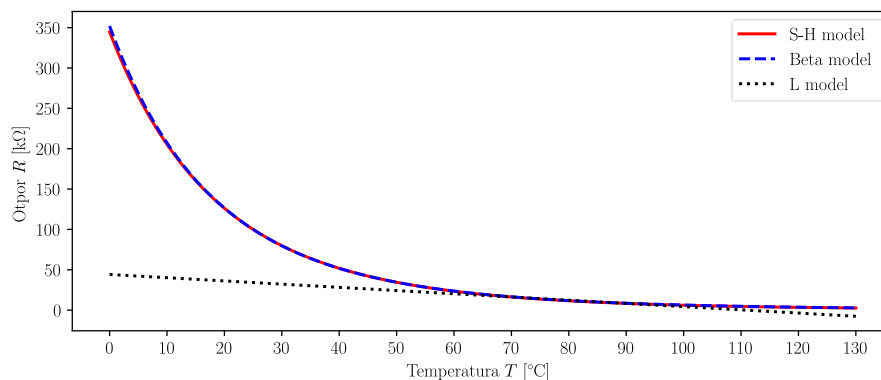
gdje su: T – tražena temperatura termistora u [K], T_{ref} – referentna temperatura u [K], β – beta parametar termistora, R – otpor termistora na traženoj temperaturi T u [Ω], R_{ref} – otpor termistora pri T_{ref} u [Ω].

Linearna aproksimacija ili L model koristi se za opisivanje $R - T$ karakteristika termistora kroz jednostavnu linearnu jednadžbu, primjenjiva u ograničenim temperaturnim rasponima, tipično unutar 10 °C do 20 °C. Ovaj pristup zahtjeva minimalno dva poznata $R - T$ para za točnost, čineći L model pogodnim za situacije gdje su zahtjevi za preciznošću manje strogi, ali je potrebna jednostavnost implementacije. L model dan je izrazom:

$$R_{(T)} = R_{\text{ref}} + \alpha \cdot (T - T_{\text{ref}}) \quad (5-3)$$

gdje su: $R_{(T)}$ – otpor termistora na željenoj temperaturi T u [Ω], R_{ref} – otpor termistora pri referentnoj (početnoj) temperaturi u [Ω], α – temperaturni koeficijent otpora $\Delta R/\Delta T$ (promjena otpora za promjenu temperature od 1 K) u [Ω/K], T – željena temperatura u [K], T_{ref} – referentna temperatura (pri R_1) u [Ω].

U programskom jeziku *Python* simulirane su aproksimacije $R - T$ karakteristika sva tri modela što je prikazano na slici 5.6, a kao ulazni podaci, korištene su podatkovne tablice *Cantherm MF-58* termistora ugrađenog u prototip [141].



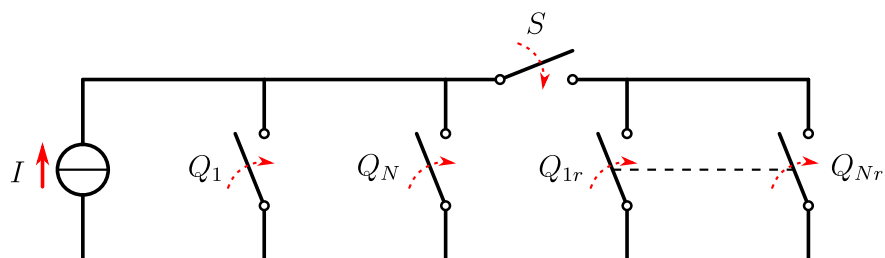
Slika 5.6. Usporedba matematičkih modela aproksimacije karakteristike termistora

Iz slike 5.6, očito je da postoji blago odstupanje između S-H modela i β modela, koje je najizraženije pri niskim temperaturama. No, na višim temperaturama, S-H model i β model se

gotovo potpuno podudaraju, što je područje od posebnog interesa prilikom mjerenja temperature tranzistora. L model aproksimira krivulju između dvije točke, pri 40 °C i 60 °C, i izvan ovog raspona nije pouzdan. Važno je istaknuti da preciznost obiju karakteristika ovisi o odabiru $R - T$ parova iz podatkovnih tablica unutar relevantnog temperaturnog raspona. S obzirom na to da proizvođač termistora [141] pruža $R - T$ parove na svakih 5 °C, karakteristike za temperature između tih točaka interpolirat će se korištenjem S-H modela unutar programskog kôda u MATLAB-u.

5.2.2. Algoritam upravljanja

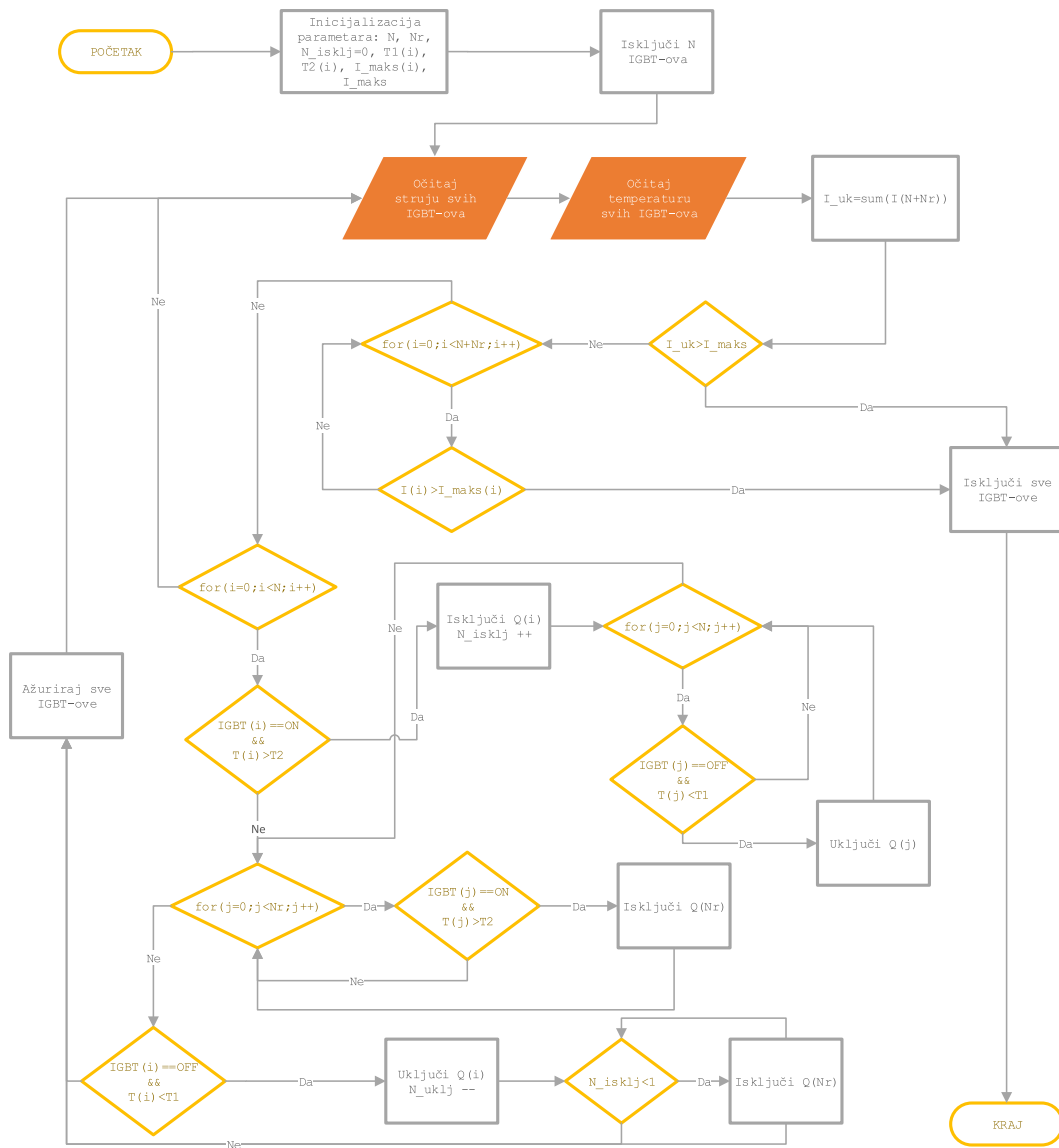
U kontekstu dinamičkih električnih i toplinskih karakteristika, toplinske vremenske konstante tranzistora, koje uključuju vremena zagrijavanja i hlađenja, znatno premašuju električne karakteristike promjena struja i napona (ovo će biti detaljnije elaborirano kasnije u radu). Kao rezultat, razvoj metode upravljanja radnom temperaturom tranzistora započinje s osnovnim pristupom koji emulira rad višegranskog pretvarača kroz paralelni rad tranzistora u načinu rada kontinuiranog vođenja (engl. *Conduction mode*). Važno je istaknuti da kontinuirano vođenje IGBT-a predstavlja najnepovoljniji scenarij za tranzistor u pogledu toplinskih radnih uvjeta, što potvrđuju i specifikacije bilo kojeg proizvođača tranzistora [140]. Stoga, u inicijalnom pristupu upravljanja radnom temperaturom tranzistora, korištena je logika upravljanja zasnovana na modelu glavnog i redundantnog tranzistora (engl. *Master/Slave*), pri čemu tranzistori $Q_1 - Q_N$ preuzimaju ulogu glavnih, dok su $Q_{1r} - Q_{Nr}$ tranzistori angažiran kao redundantni, v. sliku 5.7. Ova metoda upravljanja osigurava da redundantni tranzistori preuzmu ulogu glavnih tranzistora preko sklopke S , u slučaju kada glavni tranzistori dostignu određeni temperaturni uvjet.



Slika 5.7. Načelna shema NNr algoritma

U načelnoj shemi algoritma na slici 5.7, postoji N glavnih tranzistora i Nr redundantnih tranzistora. Broj ovih tranzistora odabire se na temelju broja aktivnih tranzistora na prototipu. Za slučaj emulacije pretvarača s dvije grane za jedan režim rada (uzlazni ili silazni), to znači dva

tranzistora: jedan glavni i jedan redundantni. Dijagram toka NNr algoritma detaljno je prikazan na slici 5.8, a kratki opis algoritma slijedi.



Slika 5.8. Dijagram toka NNr algoritma

Na početku procesa, inicijaliziraju se ključni parametri sustava, među kojima su najvažniji minimalna i maksimalna temperatura, $T_{min}(i)$ i $T_{max}(i)$. Ovi parametri označavaju temperaturu uključivanja i temperaturu isključivanja za svaki i -ti tranzistor. Nakon što se izvrši provjera svih zaštitnih funkcija, uključujući provjeru maksimalnih dozvoljenih struja i temperatura, aktivira se određeni broj N glavnih tranzistora. Ako temperatura bilo kojeg od trenutno aktivnih tranzistora dosegne svoj zadani maksimum $T_{max}(i)$, taj se i -ti tranzistor isključuje (ovaj tranzistor ujedno predstavlja onaj s trenutno najvišom temperaturom među aktivnim tranzistorima) i aktivira se

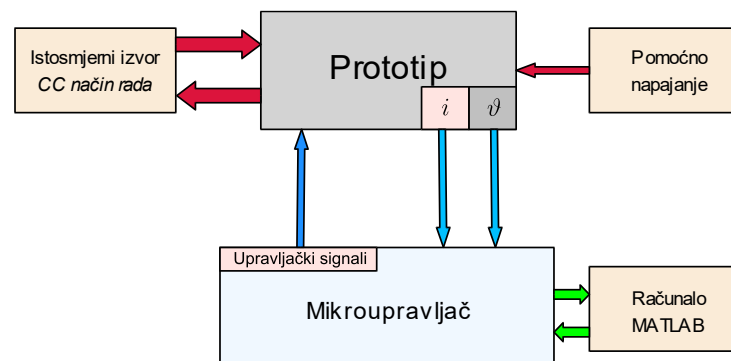
predviđeni broj Nr redundantnih tranzistora. Kada se temperatura prethodno isključenog i -tog tranzistora spusti na ' $T_{min}(i)$ ', on se ponovno uključuje, dok se u isto vrijeme isključuju predviđeni Nr tranzistori. Time je završen jedan ciklus izmjene rada tranzistora, nakon čega se proces kontinuirano ponavlja.

Ovaj, na prvi pogled jednostavni algoritam, omogućava odmor jednog skupa N tranzistora dok drugi skup Nr tranzistora preuzima aktivnu ulogu, i obratno, optimizirajući tako ravnomjernije raspoređivanje opterećenja tokom rada. Dijagram toka algoritma sa slike 5.8 realiziran je kao C programski kôd u Arduino sučelju, u kojemu se ujedno i biraju svi parametri vezani za konkretni algoritam, dijagramu toka (slika 5.8).

Originalni C i MATLAB kôdovi, koji su korišteni u ovom eksperimentalnom postavu, dostupni su putem javne poveznice na repozitoriju [142]. Ovi kôdovi su objavljeni kao dio autorskog znanstvenog rada iz područja predložene metode [10]. Nakon programiranja mikroupravljača i razvoja MATLAB programskog kôda, slijedi validacija predložene metode.

5.3. Validacija metode upravljanja radnom temperaturom tranzistora

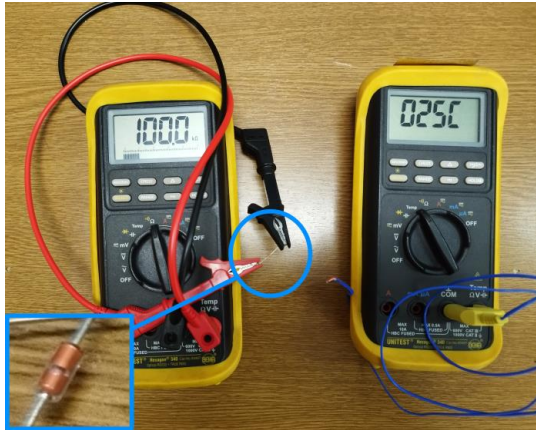
Blokovska shema osmišljenog eksperimentalnog postava za validaciju predložene metode upravljanja radnom temperaturom tranzistora prikazana je na slici 5.9.



Slika 5.9. Blokovska shema eksperimentalnog postava za razvoj metode upravljanja temperaturom tranzistora.

Sljedeći razmatranje predložene metode upravljanja radnom temperaturom tranzistora, ključan segment eksperimentalne validacije je točnost očitavanja temperature. Precizna kalibracija i pouzdano očitavanje temperature zahtijevaju dva osnovna uvjeta: prvo, korištenje preciznog i baždarenog referentnog uređaja za mjerenje temperature, i drugo, idealne uvjete okoline za

kalibraciju predstavljeni u [153]. Optimalni uvjeti za kalibraciju osigurani su korištenjem klimatizacijskim sustava u laboratoriju postavljajući temperaturu prostorije što bliže 25 °C. U eksperimentalnom postavu korišten je multimetar *Beha-Amprobe Unitest Hexagon 340* s termoparom K-tipa, kao jedina dostupna referentna opcija mjerenja temperature tranzistora, slika 5.10.



Slika 5.10. Izbor odgovarajućih termistora preko očitavanja otpora u optimalnim laboratorijskim uvjetima s Beha-Amprobe Unitest Hexagon 340 multimetrom

Tolerancija mjerenja temperature ovog multimetra dana od strane proizvođača je $\pm(0,3\% + 3d)$ uz rezoluciju očitavanja od 1 °C [154]. Očitani otpor idealnog termistora, prema specifikacijama proizvođača [141], trebao bi biti 100 k Ω na temperaturi od 25 °C, slika 5.10. Međutim, s obzirom na raspon dostupnih termistora u vrijeme izrade eksperimentalnog prototipa, izbor je pao na one čija je mjerena vrijednost otpora najpreciznije odgovarala navedenoj vrijednosti, krećući se u rasponu od približno 99 k Ω do 101 k Ω . Takva varijacija je unutar proizvođački definirane tolerancije od 1 % [141].

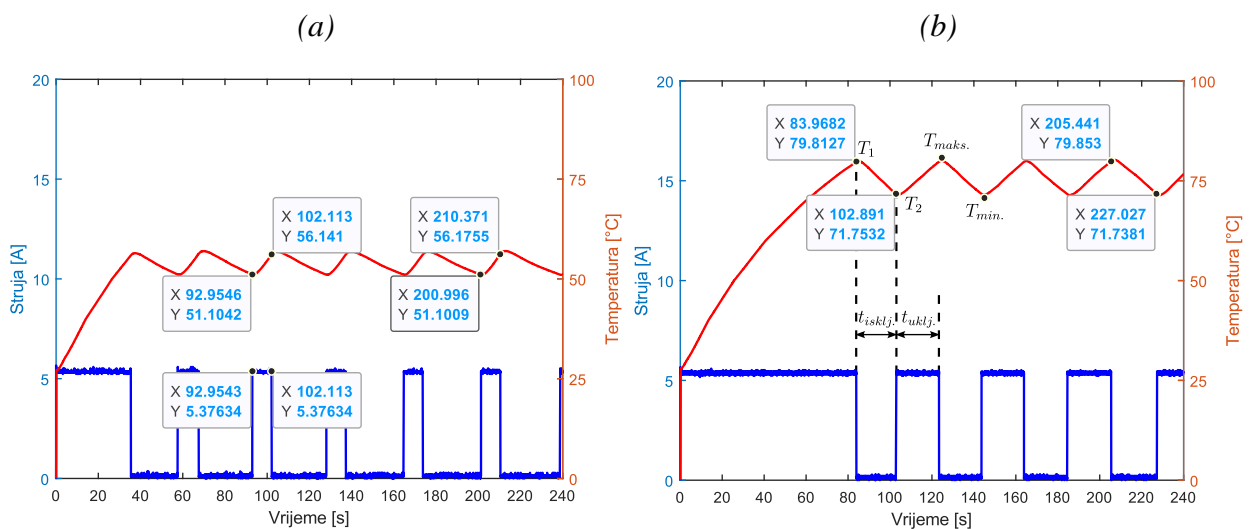
Korištenjem *online* kalkulatora [155], utvrđeno je da otpor od 99 k Ω rezultira očitanjem temperature od 24,7753 °C, dok otpor od 101 k Ω odgovara temperaturi od 25,2173 °C, čime se postiže maksimalna apsolutna pogreška od $\approx 0,5$ °C, u skladu s S-H modelom termistora. Uzimajući u obzir navedene tolerancije, kao i ostala moguća odstupanja uključujući greške mjernih instrumenata, nepreciznosti pri kalibraciji u laboratorijskim uvjetima, razlike u pozicioniranju termopara i termistora, i slično, maksimalna predviđena pogreška u mjerenju temperature između očitavanja s prototipa i referentnog multimetra ne bi trebala premašiti nekoliko stupnjeva Celzija. Očekuje se da će predstojeća mjerenja potvrditi ovu hipotezu.

Eksperimentalni postav, čija je blokovska shema predstavljena na slici 5.9, prikazan je i u praktičnoj primjeni na slici 5.11.



Slika 5.11. Eksperimentalni postav za validaciju metode upravljanja radnom temperaturom tranzistora

Prije samog početka validacije algoritma, ključno je utvrditi točnost mjerenja temperature. Nakon postavljanja željenih parametara, pokrenut je algoritam na mikrokontroleru s konfiguracijom jednog glavnog tranzistora ($N = 1$) i bez redundantnih ($Nr = 0$). Tijekom ciklusa isključivanja i ponovnog uključivanja tranzistora, očitavane su vrijednosti temperature putem multimetra. Ovaj proces mjerenja ponavljao se više puta dok mikroupravljač nije završio s provedbom algoritma, pri čemu su svi podaci zabilježeni u stvarnom vremenu i spremljeni u MATLAB za detaljnu analizu. Na slici 5.12 prikazan je proces obrade mjernih rezultata u MATLAB-u, uključujući metodu označavanja ključnih parametara na grafovima kroz dva reprezentativna seta mjerenja, što je dodatno elaborirano u tablici 5.3.



Slika 5.12. Dva seta mjerenja za utvrđivanje točnosti očitavanja temperature s prototipa

Aktivacija tranzistora prototipa odvija se u trenutku koji odgovara temperaturi T_1 , što je vidljivo iz grafa struje, kao i trenutak deaktivacije pri temperaturi T_2 . Međutim, kako otkriva slika 5.12, ove točke ne predstavljaju vršne temperature, koje su označene kao $T_{min.}$ i $T_{maks.}$. Ova pojava, gdje temperatura tranzistora prelazi očekivane vrijednosti, rezultat je toplinske inercije koja nastaje zbog kašnjenja u prijenosu topline između čipa i termistora, što dovodi do zakašnjelog očitavanja stvarne temperature čipa. Iste pojave zabilježene su i na očitanjima Hexagon kontrolnog instrumenta. Nedostatak hladnjaka u ovom sustavu zasigurno doprinosi opaženom toplinskom efektu.

Stoga, u postavkama algoritma upravljanja, važno je uzeti u obzir ove temperaturne inercije, posebice pri većim strujama ovog prototipa (npr. > 10 A po IGBT-u), gdje značajno kašnjenje u očitavanju temperature može dovesti do potencijalnog oštećenja tranzistora [156]. Na grafu prikazanom na slici 5.12, intervali tokom kojih je tranzistor bio u stanju vođenja i nevođenja jasno su označeni kao $t_{uklj.}$ i $t_{isklj.}$. Upotreba LED indikatora na eksperimentalnom prototipu za prikaz stanja tranzistora znatno olakšava sinkronizaciju vremenskih intervala aktivacije i deaktivacije tranzistora s vrijednostima izmjerenim kontrolnim multimetrom, čiji su rezultati prikazani u tablici 5.3. Usporedbom rezultata mjerenja zabilježenih u tablici, može se primijetiti postojanje određenih odstupanja između obrađenih podataka u MATLAB-u i onih dobivenih s kontrolnog mjernog uređaja.

Tablica 5.3. Rezultati testiranja za validaciju točnosti mjerenja temperatura pomoću termistora

Set mjerenja	Oznaka	Očitavanje multimetar [°C]	Očitavanje MATLAB [°C]	Δ [°C]	$\delta_{\%}$ [%]
	T_{25}	25	25	0	0
Set 1	T_1	57	56,2	0,8	1,4
	T_2	53	51,1	1,9	3,58
Set 2	T_1	82	79,8	2,2	2,68
	T_2	74	71,7	2,3	3,11

Dva tipa odstupanja, apsolutno Δ i relativno postotno $\delta_{\%}$, prezentirana su u tablici 5.3 i izračunata su koristeći izraz:

$$\Delta = T_{MM} - T_{MAT} \quad ; \quad \delta_{\%} = \left(\frac{T_{MM} - T_{MAT}}{T_{MM}} \right) \cdot 100 \% \quad (5-4)$$

gdje su: Δ – apsolutno odstupanje između očitavanja temperature na multimetru i izračunate temperature u MATLAB-u, u [°C]; T_{MM} – temperatura zabilježena korištenjem multimetra (referenca), izražena u [°C]; T_{MAT} – očitana temperatura u MATLAB-u, izražena u [°C]; $\delta_{\%}$ – postotno relativno odstupanje između očitavanja temperature na multimetru i izračunate temperature u MATLAB-u, izraženo u [%].

Iz obrađenih mjernih rezultata (slika 5.12 i tablica 5.3) uočljivo je da je maksimalno relativno odstupanje između očitavanja kontrolnog uređaja i očitavanja iz MATLAB-a $\delta_{\%} = 3,85 \%$. S obzirom na ove rezultate, može se zaključiti da eksperimentalni sustav zadovoljava unutar definirane tehničke točnosti od 5 %. Postoji mogućnost smanjenja ovog odstupanja kroz poboljšanje mjernih uvjeta, primjenu preciznije kalibracije i korištenje kontrolnih instrumenata veće preciznosti. Stoga se može potvrditi da je točnost metode mjerenja temperature, kako je predstavljena, prikladna za upravljanje radnom temperaturom tranzistora.

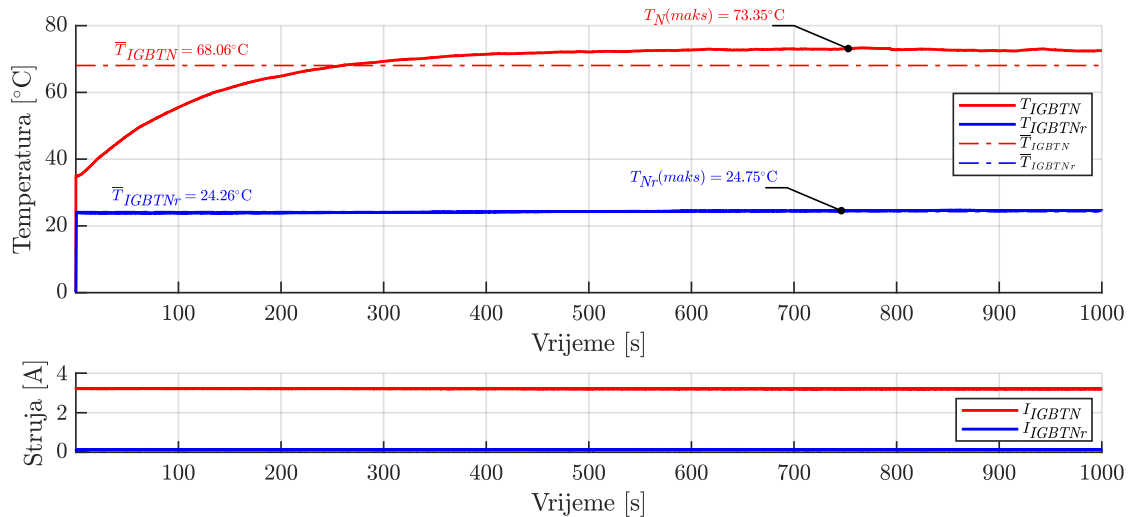
Za validaciju predložene metode upravljanja radnom temperaturom tranzistora, korištenjem prototipa opisanog u ovom poglavlju, odabrana su tri reprezentativna seta mjerenja prikazana u tablici 5.4.

Tablica 5.4. Odabrani setovi mjerenja za validaciju temperaturnog algoritma

Set mjerenja	NNr	N	Nr	T_1 [°C]	T_2 [°C]	ΔT [°C]	Struja I
Set 1	Ne	1	0	–	–	–	
Set 2	Da	1	1	55	50	5	3,2 A
Set 3	Da	1	1	65	60	5	

Budući da izgrađeni prototip ne uključuje hladnjak, mogućnosti odabira parametara algoritma su ograničene zbog neučinkovitog odvođenja topline. Stoga, za validaciju metode na ovom prototipu, odabrana su tri reprezentativna slučaja: prvi set bez korištenja NNr algoritma za uobičajeni rad, a drugi i treći set s aktiviranim NNr algoritmom, s temperaturama podešenima sukladno podacima iz tablice 5.4.

Opterećenje je definirano korištenjem strujnog izvora u režimu konstantne struje (slika 5.9), postavljenom na jednaku struju od $I = 3,2 \text{ A}$ za sva tri seta mjerenja. Ova struja odabrana je kao prihvatljiv iznos za sustav koji ne uključuje odvođenje topline, uzimajući u obzir uobičajene radne temperature tranzistora niže od 100 °C, te činjenicu da se temperaturni senzor nalazi van kućišta IGBT-a. Svi setovi mjerenja standardizirani su na 1000 sekundi. Rezultati prvog seta mjerenja prikazani su na slici 5.13.



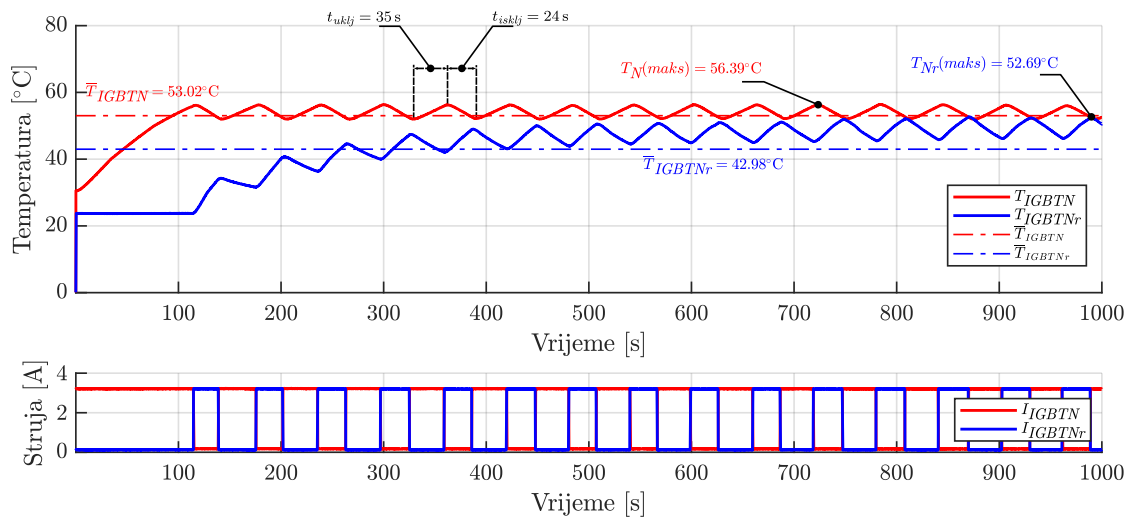
Slika 5.13. Grafikon temperatura i struja za set 1, prema tablici 5.4

Kako je odmah vidljivo sa slike 5.13, redundantni IGBTNr je isključen, a opterećenje je preneseno isključivo na glavni IGBTN. Na grafu je zabilježena maksimalna temperatura glavnog IGBT-a, $T_{IGBTN}(maks) = 73,35 \text{ }^{\circ}\text{C}$, kao i prosječna temperatura, $\bar{T}_{IGBTN} = 73,35 \text{ }^{\circ}\text{C}$; obje će služiti kao važno mjerilo učinkovitosti implementiranog NNr algoritma. Prosječna (ili ukupna srednja) vrijednost, određena je izrazom:

$$\bar{T}_{j_{Q_i}} = \frac{1}{N} \sum_{n=1}^N T_{j_{Q_i}}(n) \quad (5-5)$$

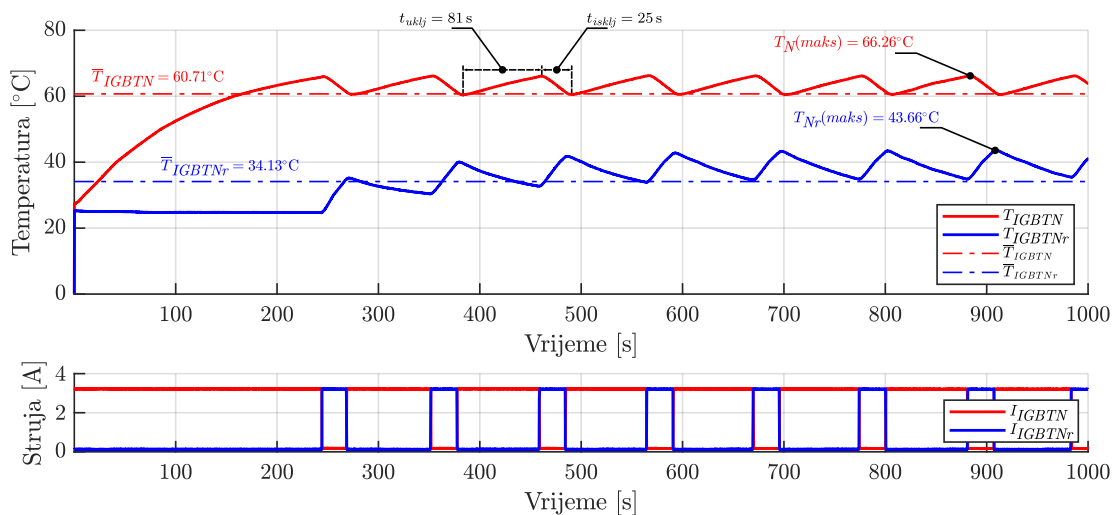
gdje su: $\bar{T}_{j_{Q_i}}$ – ukupna srednja vrijednost temperature i -tog tranzistora, $T_{j_{Q_i}}(n)$ – temperatura i -tog tranzistora u n -toj vremenskoj točki, N – ukupan broj vremenskih točaka (uzoraka). Temperature redundantnog IGBT-a, $T_{IGBTN}(maks)$ i \bar{T}_{IGBTN} gotovo su nepromijenjive, ali ipak uz blagi porast, s obzirom na to da su IGBT-ovi u paralelnom spoju i toplina se širi zajedničkim vodovima, što neznatno zagrijava i redundantni Nr tranzistor. Na slici 5.14 prikazani su grafikoni mjerenja iz drugog seta, gdje je NNr algoritam uključen.

Kao što je vidljivo na slici 5.14, u drugom setu mjerenja, rad glavnog i redundantnog tranzistora se izmjenjuje ovisno o uvjetima koji su definirani zadanim temperaturama. Rezultantni grafovi temperatura ilustriraju primjenu histereznog upravljanja, gdje se temperatura glavnog tranzistora T_{IGBTN} održava unutar određenih granica. U aktiviranom NNr algoritmu, redundantni tranzistor je aktiviran i preuzima opterećenje u intervalima kada je glavni tranzistor isključen (t_{isklj}).



Slika 5.14. Grafikon temperatura i struja za set 2, prema tablici 5.4

Promatranjem karakterističnih temperatura, vidljivo je da su i maksimalna i prosječna temperatura glavnog tranzistora niže u odnosu na prvi set mjerenja. Ovo ukazuje na to da se temperatura održavanjem temperature unutar kontroliranih granica glavnog IGBT-a, aktivno upravlja njegovom temperaturom. Vremena uključjenja i isključenja tranzistora ovise o podešenim temperaturama, a prema slici 5.14, trajanje uključnosti IGBT-a iznosi $t_{uklj} = 35$ s, dok je trajanje isključenosti $t_{isklj} = 24$ s. Rezultati trećeg seta mjerenja, prikazani su na slici 5.15. U posljednjem setu mjerenja, temperature uključjenja i isključenja tranzistora postavljene su na nešto više iznose, kako je određeno u tablici 5.4.



Slika 5.15. Grafikon temperatura i struja za set 3, prema tablici 5.4

Tablica 5.5 prikazuje ključne parametre koji ilustriraju učinkovitost metode upravljanja radnom temperaturom tranzistora (slike 5.13 do 5.15). U navedenoj tablici detaljno su prikazani toplinski parametri, kao što su prosječne i maksimalne temperature pojedinih tranzistora, te prosječno vrijeme njihove uključenosti.

Tablica 5.5. *Obrađeni rezultati tri seta mjerenja prema tablici 5.4*

Parametar	Set 1 (ref)	Set 2	Set 3
Temperaturni parametri			
\bar{T}_{IGBTN}	68,06 °C	53,02 °C	60,71 °C
$T_{IGBTN}(maks)$	73,35 °C	56,39 °C	66,26 °C
\bar{T}_{IGBTNr}	24,26 °C	42,98 °C	34,13 °C
$T_{IGBTNr}(maks)$	24,75 °C	52,69 °C	43,66 °C
Vremenski parametri			
$\bar{t}_{uklj}(IGBTN)$	1000 s	591,34 s	804,97 s
	100 %	59,13 %	80,49 %
$\bar{t}_{uklj}(IGBTNr)$	0,00	408,63 s	195,30 s
	0,00	40,86 %	19,53 %

Analiza setova 2 i 3 otkriva smanjenje prosječnih temperatura za glavni tranzistor na $\bar{T}_{IGBTN} = 53,02$ °C i $\bar{T}_{IGBTNr} = 60,71$ °C, te smanjenje maksimalnih temperatura na $T_{IGBTN}(maks) = 56,39$ °C i $T_{IGBTNr}(maks) = 66,26$ °C, u odnosu na set 1 koji je imao prosječnu temperaturu $\bar{T}_{IGBTN} = 68,06$ °C i maksimalnu temperaturu $T_{IGBTN}(maks) = 73,35$ °C.

Što se tiče vremena uključenosti, glavni tranzistor je u setu 2 bio aktiviran prosječno $\bar{t}_{uklj}(IGBTN) = 591,34$ s, a u setu 3 $\bar{t}_{uklj}(IGBTN) = 804,97$ s. To predstavlja osjetno smanjenje u usporedbi s vremenom uključenosti od $\bar{t}_{uklj}(IGBTN) = 1000$ s, u setu 1. Razlike u promatranim veličinama kroz sve setove mjerenja možda najbolje ilustriraju učinkovitost implementiranog *NNr* algoritma. Stoga, detaljniji prikaz ovih razlika dostupan je u tablici 5.6, gdje su one izračunate koristeći izraz (5–4).

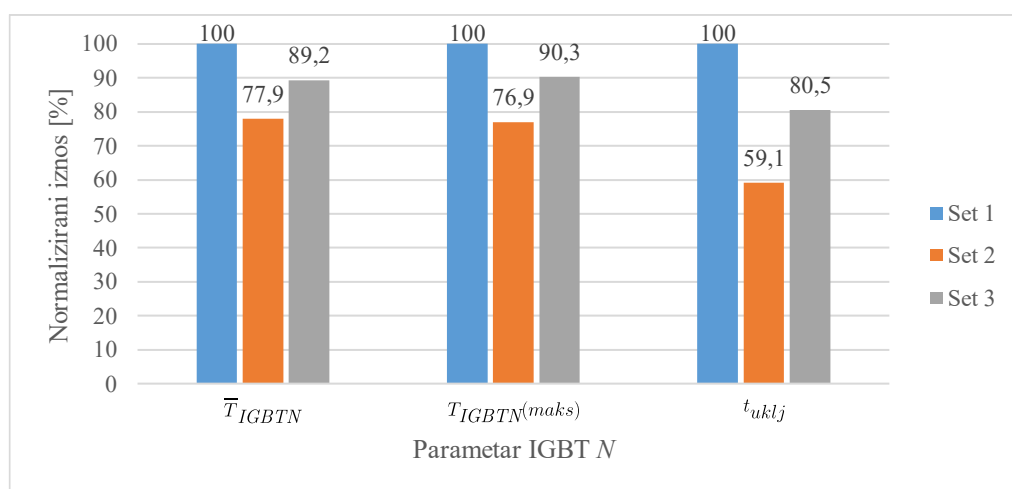
Tablica 5.6. *Relativne razlike mjerenih rezultata između setova tablice 5.4*

Parametar	Razlika (set 1 – set 2)		Razlika (set 1 – set 3)	
	Δ_{1-2} [°C]	δ_{1-2} [%]	Δ_{1-3} [°C]	δ_{1-3} [%]
\bar{T}_{IGBTN}	–15,04	–22,10	–7,35	–10,80
$T_{IGBTN}(maks)$	–16,96	–23,12	–7,09	–9,67
\bar{T}_{IGBTNr}	+18,72	+77,16	+9,87	+40,68
$T_{IGBTNr}(maks)$	+27,94	+112,89	+18,91	+76,40
$\bar{t}_{uklj}(IGBTN)$	–408,66	–40,87	–195,03	–19,50
$\bar{t}_{uklj}(IGBTNr)$	+408,53	∞	+195,20	∞

Analiza podataka iz tablice 5.6 ukazuje na to da implementacija *NNr* algoritma dovodi do poželjnih promjena u radnim karakteristikama glavnog tranzistora. Postignuto je smanjenje prosječne temperature za 22,10 % i maksimalne temperature za 23,12 % u setu 2, te smanjenje od 10,80 % i 9,67 % za iste parametre u setu 3, u usporedbi s referentnim setom 1. Ove promjene su pokazatelj da *NNr* algoritam efikasno smanjuje temperaturu glavnog tranzistora, istodobno preusmjeravajući opterećenje na redundantni tranzistor. Kao rezultat, redundantni tranzistor pokazuje očekivano povećanje u maksimalnoj i prosječnoj temperaturi, što potvrđuje uspješnost algoritma u ravnoteži toplinskog opterećenja između tranzistora.

Iz prikazanih podataka postaje evidentno da je vremenska uključenost glavnog tranzistora značajno smanjena, za 40,87 % u setu 2 i 19,50 % u setu 3, dok je aktivnost redundantnog tranzistora proporcionalno povećana. Ovi podaci demonstriraju rotaciju opterećenja između tranzistora, što je pokraj smanjenja radne temperature tranzistora, drugi suštinski aspekt *NNr* algoritma. Rotacija u radu bitno doprinosi produljenju radnog vijeka tranzistora, jer smanjuje kontinuirano opterećenje na pojedinom tranzistoru, čime se umanjuje rizik od prekomjernog zagrijavanja te time smanjuje toplinski stres.

Zaključno, rezultati provedenih mjerenja metode upravljanja radnom temperaturom tranzistora pokazuju da *NNr* algoritam ima dvostruki učinak: s jedne strane, dolazi do smanjenja prosječne i maksimalne temperature rada glavnog (promatranog) tranzistora, a s druge strane, reducira se njegova ukupna uključenost tijekom radnog vijeka. Da bi se vizualno predočili ovi čimbenici, na slici 5.16 konstruiran je stupčasti grafik koji normaliziranim prikazom ilustrira sva tri parametra za sva tri seta mjerenja, uz korištenje seta 1 kao referentne vrijednosti.



Slika 5.16. Normalizirani prikaz pokazatelja učinka korištenja metode upravljanja radnom temperaturom tranzistora

Na slici 5.16 jasno se uočava trend smanjenja svih promatranih vrijednosti u setovima 2 i 3 u usporedbi s setom 1. Rezultati mjerenja potvrđuju početnu hipotezu ovog poglavlja razvoja metode upravljanja radnom temperaturom tranzistora i njihove rotacije tijekom rada. Međutim, kako je istaknuto u uvodu poglavlja, ključna premisa ove metode leži u njoj implementaciji kao podalgoritma unutar nadređenog strujno-adaptivnog algoritma.

Iako su učinci ovih algoritama prezentirani i uspješno validirani zasebno u poglavljima 4 i 5, sljedeće poglavlje će demonstrirati njihovu zajedničku primjenu na konkretnom dvosmjernom pretvaraču istosmjerne struje s dvije grane – u sklopu eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu.

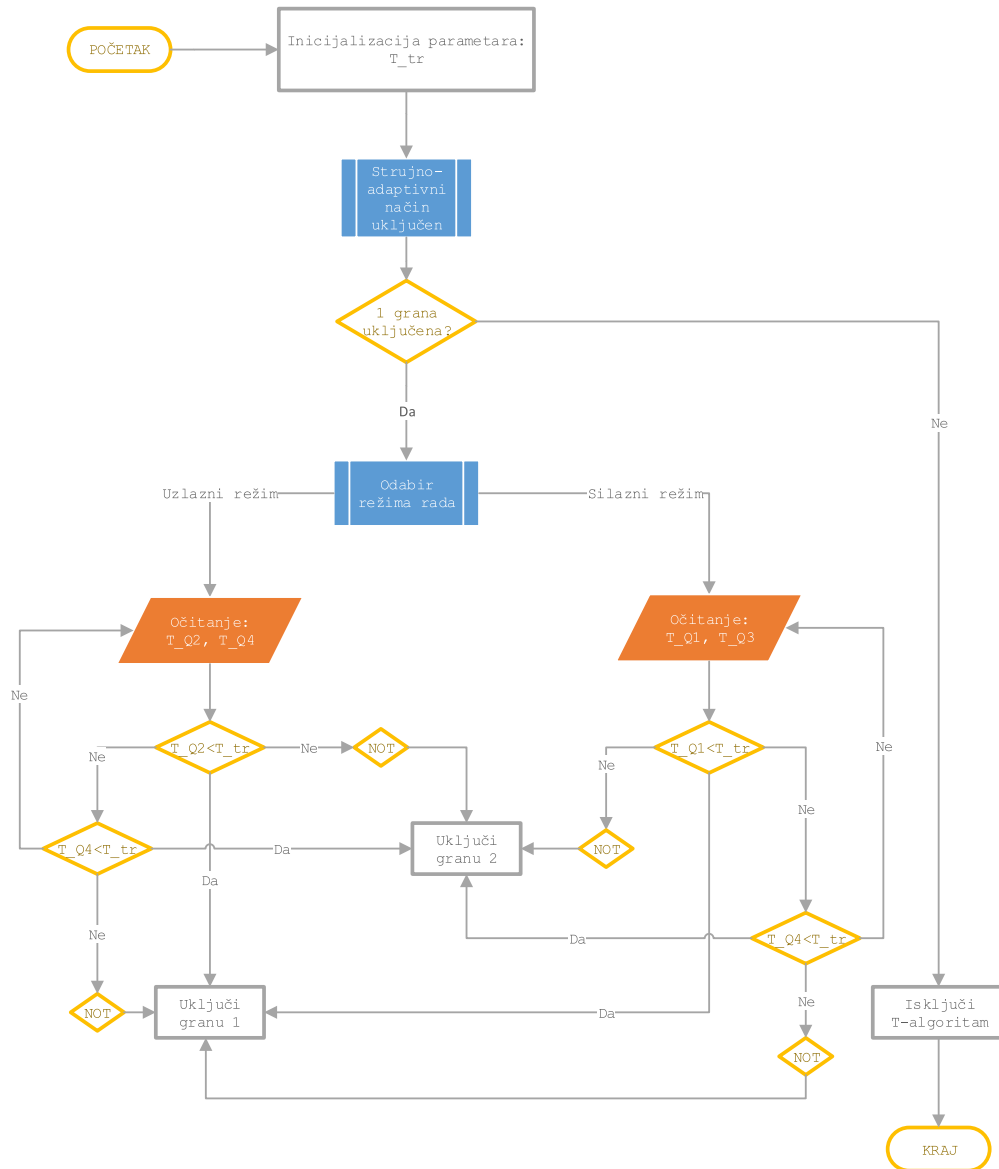
6

Eksperimentalni postav za ispitivanje učinkovitosti u stvarnom vremenu

Nakon validacije strujno-adaptivnog algoritma te predstavljanja metode upravljanja radnom temperaturom tranzistora na razvijenom prototipu paralelnih IGBT-ova, ovo poglavlje primjenjuje oba razvijena algoritma na eksperimentalni postav za ispitivanje učinkovitosti u stvarnom vremenu (u daljnjem tekstu samo eksperimentalni postav). Za razliku od pojedinačnih validacija strujno-adaptivnog algoritma i metode upravljanja radnom temperaturom tranzistora, ovaj eksperimentalni postav integrira oba algoritma, pri čemu je metoda upravljanja radnom temperaturom implementirana kao podsustav unutar strujno-adaptivnog algoritma. Načelni dijagram toka kombiniranog algoritma prikazan je na slici 6.1. Na slici 6.1, strujno-adaptivni algoritam prikazan je kao preduvjet za pokretanje temperaturnog algoritma.

Detaljna validacija strujno-adaptivnog algoritma izvršena je u potpoglavlju 4.4, stoga je na slici 6.1 navedeni algoritam prikazan kao zaseban blok podsustava. Aktivacijom strujno-adaptivnog algoritma automatski se inicira temperaturni algoritam. Iako je i temperaturni algoritam temeljito obrađen kroz poglavlje 5, dijagrami toka na slikama 5.8 i 6.1 pokazuju određene razlike. U nadograđenoj verziji temperaturnog algoritma, regulacija se vrši isključivo na osnovu donje temperature—temperature hlađenja 'T_{tr}'. Gornja temperatura služi isključivo kao mehanizam zaštite od pregrijavanja tranzistora. Naime, postavljanje gornje temperature kao

temperature isključenja tranzistora je problematično za neke konfiguracije sustava jer ne uzima u obzir toplinsko zasićenje hladnjaka.



Slika 6.1. Načelni dijagram toka kombiniranog algoritma

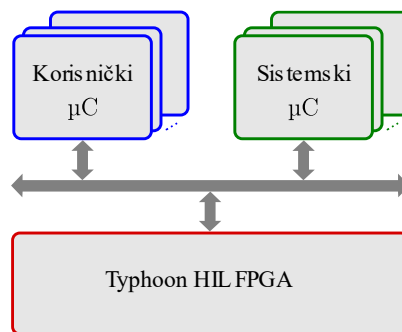
Akumulirana toplina tijekom vremena dovodi do postupnog povećanja temperature hladnjaka, što umanjuje vrijeme odmaranja tranzistora i naposljetku dovodi do temperaturnog zasićenja oba hladnjaka, što rezultira isključenjem oba tranzistora i prekidom protoka energije. Dvije su mogućnosti: uklanjanje gornje temperature ili dodavanje dodatnog uvjeta gdje temperatura drugog hladnjaka mora pasti ispod određene razine prije nego što se omogući promjena grana. Budući da ove opcije međusobno isključuju jedna drugu, odabrana je opcija s jednom zadanom temperaturom, 'T_tr'. U tom slučaju, uvjet za promjenu grana postaje ponovno dostizanje početnih

uvjeta zagrijavanja, odnosno donje temperature promatranog hladnjaka, čime se izbjegava mogućnost zasićenja i akumulacije topline. Osim toga, nadograđeni algoritam u ovom je slučaju implementiran na integrirani *ARM Cortex A9* na *Typhoon HIL 402* hardver [157], umjesto u *Arduino DUE*, koji je korišten u prethodnom poglavlju. Ova promjena hardverske platforme stoga svakako zahtjeva prilagodbe programskog kôda kako bi se optimalno iskoristile funkcionalnosti i kapaciteti novog sustava.

Eksperimentalni postav opisan u ovom poglavlju razvijen je za dvosmjerni pretvarač istosmjerne struje s dvije grane, koristeći CHIL i PHIL metodologije razvoja (v. sliku 4.1).

6.1. Ispitivanje učinkovitosti u stvarnom vremenu CHIL metodologijom

Hardver *Typhoon HIL 402* sustava zasniva se na heterogenoj arhitekturi više mikroupravljačkih sustava zaduženih za alokaciju resursa tijekom simulacije u stvarnom vremenu [158], kako je prikazano na slici 6.2.



Slika 6.2. Osnovna arhitektura mikroupravljača *Typhoon HIL 402*

Kako navodi proizvođač [158], svaki od sustava prema slici 6.2 zadužen je za određene radnje:

- **FPGA rješavač** – specijalizirani, vlasnički višejezgreni procesor zasnovan na FPGA tehnologiji, optimiziran za simulaciju u stvarnom vremenu električne domene modela. Drugim riječima, prilikom simulacije u stvarnom vremenu, na FPGA rješavač implementira se energetska dio pretvarača napravljen u *Typhoon HIL Schematic Editor*-u. Ugrađeni FPGA je *Xilinx XC7Z030 Zync SoC* s četiri jezgre. Ovaj FPGA

rješavač izvršava modele koristeći osnovni korak simulacije zadan od strane korisnika do minimalo 0,5 μ s.

- **Korisnički mikroupravljač** – mikroupravljač pod izravnim nadzorom korisnika koji izvršava signalni dio modela. Ugrađeni korisnički mikroupravljač u *Typhoon HIL 402* sustav je 32-bitni *ARM Cortex A9* s taktom od 667 MHz [157]. Na ovaj mikroupravljač implementira se upravljački dio pretvarača napravljen u *Typhoon HIL Schematic Editor*-u. Koraci simulacije su višekratnici osnovnog koraka simulacije i definirani su od strane korisnika (reda desetaka ili stotina μ s, ovisno o složenosti upravljačkog sustava).
- **Sistemska mikroupravljač** – opće-namjenski mikroupravljač indirektno kontroliran od strane korisnika. Obično se koriste za simuliranje pojava niske dinamike određenih komponenata električnog domena ili za upravljanje stogovima komunikacijskih protokola. Primjeri komponenata u *Typhoon HIL Schematic Editor*-u koji koriste ovaj mikroupravljač su virtualni instrumenti za mjerenje efektivnih vrijednosti napona i struja, jednopolni prekidač, jednofazno konstantno opterećenje snage, itd. *Typhoon HIL 402* sustav koristi *MicroBlaze 32-bit soft CPU* sa 64 kB integrirane memorije.

U okviru implementacije simulacije u stvarnom vremenu primjenom CHIL metodologije, simulacijski model u električnoj domeni, tj. energetska dio pretvarača, implementiran je na FPGA rješavaču. S druge strane, simulacijski model u signalnoj domeni, tj. upravljački dio pretvarača, implementiran je na korisničkom mikroupravljaču. Sustav *Typhoon HIL 402*, preko vanjskog prihvatnog sučelja, pruža mogućnosti za testiranje razvijenog upravljanja u stvarnom vremenu i korištenjem vanjskog mikroupravljača (tipično DSP sustava s 100-pinskim ili 180-pinskim prihvatom) kako je vidljivo na slici 6.3a.

Vanjsko sučelje za prihvata omogućava povezivanje bilo kojeg mikroupravljača, uzimajući u obzir kompatibilnost naponskih razina ulaza i izlaza. Sučelje uključuje analogne i digitalne ulaze i izlaze, što omogućava ne samo spajanje mikroupravljača već i povezivanje vanjskih mjernih instrumenata poput osciloskopa. Ovo omogućuje snimanje signala u električnoj i signalnoj domeni razvijenog modela, povećavajući fleksibilnost i vjerodostojnost snimljenih podataka.

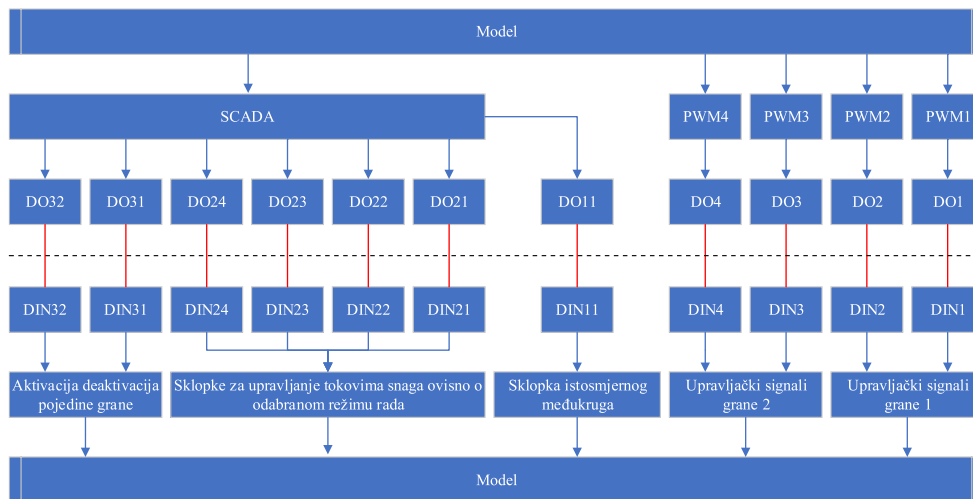
U razvijenom eksperimentalnom postavu, digitalni ulazi i izlazi korisničkog mikroupravljača povezani su preko vanjskog sučelja kako je to prikazano na slici 6.3b (usmjeravanje signala, engl. *Routing*). Sve u svemu, integrirani mikroupravljač *ARM Cortex A9* ispunjava sve zahtjeve za

upravljanje pretvaračem, stoga je kompletno upravljanje implementirano upravo na taj mikroupravljač.

(a)



(b)



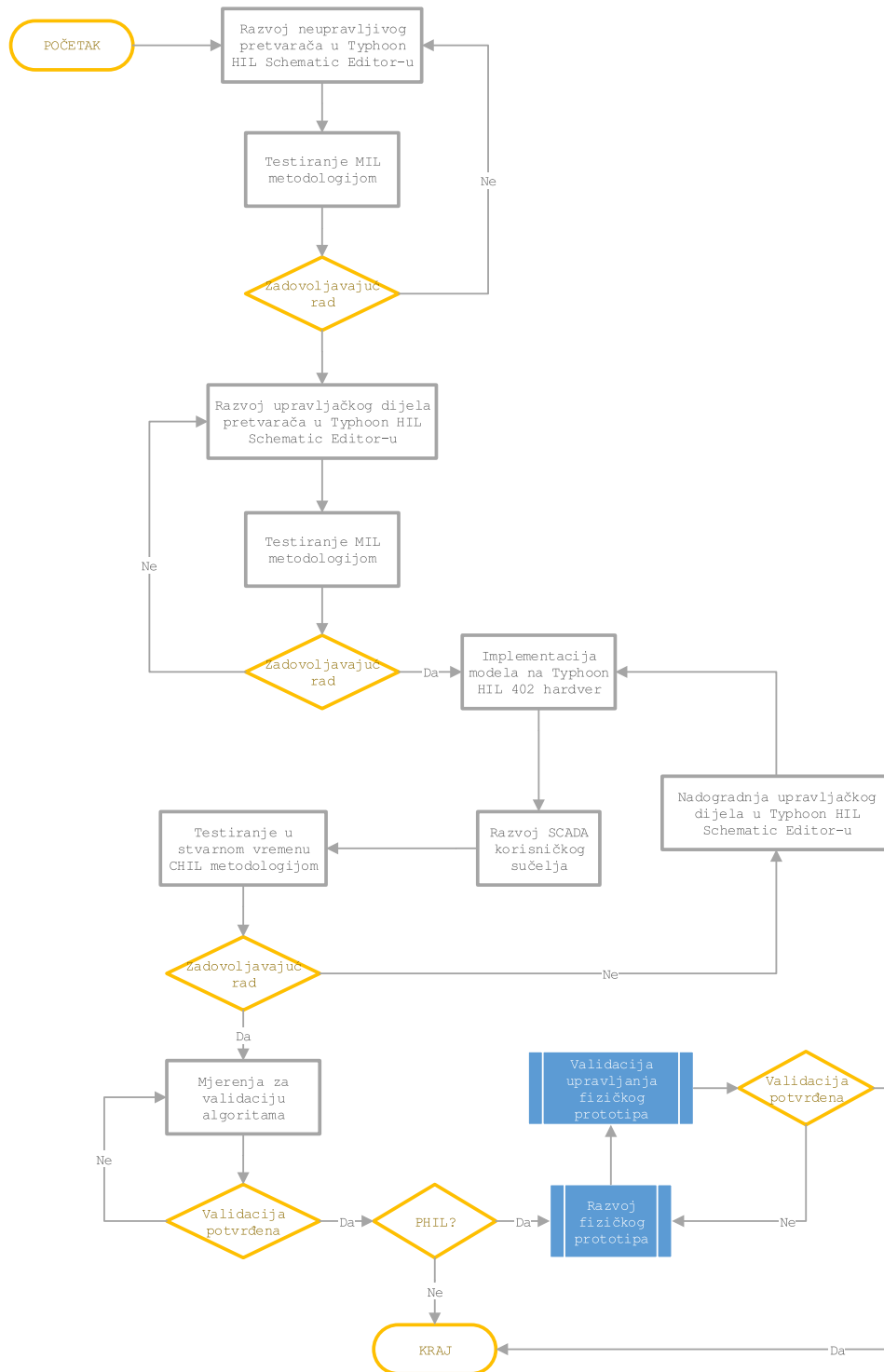
Slika 6.3. Sučelje za prihvata vanjskih mikroupravljačkih jedinica sa 180-pinskim DSP-om TI F28379D (a), i shematski prikaz ruta digitalnih ulaza i izlaza prihvaćenog razvijenog modela (b)

Buduća istraživanja svakako planiraju uključiti i korištenje vanjskih mikroupravljačkih jedinica, kao što je *Texas Instruments F28379D* DSP sustav. Tok razvoja sustava eksperimentalnog postava primjenom CHIL metodologije u Typhoon HIL okruženju najbolje ilustrira dijagram toka razvoja na slici 6.4.

Kako dijagram pokazuje, proces započinje izradom cjelovitog modela pretvarača u *Typhoon HIL Schematic Editor*-u, uključujući energetske i upravljačke dijelove. Shematski prikazi razvijenih podsustava nalaze se u prilogu A3. Nakon što se verificira ispravnost modela, model se implementira na odgovarajuće mikroupravljačke sustave unutar *Typhoon HIL* hardvera; energetska dio na FPGA, a upravljački na integrirani korisnički mikroupravljač.

Pojam "eksperimentalni postav" ne obuhvaća samo pretvarač s njegovim sastavnim dijelovima, već i korisničko SCADA (HMI) sučelje, koje omogućava nadzor svih parametara

upravljanja, snimanja valnih oblika i nadzora sustava. Stoga, nakon implementacije upravljačkih algoritama i modela energetskog dijela pretvarača, potrebno je razviti i korisničko sučelje. Slika razvijenog SCADA sučelja u *Typhoon HIL SCADA* okruženju prikazana je na slici 6.5.



Slika 6.4. Dijagram toka razvoja eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu

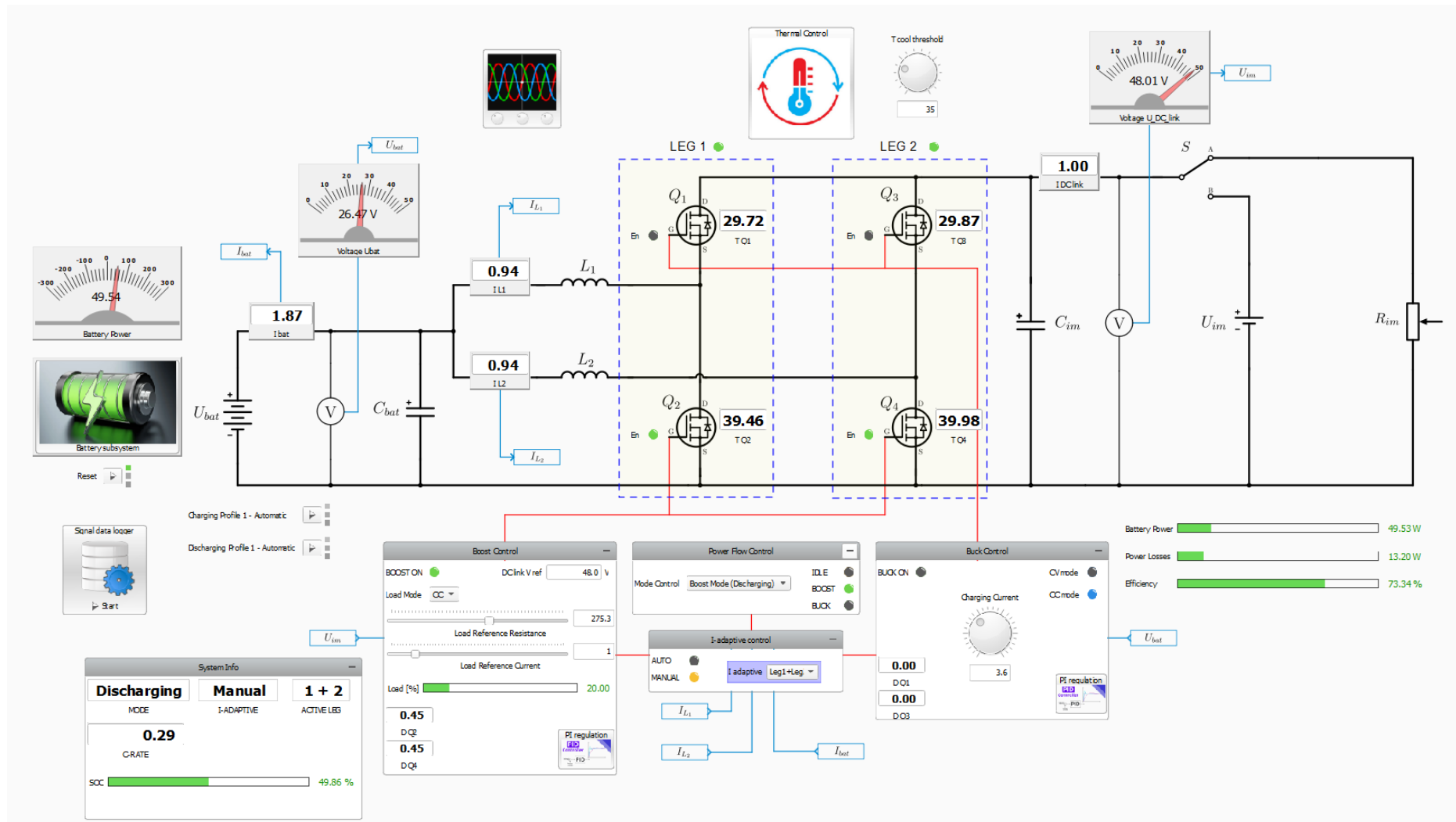
Parametri pretvarača već su prije odabrani prema tablicama 3.2 – 3.6 i tablici 4.2. Najvažnije postavke *Typhoon HIL* hardvera nalaze se u tablici 6.1.

Tablica 6.1. Parametri *Typhoon HIL 402* hardvera koristeći CHIL metodologiju razvoja

Parametar	Iznos
Konfiguracija <i>Typhoon HIL 402</i> hardver-a	4
Korak simulacije FPGA rješavača	$f = 500 \text{ ns}$
Interval izvršavanja naredbi korisničkog mikroupravljača	$f_s = 50 \text{ }\mu\text{s}$
	$f_{loss} = 150 \text{ }\mu\text{s}$
	$f_{slow} = 300 \text{ }\mu\text{s}$
Broj korištenih digitalnih ulaza/izlaza	11
Broj korištenih analognih izlaza	0
Broj korištenih pulsno-širinskih modulatora	4
Toplinski model	Da

Typhoon HIL 402 sustav nudi ukupno šest konfiguracija koje određuju alokaciju memorije u FPGA rješavaču i time omogućuju različite mogućnosti modeliranja u električnoj domeni. Specifično, odabrana konfiguracija 4 jedina je koja podržava toplinsko modeliranje s maksimalno četiri energetske komponente, što je adekvatno za modeliranje istosmjernog pretvarača s dvije grane, te baterijom. U ovoj konfiguraciji, resursi su raspoređeni na dvije jezgre FPGA rješavača definirane putem *Typhoon HIL Schematic Editor*-a (v. shemu u prilogu A3). Interval (korak) izvršavanja naredbi korisničkog mikroupravljača određen je eksperimentalno, metodom pokušaja i pogrešaka, kako bi se optimizirali parametri za maksimalno iskorištavanje dostupnih resursa.

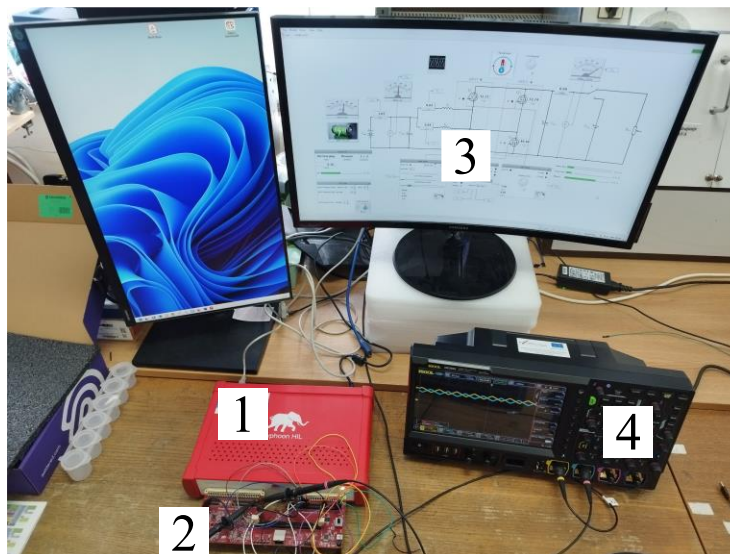
Na korisničkom mikroupravljaču implementirana su tri različita intervala, koji su višekratnici osnovnog koraka simulacije, što doprinosi efikasnijem korištenju kapaciteta dostupnih jezgara, kako je prikazano u tablici 6.1. Konfiguracijom 4, kako je navedeno u tablici 6.1, omogućen je toplinski model u stvarnom vremenu, ključan za simulaciju gubitaka pretvarača i mjerenje temperature tranzistora za upravljanje radnom temperaturom. Nakon osvrta na ključne karakteristike *Typhoon HIL 402* hardvera i ostale važne elemente eksperimentalnog postava, slijedi validacija razvijenih algoritama.



Slika 6.5. SCADA sučelje eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu dizajnirano u Typhoon HIL-u

6.1.1. Validacija razvijenih algoritama preko CHIL eksperimentalnog postava

Eksperimentalni postav za validaciju kombiniranog algoritma (slika 6.1) CHIL metodologijom dan je na slici 6.6.



Slika 6.6. Eksperimentalni postav za ispitivanje učinkovitosti CHIL metodologijom

Na slici 6.6, oznakom 1 prikazan je *Typhoon HIL 402* hardver. Oznaka 2 odnosi se na prihvatno sučelje koje omogućava povezivanje mikroupravljača i fizičku integraciju određenih dijelova razvijenog simulacijskog modela. Sa 3 je označena razvijena SCADA, dok oznaka 4 predstavlja osciloskop kao vanjski kontrolni instrument za valne oblike modela pretvarača implementiranog na *Typhoon HIL 402* sustavu.

Strujno-adaptivni algoritam validiran je poglavljem 4.4, i stoga ga nije potrebno naknadno validirati u ovom eksperimentalnom postavu. S druge strane, metoda upravljanja radnom temperaturom tranzistora predstavljena poglavljem 5, nije testirana na istosmjernom pretvaraču. Stoga, algoritmi predstavljeni dijagramima toka na slikama 4.20 i 6.1 bit će objedinjeni i validirani na eksperimentalnom postavu za ispitivanje učinkovitosti u stvarnom vremenu predstavljenim slikom 6.6. Odabrani setovi mjerenja dani su u tablici 6.2.

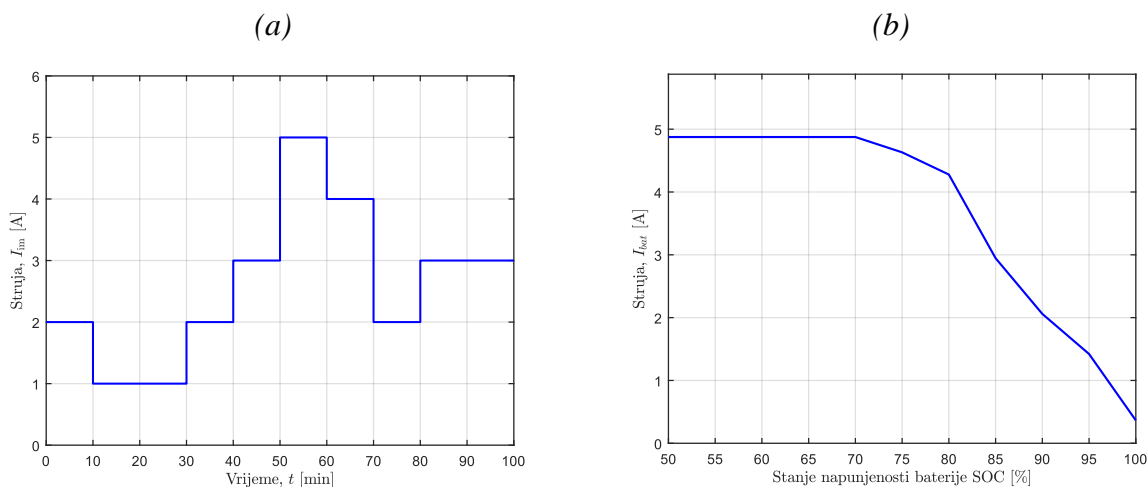
Dok je strujno-adaptivni algoritam već validiran u poglavlju 4.4, eliminirajući time potrebu za njegovom ponovnom validacijom u ovom eksperimentu, metoda za upravljanje radnom temperaturom tranzistora (opisana u poglavlju 5) još nije testirana na istosmjernom pretvaraču. Stoga će algoritmi ilustrirani u dijagramima toka na slikama 4.20 i 6.1, biti integrirani i testirani na

eksperimentalnom postavu za ispitivanje učinkovitosti u stvarnom vremenu CHIL metodologijom, slika 6.6. Odgovarajući setovi podataka za mjerenje dani su u tablici 6.2.

Tablica 6.2. Setovi validacije kombiniranog algoritma CHIL metodologijom

Set mjerenja	1.	2.	3.	4.	5.	
Režim rada		Uzlazni (pražnjenje)		Silazni (punjenje)		
Strujno-adaptivni način rada		Automatiziran			Automatiziran	
Rotacija grana	Ne	Da	Da	Ne	Da	
Temperaturni prag T_1	–	25 °C	Varijabilni 21 °C – 45 °C	–	21 °C	
SOC [%]		90 % – 20 %			50 % – 100 %	
Uzorkovane veličine	T_{jQ1} [°C], T_{jQ2} [°C], T_{jQ3} [°C], T_{jQ4} [°C], SOC [%], I_{bat} [A], η [%]					

Na slici 6.7 predstavljene su karakteristične krivulje opterećenja za oba režima rada pretvarača. U uzlaznom režimu, opterećenje je određeno strujom istosmjernog međukruga I_{im} , dok u silaznom režimu rada, opterećenje definira struja baterije I_{bat} . Važno je naglasiti da se krivulja opterećenja u uzlaznom režimu rada može odrediti kao funkcija vremena t , kako je prikazano na slici 6.7a. S druge strane, za silazni režim rada, opterećenje nije određeno samo strujom punjenja baterije I_{bat} , već i stanjem napunjenosti baterije SOC. Stoga, za ovaj eksperiment, zadana karakteristika opterećenja za silazni režim rada poprima oblik prikazan na slici 6.7b.

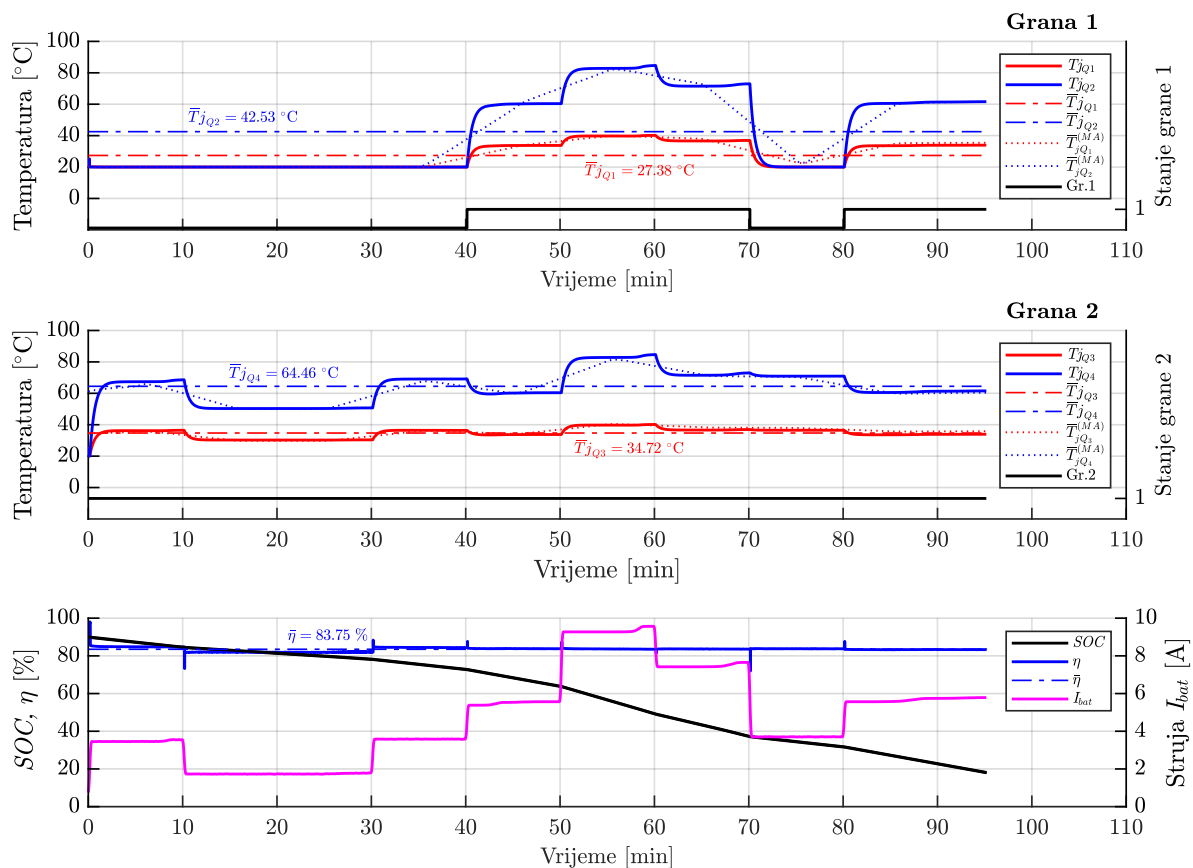


Slika 6.7. Odabrane krivulje opterećenja uzlazni (a) i silazni (b) režim rada pretvarača

Sustav je u potpunosti automatiziran, uključujući i prikupljanje podataka, slično onome što je implementirano u poglavlju 4.3. Međutim, za razliku od prethodnih pokazatelja validacije strujno-adaptivnog algoritma, fokus ovog dijela istraživanja bit će na temperaturama pojedinih tranzistora.

Cilj je demonstrirati učinkovitost strategije rotacije između grana kroz metodu upravljanja radnom temperaturom tranzistora, te analizirati utjecaj ove metode na temperaturne profile tranzistora, s posebnim osvrtom na prosječne i maksimalne temperature tranzistora.

Za razliku od kratkotrajnih pokusa opisanih u poglavlju 5, koji su trajali približno 15 minuta, setovi mjerenja specificirani u tablici 6.2 obuhvatit će simulacije u stvarnom vremenu. Trajanje pokusa u ovome slučaju određeno je intervalom ciklusa punjenja i pražnjenja baterije, koji je zadan prema stanju napunjenosti baterije SOC , kako je specificirano u tablici 6.2. Rezultati mjerenja prikazani su na slikama 6.8 do 6.10. Početni set mjerenja – set 1, služi kao referenca za uzlazni režim rada, a odgovarajući grafikoni dani su na slici 6.8.



Slika 6.8. Grafikoni rezultata mjerenja za referentni set 1 prema tablici 6.2

Organizacija grafikona setova mjerenja za uzlazni režim rada strukturirana je na sljedeći način: u prvom prozoru (gornji prozor) nalaze se grafikoni temperatura tranzistora grane 1 te stanje uključenosti te grane. U srednjem prozoru prikazani su relevantni grafikoni temperatura tranzistora

grane 2, te njeno stanje uključenosti. U najdonjem prozoru (prozor 3) nalaze se grafikoni koji prikazuju promatranu struju baterije I_{bat} , te stanja razine napunjenosti baterije SOC .

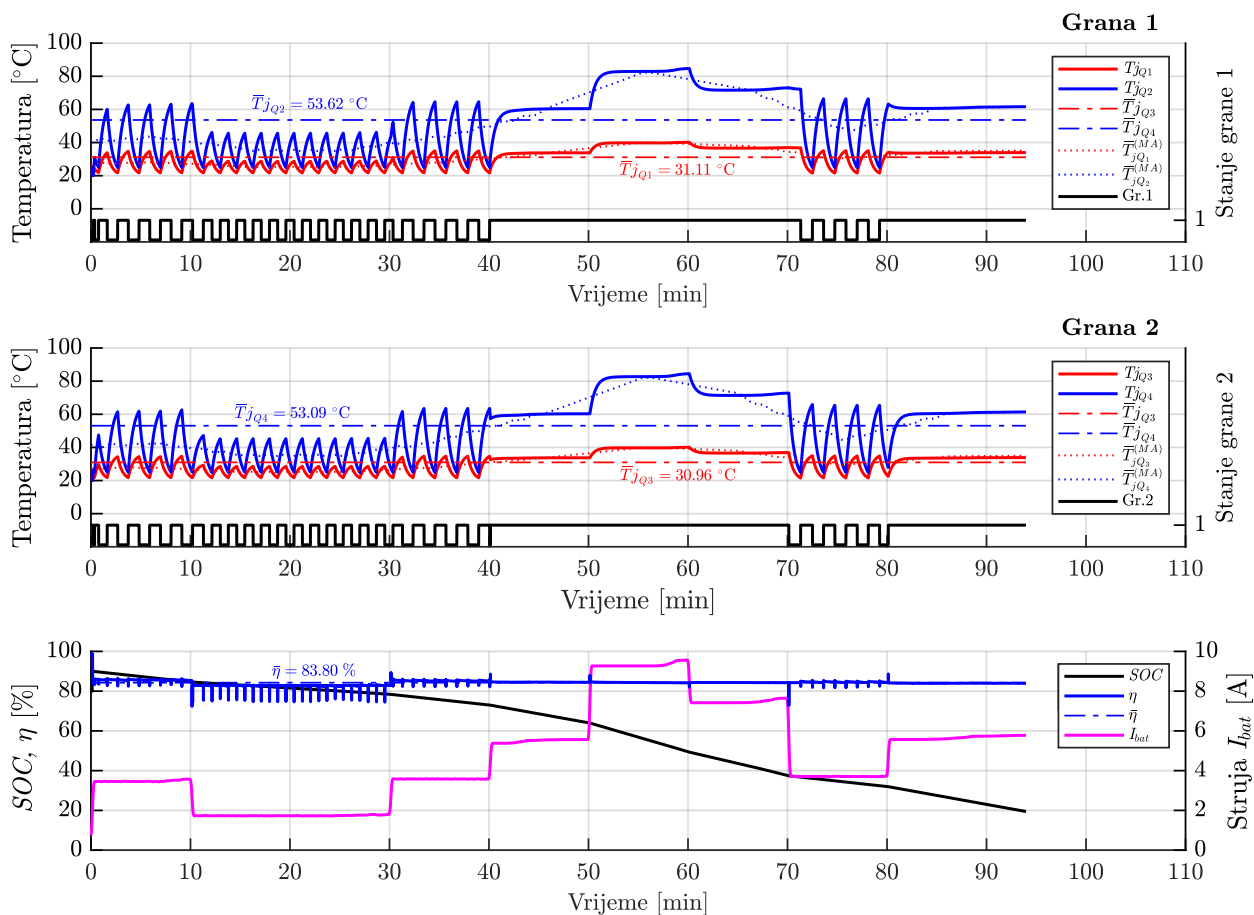
Ovi grafikoni između ostalog služe i kao kontrola za osiguranje da je proces pražnjenja baterije neometan i konzistentan kroz sve setove mjerenja. Na slici 6.8 prikazane su prosječne temperatura za prvu granu (\bar{T}_{jQ1} i \bar{T}_{jQ3}) te drugu granu (\bar{T}_{jQ2} i \bar{T}_{jQ4}), definirane izrazom (5–5). Dodatno, radi boljeg uvida u trendove rasta i pada temperatura, uključene su i krivulje trenutačnih srednjih vrijednosti temperatura tranzistora. Ove krivulje, poznate i kao pomični prosjek (engl. *Moving Average* ili *MA*), određene su pomoću izraza:

$$\bar{T}_{jQ_i}^{(MA)} = \frac{1}{M} \sum_{j=k-M+1}^k T_{jQ_i}(j) \quad (6-1)$$

gdje su: $\bar{T}_{jQ_i}^{(MA)}$ – trenutačne srednje vrijednosti temperatura za i -ti tranzistor, M – broj uzoraka u prozoru za vrijednost pomičnog presjeka, $T_{jQ_i}(j)$ – temperatura i -tog tranzistora u j -toj vremenskoj točki, k – trenutna vremenska točka za koju se izračunavaju trenutačne srednje vrijednosti.

S obzirom na to da je interval uzorkovanja postavljen na 250 milisekundi, za izračun pomične prosječne temperature i -tog tranzistora, $\bar{T}_{jQ_i}^{(MA)}$, koristi se prozor od 2500 uzoraka. Ova metoda omogućava stvaranje glatkih temperaturnih profila odražavajući promjene tijekom definiranog vremenskog intervala od približno 10 minuta. Iz analize grafikona na slici 6.8, jasno je da su pri višim opterećenjima aktivirane obje grane, dok je pri nižim opterećenjima aktivna samo grana 2, što se poklapa s rezultatima simulacija validacije strujno-adaptivnog algoritma prikazanim u potpoglavlju 4.4 (slika 4.24). Očitavanje parametara grane 2 je ovdje ključno, budući da je ona aktivna 100 % vremena trajanja pokusa, što je čini temeljnim faktorom za procjenu učinkovitosti implementiranih algoritama u nadolazećim setovima mjerenja vezanim za uzlazni režim rada pretvarača. Prosječna temperatura aktivnog tranzistora u grani 2 za set 1 iznosi $\bar{T}_{jQ4} = 64,46$ °C, dok je maksimalna temperatura zabilježena na $T_{jQ4} = 84,72$ °C.

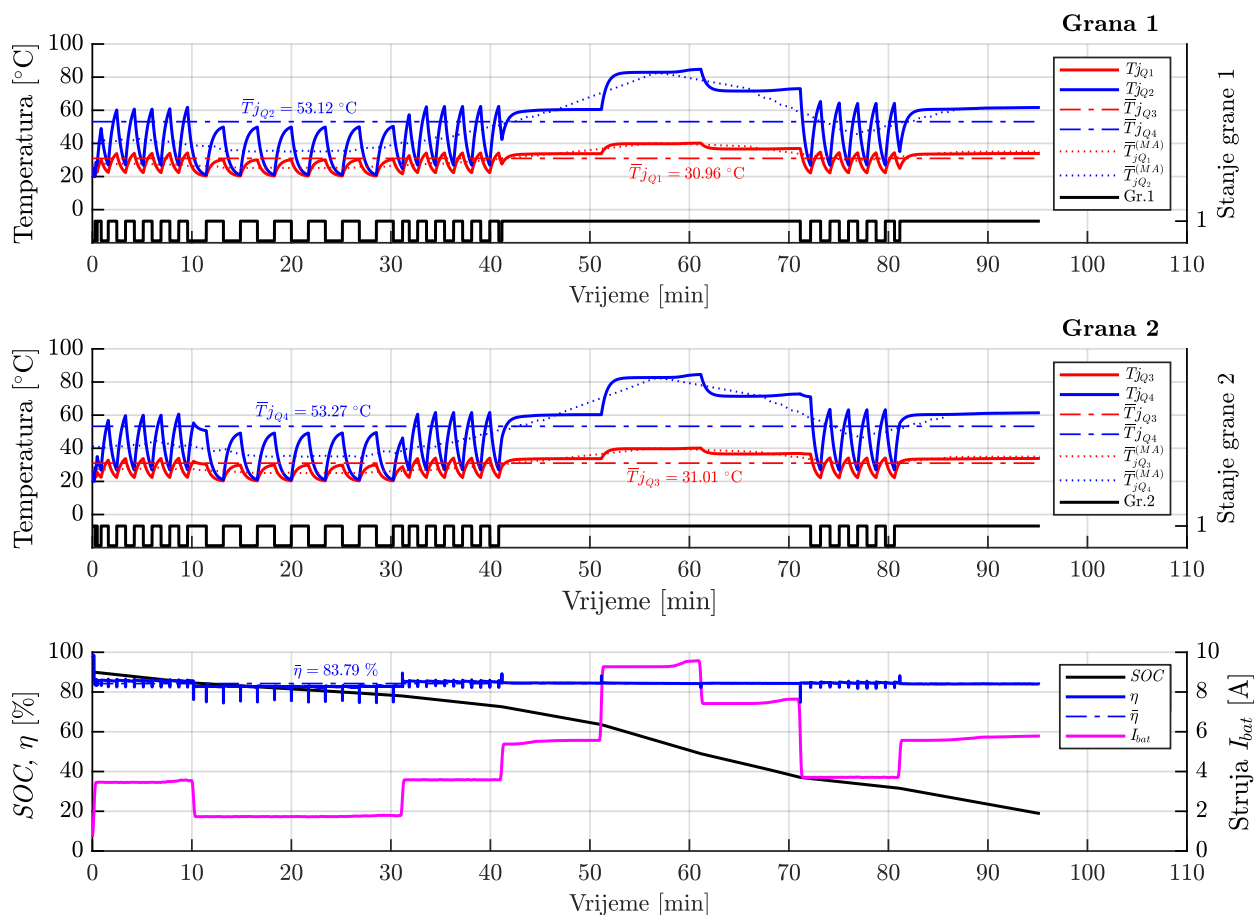
Detalji ostalih relevantnih pokazatelja učinkovitosti implementiranih algoritama za provedene setove mjerenja nalaze se u tablici 6.3. Važno je ovdje primijetiti i da profil opterećenja baterije I_{bat} , usko prati zadanu krivulju opterećenja koja je određena strujom istosmjernog međukruga I_{im} . Na slici 6.9. prikazani su rezultati mjerenja za set 2.



Slika 6.9. Grafikoni rezultata mjerenja za set 2 prema tablici 6.2

Kako je vidljivo na slici 6.9, snimljeni profil opterećenja baterije pokazuje identične karakteristike kao i onaj iz seta 1 mjerenja, što ukazuje na neometan proces pražnjenja baterije. Ovo je posebice značajno s obzirom na to da se u ovom setu mjerenja koristi algoritam rotacije grana, što je jasno vidljivo iz stanja uključenosti grana prikazanog u prva dva prozora promatrane slike. Grafikoni dobiveni iz rezultata mjerenja jasno ukazuju na to da se rotacija grana aktivira kada trenutna struja baterije padne ispod $I_{bat} = 5,3\text{ A}$. Ovo ponašanje je u skladu s očekivanjima temeljenim na strujno-adaptivnom algoritmu (v. sliku 4.19), te implementiranim algoritmom prikazanim dijagramom toka na slici 6.1. Ključni pokazatelj učinkovitosti rotacije grana jest prosječno vrijeme uključenja tijekom rada. Za razliku od seta 1, gdje je grana bila uključena 100 % vremena, u ovom slučaju prosječno vrijeme uključenja iznosi 73,6 % ukupnog vremena trajanja eksperimenta. Prosječna radna temperatura promatranog tranzistora $Q4$ u setu 2 iznosi $\bar{T}_{jQ4} = 53,09\text{ }^{\circ}\text{C}$, dok maksimalna temperatura ostaje približno ista u odnosu na set 1 ($T_{jQ4} = 84,55\text{ }^{\circ}\text{C}$). Detaljan pregled rezultata može se pronaći u tablici 6.3. Valja istaknuti da je temperatura odabrana za aktivaciju

rotacije grana postavljena na 25 °C, što igra značajnu ulogu u određivanju toplinskih vremenskih konstanti zagrijavanja i hlađenja. Ove konstante su izravno povezane s opterećenjem promatranog tranzistora, što će biti jasnije elaborirano nakon prezentacije rezultata posljednjeg seta mjerenja, čiji su relevantni grafikoni prikazani na slici 6.10.



Slika 6.10. Grafikoni rezultata mjerenja za set 3 prema tablici 6.2

Slika 6.10 prikazuje grafikone posljednjeg seta mjerenja za uzlazni režim rada. Dobivene krivulje struje baterije I_{bat} i razine napunjenosti SOC u trećem prozoru, demonstriraju konzistentnost s prva dva seta mjerenja. U odnosu na prethodni set, aktivacija rotacije grana u ovom slučaju koristi varijabilnu temperaturu (21 °C – 45 °C), ovisnu o opterećenju, gdje niža opterećenja aktiviraju nižu temperaturnu točku, a viša opterećenja aktiviraju višu temperaturnu točku rotacije. Ova promjena rezultira varijacijama u toplinskim vremenskim konstantama zagrijavanja i hlađenja, što je kvalitativno vidljivo iz stanja grana 1 i 2, uspoređujući slike 6.9 i 6.10. Analizirajući rezultate posljednja dva seta mjerenja, ova promjena temperature aktivacije ne pokazuje presudan utjecaj na

učinkovitost algoritma u smislu smanjenja prosječnih i maksimalnih temperatura, kao niti na prosječno vrijeme uključenosti. Ovo je primarno iz razloga što 50 % vremena trajanja eksperimenta čini stanje uključenosti obje grane, za koje je vrijeme strujno-adaptivni algoritam deaktiviran. Značajniji utjecaj odabira toče aktivacije rotacije grana bio bi vidljiv ukoliko bi se promatrali parametri rada isključivo u intervalima kada je pretvarač podopterećen (rad s jednom granom) tokom cijeloga procesa trajanja eksperimenta (v. prilog A4 za ovaj primjer). U tablici 6.3 prikazani su sveobuhvatno obrađeni rezultati mjerenja za uzlazni režim rada pretvarača prema zadanim setovima iz tablice 6.2.

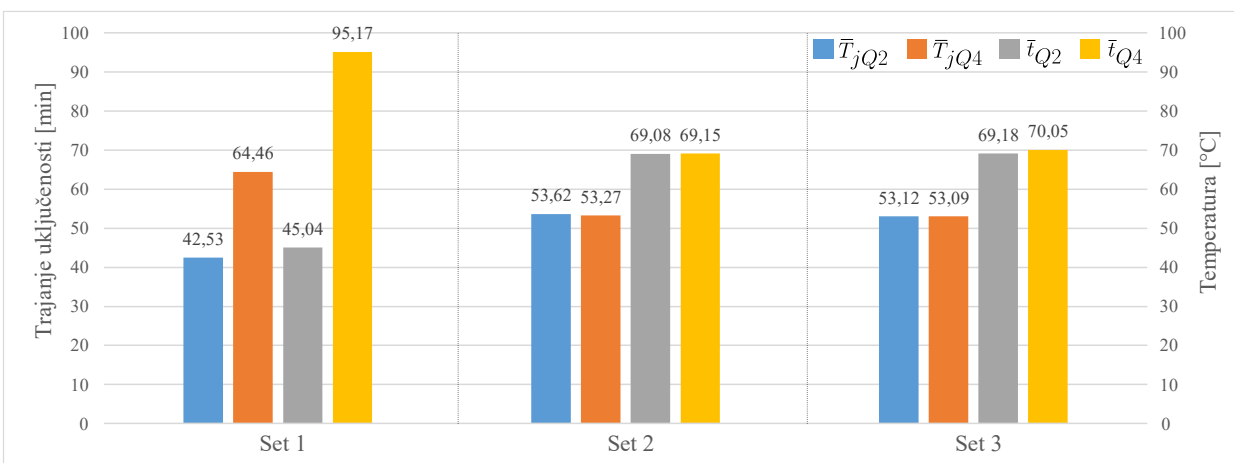
Tablica 6.3. *Obrađeni rezultati temperaturnih parametara uzlaznog režim rada, set 1 – set 3*

Grana, tranzistor	Grana 1, Q2		Grana 2, Q4	
Temperaturni parametri	\bar{T}_{jQ2} [°C]	$T_{jQ2}(maks)$ [°C]	\bar{T}_{jQ4} [°C]	$T_{jQ4}(maks)$ [°C]
Set 1	42,53	84,79	64,46	84,72
Set 2	53,62	84,75	53,27	84,59
Set 3	53,12	84,68	53,09	84,55
Relativne temperaturne razlike između setova				
Δ_{1-2} [°C]	+11,09	-0,04	-11,19	-0,13
δ_{1-2} [%]	+26,08%	-0,05%	-17,37%	-0,15%
Δ_{1-3} [°C]	+10,59	-0,11	-11,37	-0,17
δ_{1-3} [%]	+24,92%	-0,13%	-17,64%	-0,20%
Vremenski parametri				
	$\bar{t}_{uklj,Q2}$ [min]	$\bar{t}_{uklj,Q2}/t_{uk}$ [%]	$\bar{t}_{uklj,Q4}$ [min]	$\bar{t}_{uklj,Q4}/t_{uk}$ [%]
Set 1	45,04	47,33	95,17	100,0
Set 2	69,08	73,52	69,15	73,60
Set 3	69,18	72,66	70,50	74,05

Temperaturne razlike izračunate iz tablice 6.3 su određene prema izrazu (5–4). Glavni pokazatelji učinkovitosti algoritma uključuju smanjenje prosječne \bar{T}_{jQ4} i maksimalne $T_{jQ4}(maks)$ temperature tranzistora Q4, kao i izjednačavanje prosječnih vremena uključenosti pojedinih grana \bar{t}_{uklj} . Međutim,

prema rezultatima iz tablice 6.3, maksimalne temperature ostale su približno iste. Razlog tome može biti objašnjen kada se analiziraju dobiveni grafikoni; krivulje opterećenja i temperature tranzistora su identične za slučajeve kada je opterećenje baterije iznad $I_{bat} = 5,3$ A. Ovo upućuje na to da maksimalna temperatura tijekom cijelog trajanja eksperimenta ostaje definirana upravo u tim intervalima, odnosno uvijek na istim točkama maksimalnog opterećenja.

Ako bi se maksimalna temperatura analizirala isključivo u intervalima kada je strujno-adaptivni način rada deaktiviran (pretvarač radi podopterećen ispod točke aktivacije strujno-adaptivnog algoritma), moglo bi se primijetiti smanjenje ne samo prosječnih, već i maksimalnih temperatura, što je i dokumentirano u prilogu A4. Stoga, kao mjerilo uspješnosti implementiranih algoritama za setove 1 do 3, fokus će biti na primarnim pokazateljima: prosječnim temperaturama \bar{T}_{jQ2} i \bar{T}_{jQ4} , kao i prosječnim vremenima angažiranosti pojedinih tranzistora $\bar{t}_{uklj,Q2}$ i $\bar{t}_{uklj,Q4}$. Ovi pokazatelji su vizualizirani stupčastim grafikonima na slici 6.11.

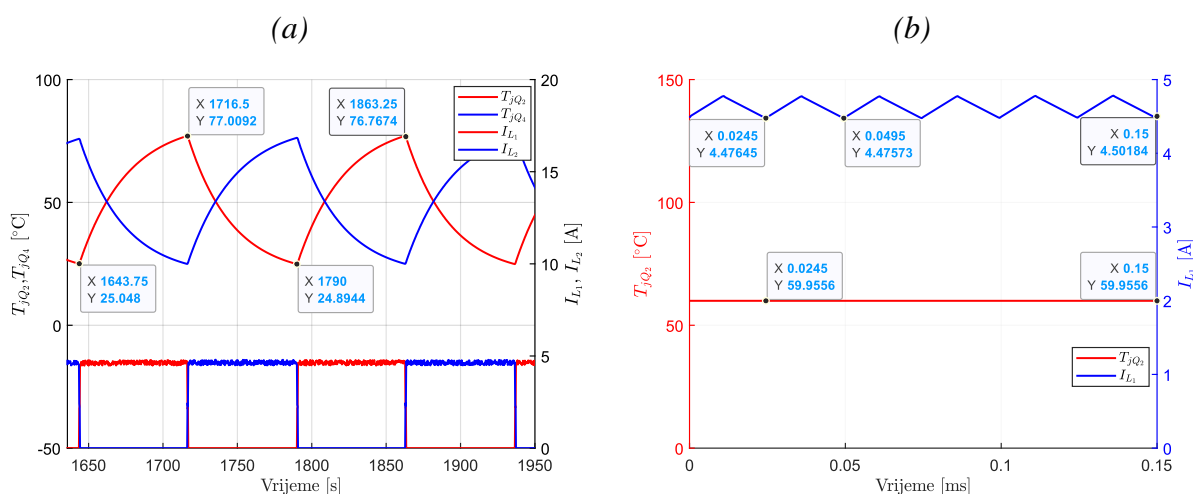


Slika 6.11. Vizualni prikaz trendova najvažnijih parametara prilikom rotacije grana za uzlazni režim rada

Kao što je evidentno iz grafikona na slici 6.11, setovi mjerenja 2 i 3 pokazuju izjednačavanje prosječnih temperatura i trajanja aktivnosti tranzistora tijekom eksperimenta. Fokusirajući se na tranzistor $Q4$, koji je u referentnom setu 1 bio aktivan tokom cijelog trajanja eksperimenta, s prosječnim vremenom uključenosti od $\bar{t}_{uklj,Q4} = 95,17$ minuta, u setovima 2 i 3 primjećuje se smanjenje prosječnog trajanja uključenosti na $\bar{t}_{uklj,Q4} \approx 69$ min. Ovo izjednačavanje vremena aktivnosti tranzistora $Q4$ s tranzistorom $Q2$ ukazuje na efikasnu primjenu rotacije grana tijekom rada, čime se smanjuje vremensko opterećenje na tranzistoru $Q4$ za približno 26 %. Takav pristup

potencijalno doprinosi produljenju njegovog radnog vijeka, a time i radnog vijeka samog uređaja. Osim toga, promatrana je i redukcija prosječne temperature tranzistora $Q4$ s $\bar{T}_{jQ4} = 64,46\text{ °C}$ na približno $\bar{T}_{jQ4} \approx 53\text{ °C}$ u setovima 2 i 3, što rezultira smanjenjem toplinskog stresa na promatranoj komponenti. Ovaj parametar ima ključnu ulogu u određivanju očekivanog radnog vijeka tranzistora. Na temelju analize rezultata, može se stoga zaključiti da je validacija metode upravljanja radnom temperaturom tranzistora u uzlaznom režimu rada uspješno provedena.

Prije analize rezultata silaznog režima rada, uslijedit će kratak osvrt na temperaturne i električne vremenske konstante, ilustrirane na slici 6.12.

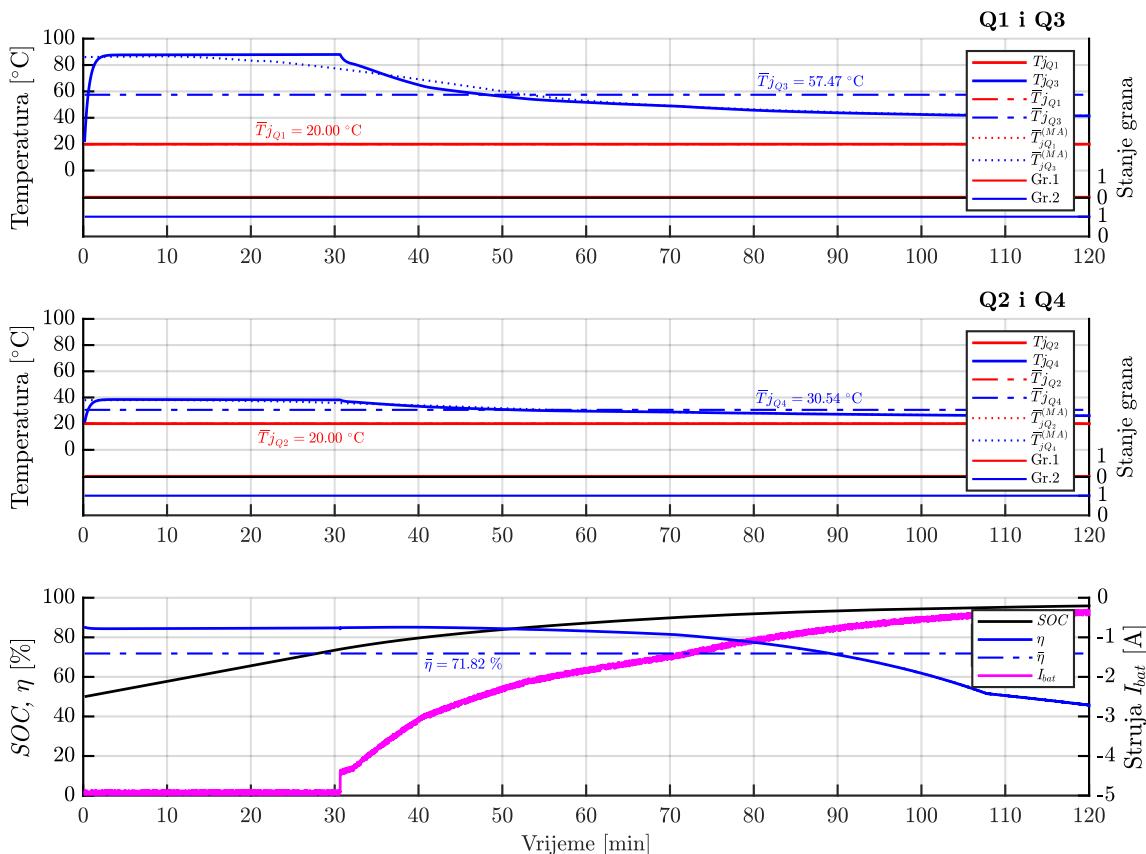


Slika 6.12. Usporedba temperaturnih (a) i električnih (b) vremenskih konstanti promatranog sustava

Za ilustraciju, odabrana je radna točka uzlaznog režima rada s razinom napunjenosti baterije $SOC = 50\%$ i strujom pražnjenja istosmjernog međukruga $I_{im} = 2,5\text{ A}$. Analiza slike 6.12 pokazuje da trajanje jednog ciklusa isključivanja i ponovnog uključivanja grane iznosi približno 146 sekundi, dok je struja u svakoj grani prikazana kao relativno glatka (slika 6.12a). S druge strane, promatrajući nekoliko sklopnih perioda struje induktiviteta, temperatura promatranog tranzistora grane ostaje glatka, tj. nepromijenjena (slika 6.12b). Ovo otkriva izrazitu razliku u dinamici između temperaturnih i električnih konstanti, koje se razlikuju za značajnih šest redova veličine.

S obzirom na to da protok struje generira toplinu koja zagrijava tranzistor, čime se povećava njegova temperatura, ove razlike u vremenskim konstantama sugeriraju da nagla promjena struje ne rezultira trenutnom promjenom temperature. Ova inertnost temperature, koja proizlazi iz toplinskih otpora i kapaciteta tijekom hlađenja, detaljno je objašnjena u potpoglavlju 3.6. Upravo zbog relativno

visoke sklopne frekvencije od $f_s = 40$ kHz u odnosu na frekvenciju izmjene grana od $f = 6,8$ mHz, na grafikonu temperature nije vidljiv utjecaj sklopne frekvencije. Na slici 6.13 prikazani su rezultati provedenog mjerenja prema setu 4.

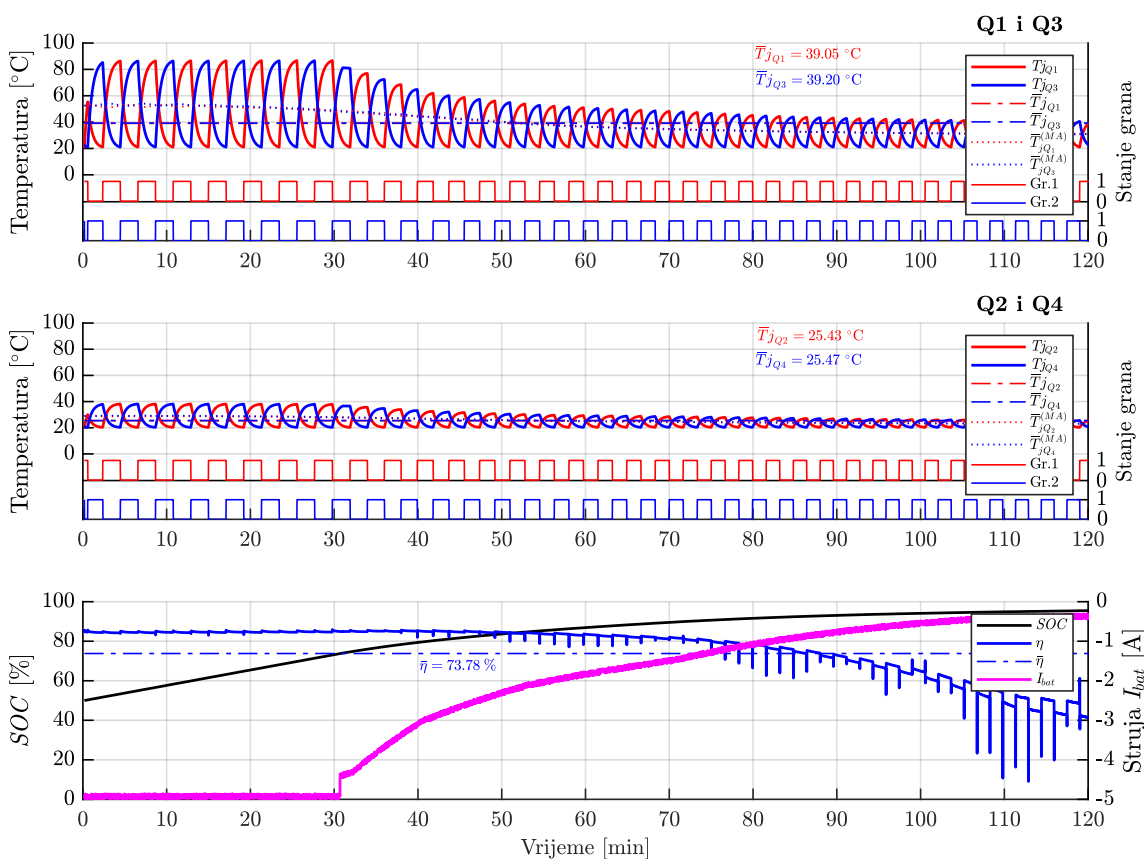


Slika 6.13. Grafikoni rezultata mjerenja za set 4

Rezultati mjerenja za silazni režim (slika 6.13 i 6.14) rada bit će prikazani na nešto drugačiji način u odnosu na prethodne setove (1 – 3) za uzlazni režim rada, gdje su temperature pojedinih tranzistora prikazane odvojenim grafikonima. Naime, u silaznom režimu rada, na istom grafu bit će prikazani aktivni tranzistori obje grane kako bi se jasnije uočila preklapanja vođenja i analizirale vremenske toplinske konstante tranzistora, omogućavajući tako detaljniji uvid u dinamiku rada sustava. Za razliku od setova mjerenja za uzlazni režim rada, gdje u referentnom setu jedna ili dvije grane mogu biti aktivne ovisno o opterećenju i primjeni strujno-adaptivnog algoritma (slika 6.7), u referentnom setu silaznog režima rada (slika 6.13) strujno-adaptivni algoritam je stalno aktivan, tj. pretvarač kontinuirano radi podopterećen s jednom granom. Razlog za to je što struja punjenja prema krivulji opterećenja (slika 6.6b) uvijek ostaje ispod granice potrebne za aktivaciju strujno-adaptivnog

algoritma, stoga uvjet za njegovo uključenje nikada nije ispunjen. Iako je bilo tehnički izvedivo koristiti veću struju punjenja, odlučeno je slijediti preporuke proizvođača navedene u podatkovnim tablicama odabranih baterijskih ćelija, gdje je struja punjenja baterijskog paketa 7S3P ograničena na $I_{bat} \approx 5$ A. Dodatno, nije bilo potrebe za provođenjem suvišnih mjerenja i izvlačenjem zaključaka, jer su relevantna ispitivanja strujno-adaptivnog algoritma već obavljena tijekom prva tri seta mjerenja.

Također, u silaznom režimu rada aktivni su tranzistori $Q1$ i $Q3$, čije su temperature interesa T_{jQ1} i T_{jQ3} prikazane u prvom prozoru slike 6.13. Srednja temperatura aktivnog tranzistora iznosi $\bar{T}_{jQ3} = 57,47$ °C, dok maksimalna temperatura $T_{jQ3}(maks.)$ dostiže 88,00 °C (tablica 6.4). Grafikon struje baterije pokazuje početnu struju punjenja od $I_{bat} \approx 4,9$ A, koja se nakon približno 30 minuta smanjuje, kada algoritam punjenja prelazi u režim konstantnog napona. Detaljno obrađeni rezultati su prikazani u tablici 6.4, a rezultati posljednjeg, petog seta mjerenja dostupni su na slici 6.14.



Slika 6.14. Grafikoni rezultata mjerenja za set 5

Ukoliko se slika 6.13 usporedi sa slikom 6.14, vidljiva je pravilna izmjena rada aktivnih grana u toku rada preko algoritma metode upravljanja radnom temperaturom tranzistora. Prosječne

temperature tranzistora obiju grana su približno jednake $\bar{T}j_{Q1} \approx \bar{T}j_{Q3} \approx 39$ °C, dok maksimalne temperature dostižu $Tj_{Q1}(maks) \approx Tj_{Q3}(maks) \approx 86$ °C. Ovime se pokazuje da se u slučaju petog seta mjerenja opterećenje grana izjednačilo, što je rezultiralo smanjenjem prosječne i maksimalne temperature druge grane u odnosu na set 4 (slika 6.13). Obradeni rezultati mjerenja za silazni režim (set 4 i set 5) nalaze se u tablici 6.4.

Tablica 6.4. Obradeni rezultati mjerenja za uzlazni režim rada, set 4 i set 5

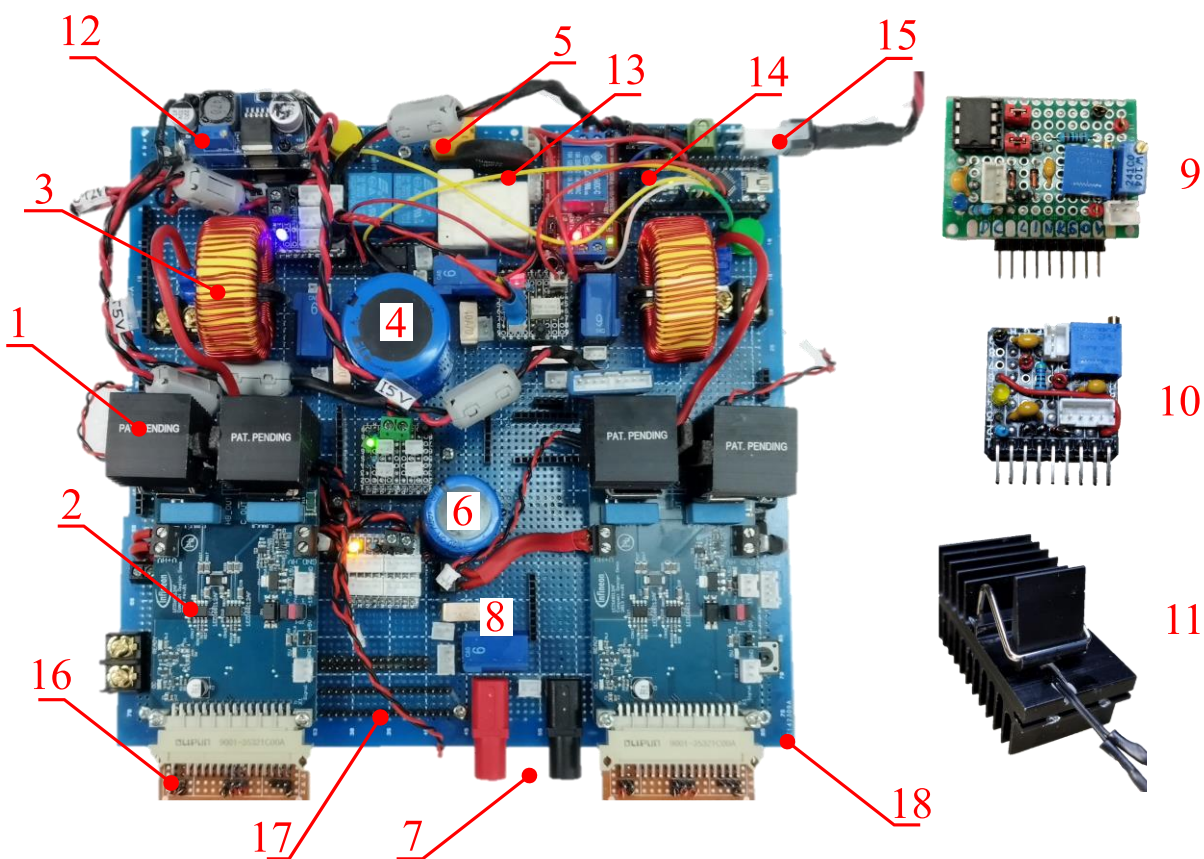
Grana, tranzistor	Grana 1, Q1		Grana 2, Q3	
Temperaturni parametri	$\bar{T}j_{Q1}$ [°C]	$Tj_{Q1}(maks)$ [°C]	$\bar{T}j_{Q3}$ [°C]	$Tj_{Q3}(maks)$ [°C]
Set 4 (ref)	20,00	20,00	57,47	88,00
Set 5	39,05	86,72	39,20	86,60
Relativne temperaturne razlike između setova				
Δ_{4-5} [°C]	+19,05	+66,72	-18,27	-1,4
δ_{4-5} [%]	+95,25	+333,6	-31,80	-1,59
Vremenski parametri				
	\bar{t}_{uklj} [min]	\bar{t}_{uklj}/t_{uk} [%]	\bar{t}_{uklj} [min]	\bar{t}_{uklj}/t_{uk} [%]
Set 4 (ref)	0	0	136,87	100
Set 5	65,23	50,16	65,55	50,40

Iz analize rezultata u tablici 6.4 proizlaze zaključci slični onima iz uzlaznog režima rada, zbog čega nije nužno dodatno elaborirati utjecaj implementiranih algoritama na prosječne i maksimalne temperature tranzistora; čitatelj može samostalno doći do relevantnih zaključaka.

Sveobuhvatno, obradeni rezultati mjerenja za oba režima rada ukazuju na smanjenje opterećenja aktivnih tranzistora u usporedbi s referentnim setovima, što je izravna posljedica primjene metode upravljanja radnom temperaturom tranzistora. Takav ishod potvrđuje uspješnu validaciju strujno-adaptivnog algoritma, te metode upravljanja radnom temperaturom tranzistora na eksperimentalnom postavu za ispitivanje učinkovitosti u stvarnom vremenu – čime je validiran i treći doprinos doktorskog rada. Ipak, prije iznošenja konačnih zaključaka o provedenim istraživanjima, u sljedećem poglavlju će biti predstavljen razvijeni fizički prototip pretvarača, koji čini integralni dio poboljšanog eksperimentalnog postava razvijenog prema PHIL metodologiji.

6.2. Ispitivanje učinkovitosti u stvarnom vremenu PHIL metodologijom

Iako se CHIL metodologija oslanja na upotrebu stvarnog mikroupravljača za upravljački dio pretvarača, PHIL metodologija usmjerena je primarno na testiranje stvarnog prototipa koristeći *Typhoon HIL* razvojni sustav. Cilj je pružiti uvid u autentično ponašanje pretvarača i identificirati razlike između simulacijskog modela i stvarnog uređaja. U skladu s tehničkim specifikacijama definiranim u poglavlju 3.4, konstruiran je prototip koji integrira različite odvojeno razvijane komponente sustava, čija je fotografija dana na slici 6.15.



Slika 6.15. Fotografija razvijenog neožičenog prototipa pretvarača

Ove komponente uključuju grane pretvarača opremljene pojačalom napona, raznovrsne senzore, sustave za napajanje te sklop za meki uklop baterije na pretvarač. Montiranje prototipa na perforiranoj razvojnoj pločici omogućilo je pojednostavljenje procesa razumijevanja funkcionalnosti te

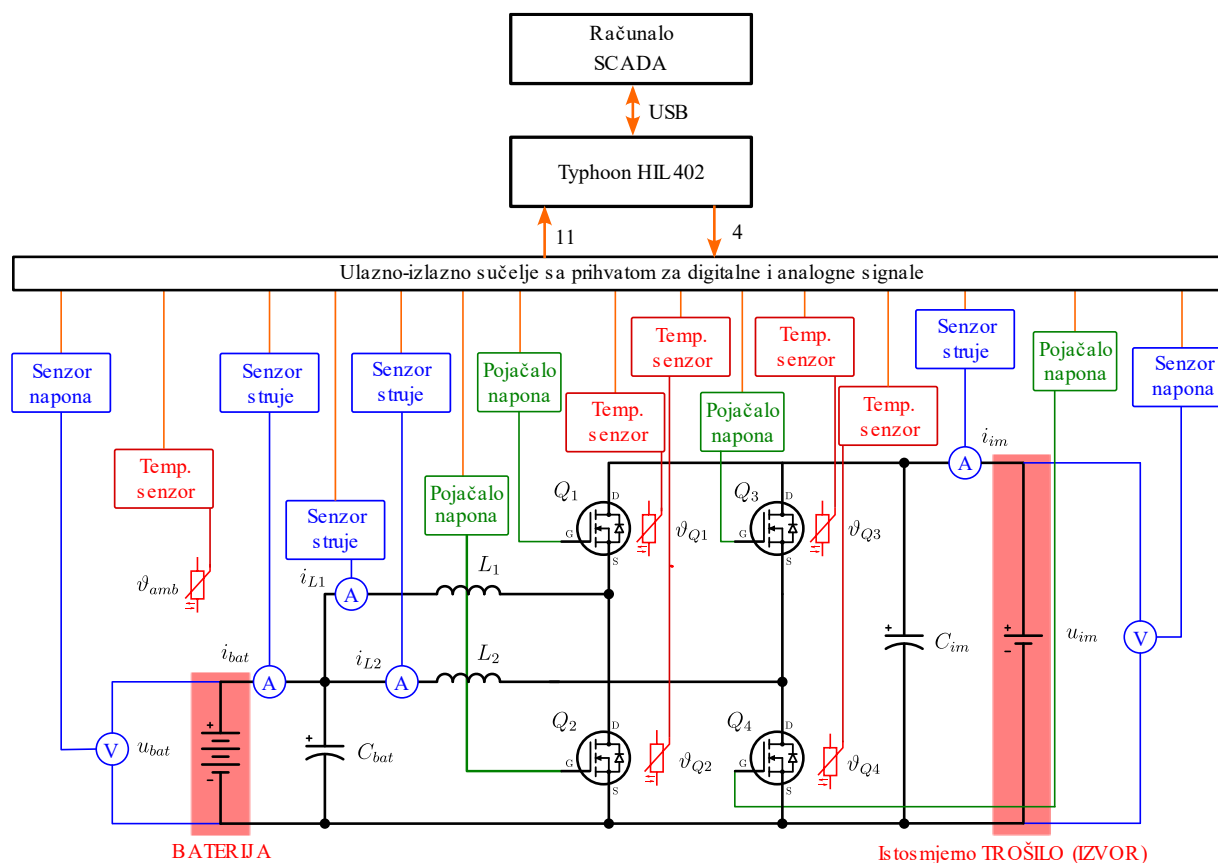
olakšavanje dijagnostike potencijalnih grešaka u dizajnu. Detaljan prikaz sheme pretvarača, kao i fotografija ožičenog pretvarača dostupan je u prilogu A5.

Kratak opis ključnih sastavnih komponenti razvijenog prototipa, prikazanog na slici 6.15, slijedi. Prototip se sastoji od dvije identične grane, od kojih svaka sadrži osnovne elemente: MOSFET s hladnjakom (oznaka 1) i pojačalo napona (engl. *Gate Driver*) za pogon MOSFET-a (oznaka 2). Grane pretvarača opremljene su s po dva MOSFET-a i pripadajućim pojačalima napona, konfigurirani u topologiji polumosnog spoja. Svaka grana uključuje prigušnicu (oznaka 3), baterijski kondenzator (C_{bat} , označen brojem 4) i baterijski konektor (oznaka 5). Kondenzator istosmjernog međukruga C_{im} identificiran je oznakom 6, a priključnice na isti su označene brojem 7. Prototip također sadrži i četiri strujna senzora, s jednim označenim brojem 8, i dva identična naponska senzora, s jednim označenim brojem 9. Baza za temperaturni senzor, na koju se montira termistor, označena je brojem 10, a metoda montiranja na hladnjak brojem 11. Izvori napajanja za senzore, realizirani kroz istosmjerne izravne silazne pretvarače, označeni su brojem 12, što uključuje +15 V za pojačalo napona MOSFET-a, +12 V za naponske senzore i releje prototipa, te +5 V za strujne i temperaturne senzore. Sklop za meko uklapanje baterije na pretvarač, koji obuhvaća energetska NTC termistor i releje (oznaka 13), kontrolira se putem Arduino Nano mikroupravljača (oznaka 14). Prilaz za napajanje upravljačkog dijela prototipa (+20 V do +40 V), označen je brojem 15. Konektori za digitalne upravljačke signale MOSFET-a i analogne signale senzora označeni su brojevima 16 i 17. Na posljertku, perforirana jednostrana razvojna pločica dimenzija 220,0 x 233,4 mm označena je brojem 18.

Energetski dijelovi pretvarača povezani su pomoću lemnih vodova na donjoj strani pločice, dok su upravljački i senzorski dijelovi integrirani pomoću uvijenih parica opremljenih odgovarajućim filtrima za zaštitu od elektromagnetskih smetnji. Popis osnovnih komponenata koje čine pretvarač dostupan je u prilogu A5. Izrađeni pretvarač sa slike 6.15 predstavlja ključni podsustav eksperimentalnog postava za ispitivanje učinkovitosti korištenjem PHIL metodologije. Blokovski prikaz povezivanja upravljačkih analognih i digitalnih signala ovog postava, uključujući prikaz prilaza izvora i trošila, detaljno je ilustriran na slici 6.16.

Kratak opis slike 6.16. slijedi. Prototipom pretvarača prikazanim na slici 6.15 upravlja se putem korisničkog SCADA sučelja (slika 6.5). Uređaj koji integrira fizički prototip sa softverskom SCADA platformom jest *Typhoon HIL 402*, povezan preko prihvatnog sučelja (slika 6.3a). Četiri digitalna izlaza ovog sučelja spojena su na prototip, pružajući upravljačke signale pojedinih tranzistora.

Dodatno, 11 analognih ulaza koristi se za prikupljanje podataka sa svih senzora pretvarača, uključujući dva naponska, četiri strujna, i pet temperaturnih senzora.

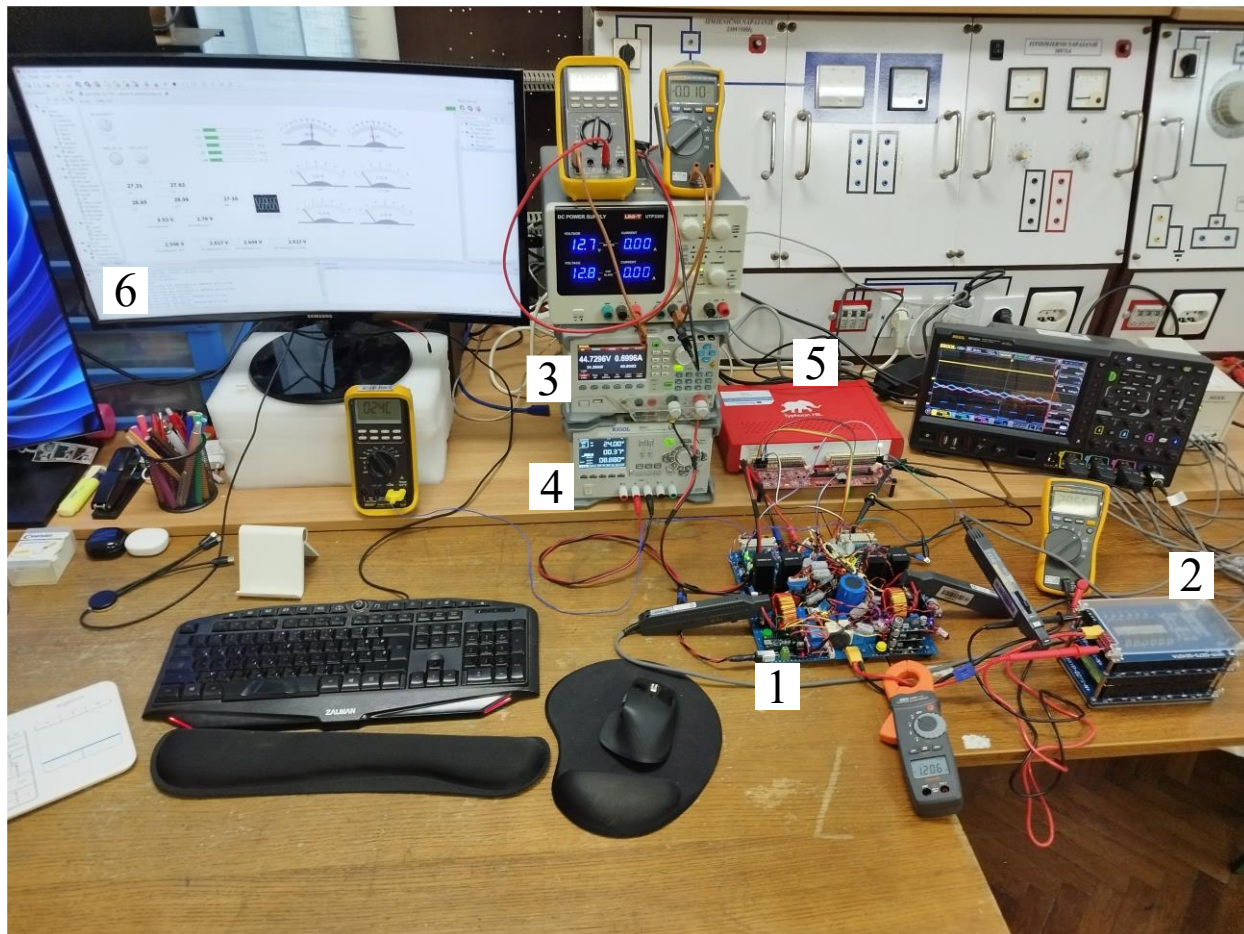


Slika 6.16. Načelna blok shema spajanja eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu PHIL metodologijom

Upravljački algoritam implementiran je na 32-bitnom *ARM Cortex A9* mikroupravljaču unutar *Typhoon HIL 402* hardvera. Na fotografiji radnog mjesta s implementiranim eksperimentalnim postavom za ispitivanje učinkovitosti u stvarnom vremenu (slika 6.17), označeni su osnovni elementi eksperimentalnog postava: pretvarač je označen brojem 1, baterijski spremnik brojem 2, izvor/trošilo koji emuliraju istosmjerni međukrug brojem 3, a napajanje upravljačkog dijela pretvarača brojem 4. Oznake 5 i 6 predstavljaju pripadajući *Typhoon HIL 402* hardver s prihvatnim sučeljem, te softver u obliku HMI korisničkog sučelja na zaslonu računala.

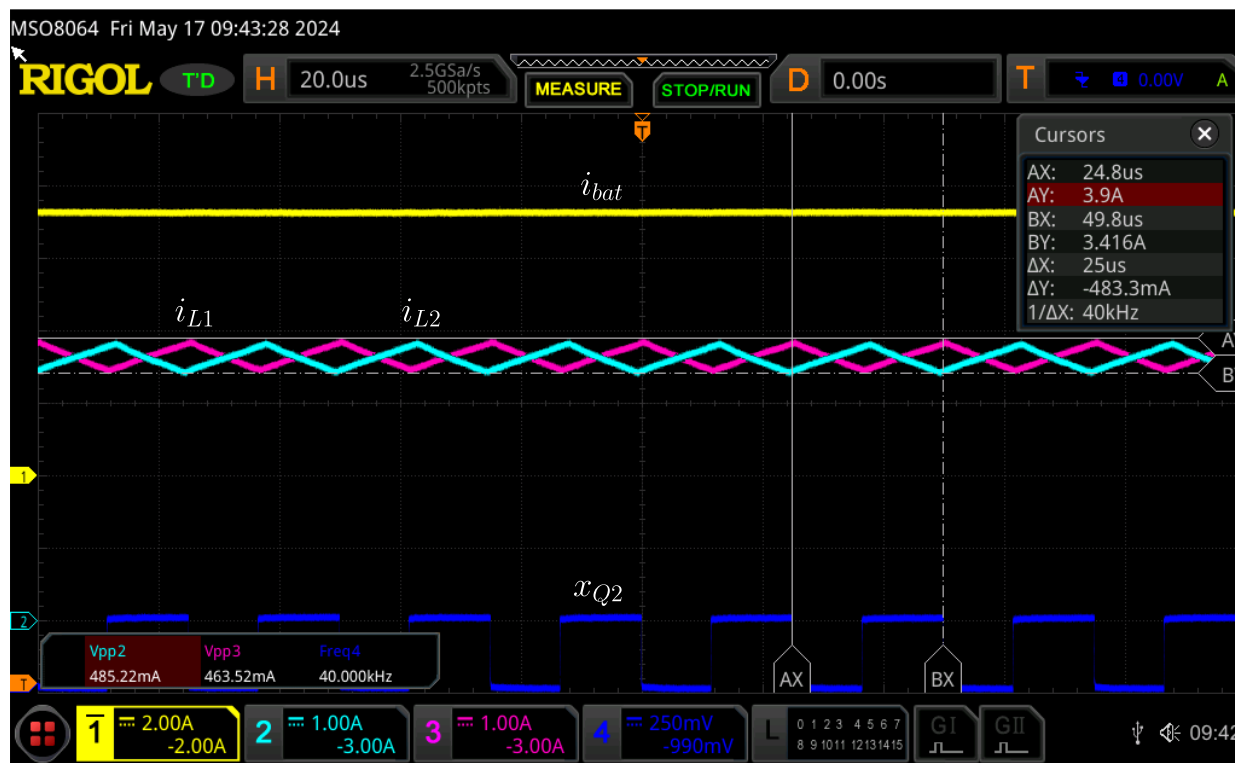
Na slici 6.17 su također vidljivi mjerni instrumenti, uključujući osciloskop i multimetre, koji služe za nadzor električnih veličina pretvarača tijekom rada. Da bi se potvrdio ispravan rad pretvarača prije validacije algoritama iz doprinosa, nužno je verificirati njegovu funkcionalnost. Ovo je postignuto

snimanjem struja prigušnica i_{L1} i i_{L2} , struje baterije i_{bat} , te odgovarajućih upravljačkih signala tranzistora. Za jednu radnu točku uzlaznog režima rada pretvarača, snimljeni su željeni valni oblici, koji su prikazani na slici 6.18.



Slika 6.17. Fotografija mjernog mjesta eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu

Za analizu valnih oblika razvijenog pretvarača korišten je četverokanalni osciloskop RIGOL MSO8064 (600 MHz, 10 GSa/s), opremljen pripadnim strujnim i naponskim sondama. Snimljeni valni oblici potvrđuju početne hipoteze vezane uz projektiranje pretvarača, te se na slici 6.18 može se uočiti nekoliko ključnih elemenata. Frekvencija upravljačkog signala x_{Q2} iznosi $f_s = 40$ kHz, što odgovara frekvenciji sklapanja tranzistora. Budući da tranzistor $Q2$ pripada grani 1 razvijenog prototipa, ovaj upravljački pravokutni valni oblik usklađen je s porastom i padom struje i_{L1} , prigušnice grane 1. Valni oblik struje i_{L2} pokazuje fazni pomak od $\phi = 180^\circ$ el. u odnosu na i_{L1} , što dovodi do neutralizacije valovitosti struje baterije i_{bat} , kako je i predviđeno.



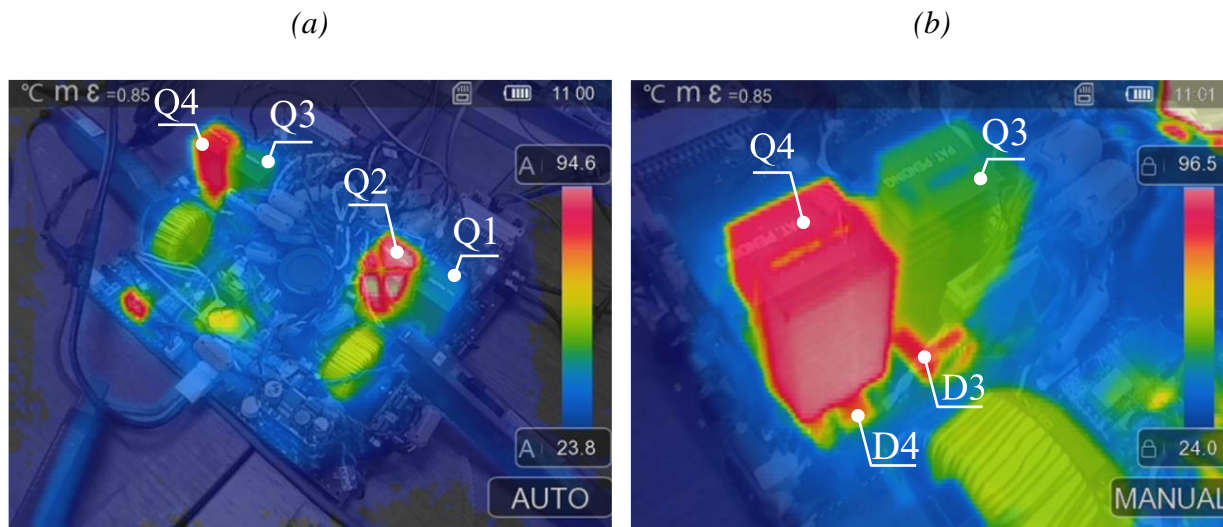
Slika 6.18. Snimljeni valni oblici struja prigušnica, struje baterije, te upravljačkog signala za radnu točku $I_{im} = 3,2 \text{ A}$ u uzlaznom režimu rada

Sa zaslona osciloskopa slike 6.18, također je vidljiva valovitost struja prigušnica, koja iznosi između 463 i 485 mA za opterećenje od $I_{im} = 3,2 \text{ A}$, što na strani baterije rezultira vrijednostima nešto iznad $I_{bat} = 6,6 \text{ A}$. Snimljeni valni oblici sa slike 6.18 stoga jasno pokazuju da pretvarač funkcionira u skladu s očekivanim električnim karakteristikama.

S obzirom na to da je regulacija temperature tranzistora ključan aspekt ovog istraživanja, bitno je promotriti raspodjelu topline unutar razvijenog pretvarača. U tu svrhu, korištenjem termografske kamere, zabilježene su dvije toplinske slike pretvarača u radu, a prikazane su na slici 6.19. Slika 6.19a prikazuje pretvarač u uzlaznom režimu rada s aktivnim obje grane, gdje se uočava ravnomjerna raspodjela topline među tranzistorima, kao i manje zagrijavanje prigušnica. Nasuprot tome, slika 6.19b prikazuje toplinsku sliku jedne grane pretvarača, s izraženim zagrijavanjem tranzistora Q4 (aktivan tijekom intervala A; slika 3.2), te vidljivim zagrijavanjem antiparalelne Schottky diode D3 (aktivna tokom intervala B; slika 3.2).

Antiparalelne diode implementirane su u završnoj fazi razvoja pretvarača, nakon što su početna mjerenja otkrila da komplementarni tranzistori generiraju prekomjerne toplinske gubitke i podliježu efektu termičkog pobjega (engl. *Thermal Runaway*), što je tijekom testiranja dovelo do fatalnih

kvarova. Uzrok ovog efekta prepoznat je u parazitskoj (porednoj) diodi MOSFET-a, čije karakteristike, posebno vrijeme oporavka, nisu bile adekvatne za predviđeni sustav pretvarača, uzrokujući prekomjerno zagrijavanje i oštećenje tranzistora. Ugradnjom brzih Schottky dioda, ovi problemi su uspješno eliminirani. Nadalje, iz toplinske slike 6.19b može se primijetiti manje zagrijavanje tranzistora Q3, koji bi, u odsutnosti diode D3, bio znatno više zagrijan od tranzistora Q4, što je utvrđeno eksperimentalnim mjerenjima.



Slika 6.19. Toplinska slika pretvarača za slučaj kada su obje grane aktivne (a) i za slučaj aktiviranog strujno-adaptivnog načina rada kada je aktivna jedna grana (b)

Kako bi se potvrdila funkcionalnost eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu, razvijena su tri zasebna reprezentativna seta mjerenja. Prvi set obuhvaća kontinuirano uključivanje obje grane pretvarača, drugi set implementira strujno-adaptivnu strategiju upravljanja, dok treći set uključuje rotaciju grana uz aktiviranu strujno-adaptivnu strategiju.

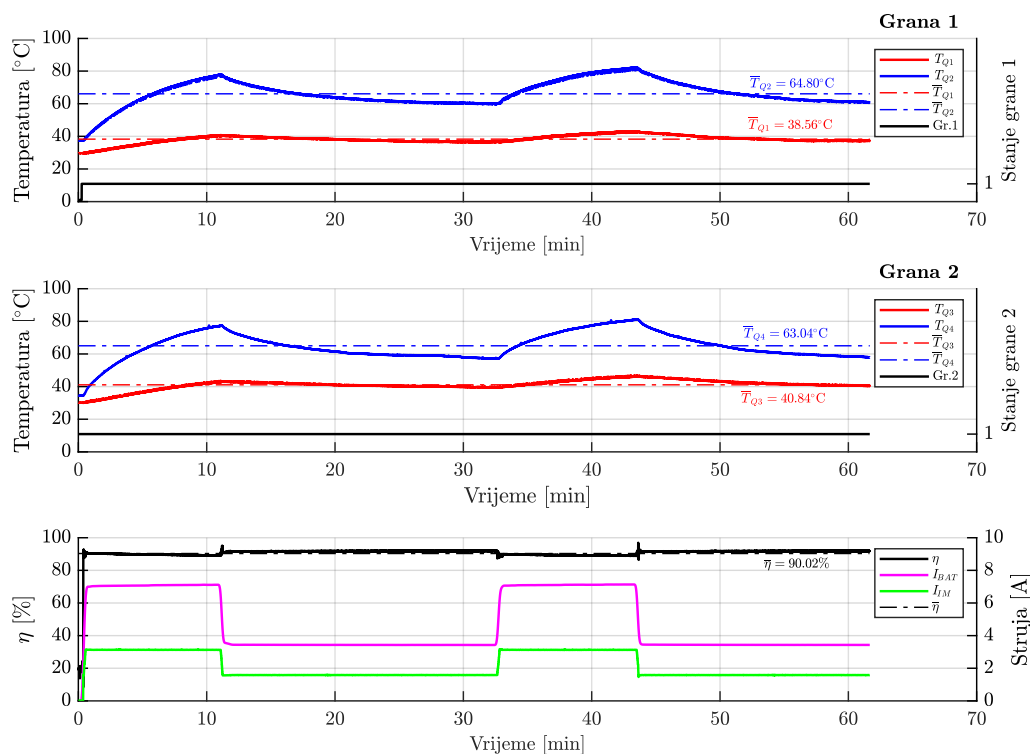
Ovi setovi su specifično osmišljeni za uzlazni režim rada, jer su prethodne validacije već potvrdile njihovu efikasnost za oba režima rada, što eliminira potrebu za ponavljanjem zaključaka i nepotrebnim mjerenjima. Ovaj dio istraživanja fokusiran je na validaciju trećeg doprinosa. Detalji o setovima mjerenja dani su u tablici 6.5. Slike 6.20 – 6.22 prikazuju dobivene rezultate mjerenja izvedene u skladu s tablicom 6.5. Rezultati prvog seta mjerenja dani su na slici 6.20.

Prvi set mjerenja odnosi se na slučaj kada su obje grane pretvarača neprekidno uključene tijekom rada, neovisno o opterećenju. Na slici 6.20 vidljiva je krivulja opterećenja pretvarača, zadana preko struje istosmjernog međukruga i_{im} , čija dinamika prati i mjerena struja baterije i_{bat} .

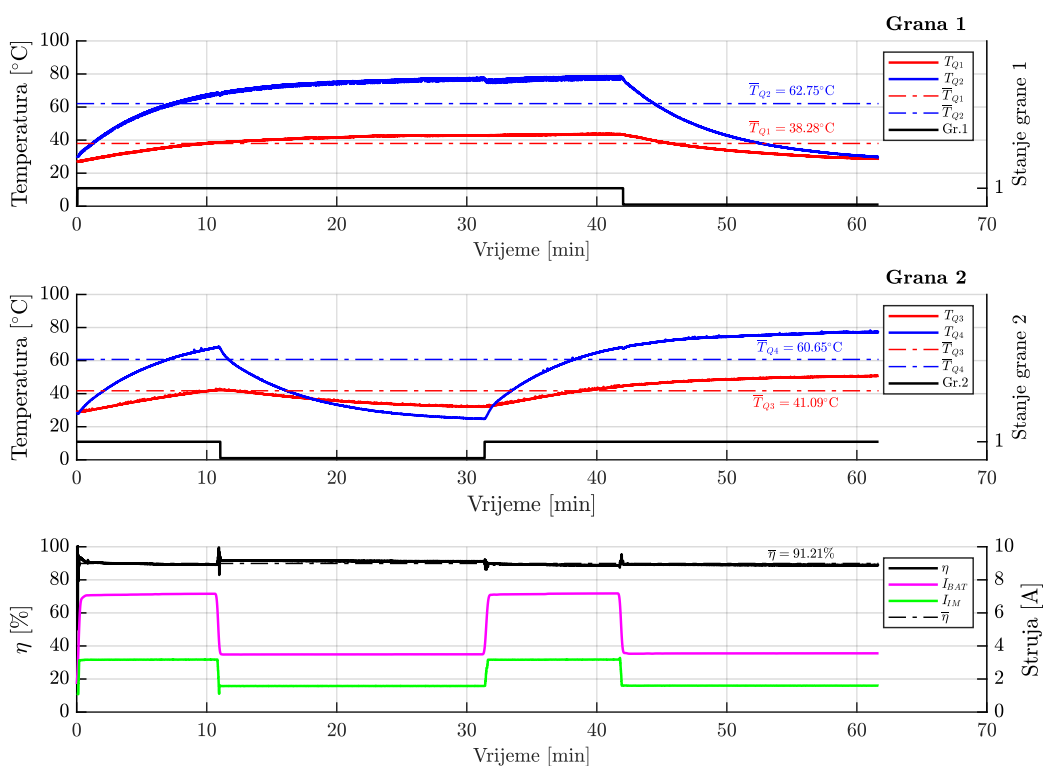
Tablica 6.5. Setovi mjerenja za validaciju PHIL eksperimentalnog postava

Set mjerenja	1.	2.	3.
Režim rada		Uzlazni	
Strujno-adaptivni način rada	Ne	Da	Da
Rotacija grana	Ne	Ne	Da
Aktivacija strujno-adaptivne strategije	–	$I_{im}(1 \text{ gr.}) < I_{gr} = 2,5A < I_{im}(2 \text{ gr.})$	
Temperaturni prag T_1	–	Varijabilni 45 °C – 50 °C	
Ukupno vrijeme trajanja	3700 s / 61,67 min / 1,027 h		

Važno je istaknuti da crvene linije, koje predstavljaju temperature, nisu temperature Schottky dioda, već temperature poledine tranzistora T_{Q1} i T_{Q3} , kako je ranije navedeno u opisu toplinske slike 6.19b. Prosječne i maksimalne temperature pojedinih tranzistora, kao i ostali ključni pokazatelji rezultata mjerenja, bit će detaljno komentirani nakon prezentacije zbirne tablice 6.6 s obrađenim rezultatima. Na slici 6.21 prikazani su rezultati za drugi set mjerenja, gdje je primijenjena strujno-adaptivna strategija upravljanja s graničnom strujom aktivacije postavljenom na $I_{gr} = 2,5 \text{ A}$.

**Slika 6.20.** Grafikoni rezultata mjerenja seta 1 s obje grane konstantno uključene

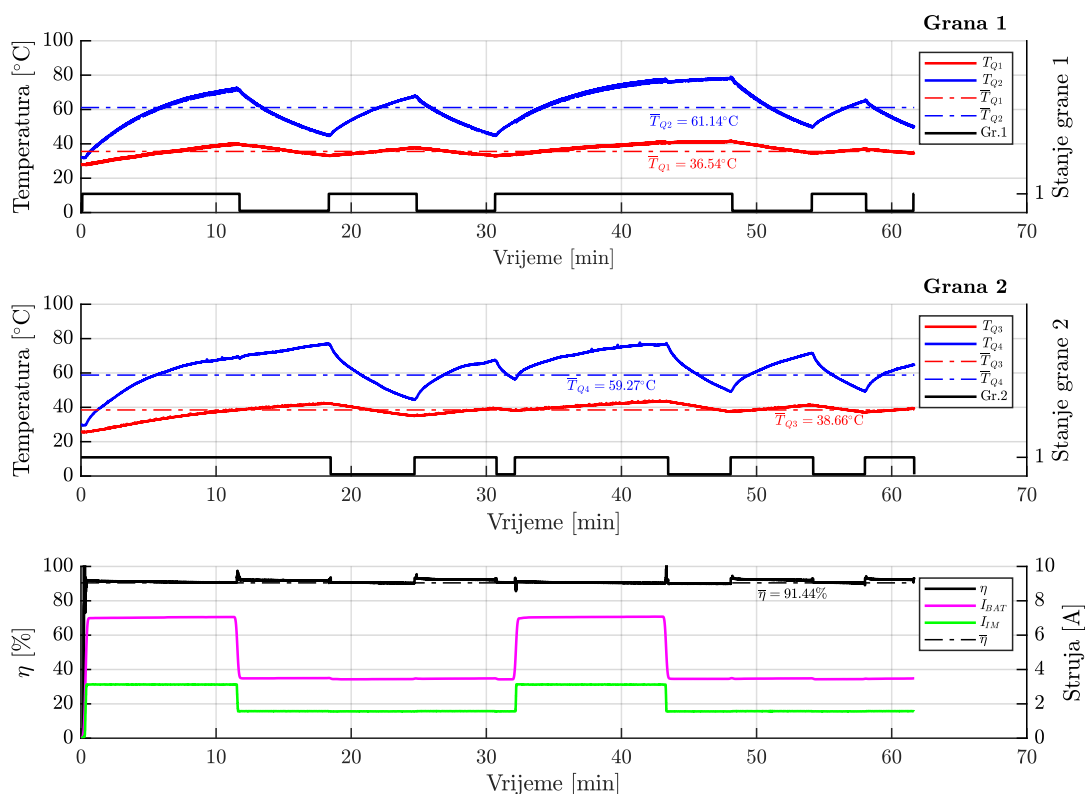
Iz rezultata prikazanih na slici 6.21 može se zaključiti da se strujno-adaptivna strategija aktivira kada je pretvarač podopterećen, tj. kada je struja istosmjernog međukruga izmjerena ispod $I_{gr} = 2,5$ A. Detaljnija obrada mjernih rezultata bit će komentirana nakon prezentacije zbirne tablice 6.6. Međutim, važno je istaknuti zapažanje o temperaturi zasićenja tranzistora, koje je vidljivo preko crvenih linija na slici 6.21. Uočeno je da temperatura tranzistora ostaje stabilna na oko 80 °C za zadano opterećenje, bez obzira na vrijeme rada pretvarača. Ovo je potvrđeno eksperimentalnim putem, ostavljajući prototip u funkciji punih sat vremena s konstantnim opterećenjem od $I_{im} = 3,2$ A. Ovaj osvrt važan je u kontekstu praktičnih razloga jer ilustrira kako hladnjak ima presudnu ulogu u regulaciji radne temperature tranzistora tijekom kontinuiranog rada, te u brzini hlađenja i zagrijavanja tijekom temperaturnih ciklusa, poznatih kao temperaturne konstante.



Slika 6.21. Grafikoni rezultata mjerenja seta 2 s uključenim strujno-adaptivnim algoritmom

Do sada se izbor hladnjaka tranzistora nije isticao kao ključan za validaciju predloženih doprinosa, ali u praktičnom smislu, veća površina hladnjaka gotovo uvijek rezultira poželjnijim toplinskim i temperaturnim karakteristikama. U komercijalnim uređajima, jedini značajni nedostatak većih hladnjaka obično su njihova veća dimenzija i cijena. Vraćajući se na mjerenja, na slici 6.22 prikazani

su grafikoni za treći set mjerenja, gdje je uz strujno-adaptivnu strategiju upravljanja aktivirana i rotacija grana bazirana na temperaturi vodećih tranzistora $Q2$ i $Q4$.



Slika 6.22. Grafikoni rezultata mjerenja seta 3 s uključenom strujno-adaptivnom strategijom upravljanja i rotacijom grana

Iz grafikona na slici 6.22 vidljivo je kako se izmjena grana u toku rada pretvarača vrši ovisno o trenutno izmjerenoj temperaturi tranzistora. Učinkovitost implementiranih algoritama za treći set mjerenja bit će detaljnije analizirana nakon obrade rezultata u nastavku.

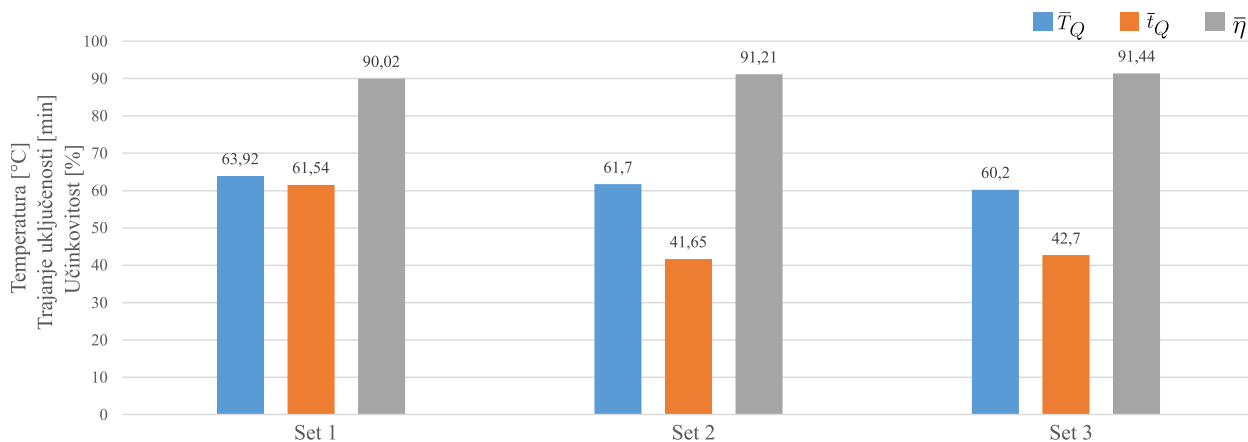
Najvažniji pokazatelj validacije strujno-adaptivne strategije upravljanja je primarno učinkovitost, koja ovisi o toplinskim gubicima generiranim od strane pretvarača. Na slici 6.23, stupčastim grafikonima prikazana je učinkovitost za sva tri seta mjerenja, iz čega je vidljiv trend porasta ili pada učinkovitosti ovisno o implementiranom setu. Budući da temperatura - kao pokazatelj toplinskog stanja tranzistora - utječe na količinu proizvedene topline, prosječna temperatura tranzistora $T_{Q(i)}$ tijekom rada može se smatrati jednim od ključnih faktora koji utječe na učinkovitost. Također je bitno istaknuti da se učinkovitost fizičkog pretvarača analizira iz perspektive dvoprilaza, tj. kao omjer između ukupne izlazne i ulazne snage, što znači da tranzistori predstavljaju samo jedan segment

gubitaka, dok ostale komponente uključene u proces pretvorbe snage čine preostali dio. S druge strane, ključni pokazatelj učinkovitosti rotacije grana je raspodjela opterećenja tijekom rada, tj. osiguravanje podjednakog vremena rada svake grane tijekom rada pretvarača.

Tablica 6.6. *Obrađeni rezultati mjerenja za PHIL validaciju mjernog postava za ispitivanje učinkovitosti*

Grana, tranzistor	Grana 1, Q2		Grana 2, Q4	
Temperaturni parametri	\bar{T}_{jQ2} [°C]	$T_{jQ2}(maks)$ [°C]	\bar{T}_{jQ4} [°C]	$T_{jQ4}(maks)$ [°C]
Set 1 (ref)	64,80	83,24	63,04	81,90
Set 2	62,75	79,00	60,65	78,21
Set 3	61,14	78,51	59,27	77,22
Relativne temperaturne razlike između setova				
Δ_{1-2} [°C]	-2,05	-4,24	-2,39	-3,69
δ_{1-2} [%]	-3,16	-5,09	-3,79	-4,51
Δ_{1-3} [°C]	-3,66	-4,73	-3,77	-4,68
δ_{1-3} [%]	-5,65	-5,68	-5,98	-5,71
Vremenski parametri				
	$\bar{t}_{uklj,Q2}$ [min]	$\bar{t}_{uklj,Q2}/t_{uk}$ [%]	$\bar{t}_{uklj,Q4}$ [min]	$\bar{t}_{uklj,Q4}/t_{uk}$ [%]
Set 1 (ref)	61,41	100	61,67	100
Set 2	41,97	68,05	41,34	67,04
Set 3	39,78	64,51	45,65	74,03

Analizirajući rezultate vremenskih parametara iz tablice 6.6, uočava se da je aktivnost svake grane podjednaka tijekom seta 2, dok u setu 3 postoji izvjesno odstupanje. Naime, zabilježena vremena ovisiti će o zadanoj temperaturi aktivacije za svaku granu T_1 , ali i o temperaturnim vremenskim konstantama (zagrijavanje i hlađenje tranzistora). Vrijeme testiranja od 60 minuta je relativno kratko za jasno izjednačavanje vremena rada pojedinih grana putem isključivo temperaturnih uvjeta aktiviranja/deaktiviranja; u dužem vremenskom periodu, vremena uključenja pojedinih grana težila bi se izjednačiti, što je vidljivo u tablici 6.3.



Slika 6.23. Grafikoni pokazatelja učinkovitosti implementiranih algoritama upravljanja pri korištenju PHIL mjernog postava

Interpretacija grafikona sa slike 6.23 pokazuje da je došlo do smanjenja prosječne temperature tranzistora obje grane za $-2,22$ °C u setu 2 i za $-3,74$ °C u setu 3, u usporedbi s rezultatima seta 1. Slično, promatranjem prosječnog vremena vođenja grana, uočljivo je smanjenje za otprilike 31 % u setovima 2 i 3 u odnosu na set 1. Konačno, rezultati mjerenja ukazuju na povećanje prosječne učinkovitosti pretvarača za 1,19 % u setu 2 i za 1,42 % u setu 3, u odnosu na set 1.

Iako je fokus ovog potpoglavlja usmjeren na samu izvedbu eksperimentalnog postava za ispitivanje učinkovitosti, provedena mjerenja su dodatno potvrdila već ranije validirane doprinose rada. Kao konačan rezultat, povećanje učinkovitosti pretvarača predstavlja ključni fokus rada, koji direktno proizlazi iz samih doprinosa. Ova centralna tema jasno je istaknuta već u naslovu doktorskog rada.

7

Zaključak

Važnost tehnologije pohrane električne energije postaje sve izraženija u svjetlu globalnih zahtjeva za održivom energijom. Baterijski spremnici energije su neophodni za uravnoteženje proizvodnje i potrošnje električne energije, te igraju ključnu ulogu u stabilizaciji energetske mreže kroz upravljanje vršnim opterećenjima, regulaciju frekvencije i napona. S ekonomskog stajališta, pad troškova proizvodnje baterija, potaknut ekonomijom obujma proizvodnje i tehnološkim inovacijama, čini baterijske spremnike sve isplativijima. Posebno se to odnosi na litij-ionske baterije, koje zahvaljujući očekivanom daljnjem padu cijena postaju sve dostupnije i ekonomičnije za široku upotrebu.

U kontekstu energetskih pretvarača za baterijske spremnike, ključan je pravilan odabir topološke konfiguracije. Dvosmjernost toka energije predstavlja temeljni zahtjev za svaki sustav pohrane električne energije. Detaljna klasifikacija energetskih pretvarača, koja obuhvaća broj prilaza, stupnjeve pretvorbe i galvansku odvojivost, omogućuje prilagodbu pretvarača specifičnim potrebama i normama primjene. U praktičnim primjenama koriste se raznovrsne topološke inovacije, kako u jednostupanjskim tako i u višestupanjskim izvedbama. Analiza prednosti i izazova različitih topologija pretvarača pruža temelj za strateški odabir optimalne konfiguracije, s posebnim naglaskom na smanjenje gubitaka i povećanje energetske učinkovitosti.

Jedna od često korištenih topologija uključuje kaskadni spoj istosmjernog pretvarača i usmjerivača u dvostupanjskoj neizoliranoj izvedbi. Fokus ovog rada bio je na prvom stupnju pretvorbe, koji uključuje dvosmjerni pretvarač istosmjerne struje s dvije grane, s krajnjim ciljem povećanja učinkovitosti kroz implementaciju naprednih algoritama upravljanja.

Matematičkim modelom dvosmjernog pretvarača istosmjerne struje s dvije grane postavljeni su temelji za analizu njegovog rada u oba režima – uzlaznom i silaznom. Razvoj ovog modela započeo je s pojedinačnom granom, čija konfiguracija je ključna za razumijevanje složenijih višegranskih

sustava. U praksi se koriste diskontinuirani i kontinuirani načini rada, pri čemu se kontinuirani način rada preferira zbog njegove predvidljivosti, jednostavnijeg upravljanja te manje valovitosti struje prigušnice, što doprinosi smanjenju stresa na komponente i poboljšanju efikasnosti. Ovaj način rada implementiran je i ovdje. Uz idealni model, nadogradnja s disipativnim elementima omogućila je realističniji prikaz gubitaka i radnih karakteristika pretvarača. Način upravljanja, bilo sinkroni ili asinkroni, biran je ovisno o specifičnim zahtjevima rada pretvarača, uključujući promatrane gubitke. Za potrebe ovog istraživanja odabran je asinkroni način rada radi jednostavnije izvedbe upravljanja. Selekcija stvarnih komponenti s konkretnim parametrima, koja proizlazi iz kreiranih matematičkih modela, od vitalne je važnosti za kasniju fizičku izvedbu pretvarača.

Na temelju matematičkog modela, simulacijski model dvosmjernog pretvarača istosmjerne struje s dvije grane postavlja temelje za razvoj i testiranje upravljačkih algoritama u kontroliranom okruženju. Korištenje suvremenih praksi razvoja, kao što su Hardware-in-the-Loop (HIL) i njegove varijante, ključno je za učinkovitu simulaciju, validaciju i implementaciju upravljačkih strategija u stvarnom vremenu. Ove tehnike omogućuju precizno testiranje i evaluaciju upravljačkih sustava pretvarača prije njihove stvarne primjene, smanjujući troškove i vrijeme razvoja.

Simulacija razvijena u Typhoon HIL okruženju omogućila je testiranje modela pretvarača unutar virtualnog okruženja, koristeći MIL/SIL metodologiju za analizu ponašanja pojedinih komponenata kruga i validaciju ključnih parametara. Model uključuje upravljački sustav reguliran PID regulatorom. Uvođenje toplinskih modela dodatno komplicira simulaciju, ali pruža važne uvide u toplinske performanse pretvarača, omogućavajući razvoj strategija za upravljanje temperaturom tranzistora i drugih ključnih komponenata.

Prvi doprinos ovog rada ogleda se u razvoju strujno-adaptivne strategije upravljanja aktivnim granama pretvarača, koja na temelju trenutnih opterećenja i izmjerenih temperatura dinamički regulira uključivanje i isključivanje grana, ciljajući na povećanje energetske učinkovitosti sustava. Pregledom postojećih rješenja u literaturi uočeno je da mnogi pristupi upravljanju brojem aktivnih grana oslanjaju se na fiksne algoritme, koji reagiraju na promjene u opterećenju bez uzimanja u obzir trenutnih temperatura, često aktivirajući i deaktivirajući istu granu. Ovaj način upravljanja može dovesti do nejednakog starenja grana, a time i komponenti pretvarača. Stoga, kao uvjet uključivanja i isključivanja pojedinih grana, korištena je temperatura pojedinog tranzistora; u simulaciji kroz toplinski model pretvarača razvijen u Typhoon HIL okruženju.

Za validaciju strujno-adaptivne strategije, korištena je CHIL metodologija razvoja, što podrazumijeva fizički implementirano upravljanje na mikroupravljač, dok je energetska dio pretvarača modeliran u softveru. Simulacija je vršena u stvarnom vremenu za zadane krivulje punjenja i pražnjenja baterija, koristeći Typhoon HIL 402 hardver. Rezultati simulacijskih mjerenja pokazuju da primjena strujno-adaptivne strategije u uvjetima promjenjivih opterećenja, definiranih preko struje istosmjernog međukruga ili baterije, dovodi do povećanja prosječne energetske učinkovitosti pretvarača. U slučaju uzlaznog režima rada, odnosno pražnjenja baterije, postignuto je povećanje učinkovitosti modela za 3,34 %, dok je za silazni režim rada zabilježeno povećanje od 7,06 %. Uočeno je da povećanje učinkovitosti varira ovisno o krivulji opterećenja te da, što je pretvarač dulje podopterećen uz primjenu strujno-adaptivne strategije, to će povećanje učinkovitosti biti izraženije.

Drugi doprinos ovog rada, metoda upravljanja radnom temperaturom tranzistora, usmjeren je na potencijalno produljenje radnog vijeka i optimizaciju radnih uvjeta tranzistora kroz kontrolu njihove temperature. Ovaj pristup integrira rotaciju grana, tj. dinamičko uključivanje i isključivanje grana pretvarača na temelju praćenja i analize temperature tranzistora. Za razliku od uobičajenih strategija rotacije grana koje se primarno oslanjaju na vremenski brojač ili stanje aktivnosti, ovaj pristup koristi temperaturu kao ključnu komponentu za donošenje odluka, čime se temperatura održava unutar zadanog histereznog područja.

Emulacija rotacije grana validirana je na razvijenom fizičkom prototipu s paralelno spojenim tranzistorima, upravljanim pomoću Arduino DUE platforme i MATLAB-a kao korisničkog sučelja. Kroz validaciju metode na prototipu, rotacija grana pokazuje efikasno upravljanje temperaturom promatranog tranzistora, smanjenjem prosječne temperature za 22,1 % i redukcijom ukupnog vremena korištenja tranzistora za 40,9 %. Validacija time potvrđuje ravnomjerniju distribuciju opterećenja i topline, te težnju ka izjednačavanju vremena uključenosti pojedinih tranzistora tijekom rada.

Treći doprinos rada je realizacija eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu. Implementirani algoritam upravljanja kombinacija je algoritama iz prethodna dva doprinosa, koristeći strujno-adaptivnu strategiju kao osnovu za aktivaciju metode upravljanja radnom temperaturom tranzistora. Eksperimentalni postav izveden je primjenom CHIL i PHIL metodologija, koristeći modelirani pretvarač za CHIL slučaj i stvarni pretvarač za PHIL slučaj, uz implementirano upravljanje na Typhoon HIL *Arm Cortex A9* mikroupravljač. Za obje metodologije, korišteno je HMI korisničko sučelje kao integracijski element između razvijenog softvera i hardvera.

Rezultati validacije CHIL metodologijom za uzlazni režim rada pokazuju smanjenje prosječne temperature promatranog tranzistora za 17 %, kao i smanjenje prosječne uključenosti promatranog tranzistora za preko 25 %, kada se rezultati usporede sa standardnim radom gdje su obje grane neprekidno uključene. U silaznom režimu rada, gdje je punjenje baterije izvedeno pri konstantnom podopterećenju s 1C strujom baterije, rezultati pokazuju smanjenje prosječne temperature promatranog tranzistora za 31,8 %, dok je prosječno vrijeme uključenosti istog tranzistora smanjeno za oko 50 %. Učinkovitost je u ovome slučaju povećana za 1,96 %.

Validacija PHIL metodologijom, kao konačnim stadijem testiranja, provedena je na razvijenom skaliranom prototipu pretvarača s dvije grane snage 240 W. Rezultati pokazuju povećanje učinkovitosti s 90,02 % na 91,44 % pri korištenju strujno-adaptivne strategije uz rotaciju grana. Također, prosječna temperatura tranzistora snižena je za 5,8 %, a prosječno vrijeme uključenosti za 30,6 %, također kada se koristi strujno-adaptivna strategija s uključenom rotacijom grana. Rezultati dobiveni PHIL validacijom potvrđuju one dobivene CHIL validacijom, što ukazuje na to da je eksperimentalni postav za ispitivanje učinkovitosti validan.

Iako je učinkovitost inherentno vezana uz parametre odabranog sustava, parametre algoritama, kao i parametre promatranog opterećenja, postoji potencijal za daljnje povećanje učinkovitosti kroz nadogradnju predstavljenih doprinosa pametnim algoritmima zasnovanim na strojnom učenju. Ova mogućnost otvara prostor za buduća istraživanja koja bi se fokusirala na optimizaciju parametara u stvarnom vremenu te prilagođavanje parametara algoritama aktualnim opterećenjima i temperaturama pretvarača.

Literatura

- [1] Diogo Andre ´ Cerqueira Pinto Bezerra Varaj ˆ ao, „Single-stage, Bidirectional AC-DC Matrix Converter for Energy Storage Systems“, Thesis for Doctor of Philosophy in Electrical and Computer Engineering, Department of Electrical and Computer Engineering Faculty of Engineering of the University of Porto, Porto, Portugal, 2018.
- [2] D. Sprake, Y. Vagapov, S. Lupin, i A. Anuchin, „Housing estate energy storage feasibility for a 2050 scenario“, u *2017 Internet Technologies and Applications (ITA)*, Wrexham: IEEE, ruj. 2017, str. 137–142. doi: 10.1109/ITECHA.2017.8101925.
- [3] S. Afroze i ostali, „Emerging and Recycling of Li-Ion Batteries to Aid in Energy Storage, A Review“, *Recycling*, sv. 8, izd. 3, str. 48, svi. 2023, doi: 10.3390/recycling8030048.
- [4] M. Znidarec, D. Topic, D. Sljivac, Z. Klaić, i A. Brandis, „Influence of Load Peak Shaving on Battery System Capacity in an Islanded Building Microgrid“, u *2018 International Conference on Smart Systems and Technologies (SST)*, Osijek: IEEE, lis. 2018, str. 247–251. doi: 10.1109/SST.2018.8564663.
- [5] Cameron Murray, „Global BESS deployments to exceed 400GWh annually by 2030, says Rystad Energy“, *Energy Storage News*. Pristupljeno: 10. kolovoz 2023. [Na internetu]. Dostupno na: <https://www.energy-storage.news/global-bess-deployments-to-exceed-400gw-annually-by-2030-says-rystad-energy/>
- [6] David Gordon, „Battery market forecast to 2030: Pricing, capacity, and supply and demand“, E Source, Boulder, Colorado, ožu. 2022. Pristupljeno: 06. svibanj 2023. [Na internetu]. Dostupno na: <https://www.esource.com/report/130221hvfd/battery-market-forecast-2030-pricing-capacity-and-supply-and-demand>
- [7] Xeraya Capital, „Lithium-ion vs. Sodium-ion Batteries: Sustainable Energy Options for the Future“, LinkedIn. Pristupljeno: 12. listopada 2023. [Na internetu]. Dostupno na: <https://www.linkedin.com/pulse/lithium-ion-vs-sodium-ion-batteries-sustainable-energy-options>
- [8] A. Brandis, K. Knol, D. Pelin, i D. Topić, „Prototype Proposal of an 18 kW Non-Isolated Bidirectional Converter for Battery Energy Storage System“.
- [9] FER, Zagreb, O. FERIT, i EFZG, Zagreb, „Umreženi stacionarni baterijski spremnici energije“, EU projekt. Pristupljeno: 10. srpanj 2023. [Na internetu]. Dostupno na: <https://usbse.eu/>
- [10] A. Brandis, D. Pelin, T. Matić, i D. Topić, „Temperature Control Concept for Parallel IGBT Operation“, *Electronics*, sv. 10, izd. 4, str. 429, velj. 2021, doi: 10.3390/electronics10040429.
- [11] A. Brandis, D. Pelin, D. Topic, i B. Tomasevic, „Active Li-ion Battery Charge Balancing System Based on Flyback Converter“, u *2020 IEEE 11th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, Dubrovnik, Croatia: IEEE, ruj. 2020, str. 164–169. doi: 10.1109/PEDG48541.2020.9244396.
- [12] A. Ghosh i F. Zare, *Control of Power Electronic Converters with Microgrid Applications*. John Wiley & Sons, 2022. [Na internetu]. Dostupno na: <https://onlinelibrary.wiley.com/doi/book/10.1002/9781119815464>

-
- [13] M. B. Sigalo, A. C. Pillai, S. Das, i M. Abusara, „An Energy Management System for the Control of Battery Storage in a Grid-Connected Microgrid Using Mixed Integer Linear Programming“, *Energies*, sv. 14, izd. 19, str. 6212, ruj. 2021, doi: 10.3390/en14196212.
- [14] Ramkumar S i Jayanth Rangaraju, „AC/DC, DC-DC bi-directional converters for energy storage and EV applications“, predstavljeno na TI Tech Days, Texas, Dallas, 2020.
- [15] S. Dharmasena, T. O. Olowu, i A. I. Sarwat, „Bidirectional AC/DC Converter Topologies: A Review“, u *2019 SoutheastCon*, Huntsville, AL, USA: IEEE, tra. 2019, str. 1–5. doi: 10.1109/SoutheastCon42311.2019.9020287.
- [16] K. Kroics, O. Husev, K. Tytelmaier, J. Zakis, i O. Veligorskyi, „An Overview of Bidirectional AC-DC Grid Connected Converter Topologies for Low Voltage Battery Integration“, *Int. J. Power Electron. Drive Syst. IJPEDS*, sv. 9, izd. 3, str. 1223, ruj. 2018, doi: 10.11591/ijpeds.v9.i3.pp1223-1239.
- [17] Bilandžić, J. i ostali, „Review of power electronic converters for stationary battery storage systems“, predstavljeno na 15th HRO CIGRE Session, 2021.
- [18] A. J. Alrubaie, M. Salem, K. Yahya, M. Mohamed, i M. Kamarol, „A Comprehensive Review of Electric Vehicle Charging Stations with Solar Photovoltaic System Considering Market, Technical Requirements, Network Implications, and Future Challenges“, *Sustainability*, sv. 15, izd. 10, str. 8122, svi. 2023, doi: 10.3390/su15108122.
- [19] S. Dharmasena, T. O. Olowu, i A. I. Sarwat, „Bidirectional AC/DC Converter Topologies: A Review“, u *2019 SoutheastCon*, Huntsville, AL, USA: IEEE, tra. 2019, str. 1–5. doi: 10.1109/SoutheastCon42311.2019.9020287.
- [20] Y. Kwak, D. Heo, S.-P. Kim, S.-G. Song, S.-J. Park, i F. Kang, „Reliability and Economic Efficiency Analysis of 4-Leg Inverter Compared with 3-Leg Inverters“, *Electronics*, sv. 10, izd. 1, str. 87, sij. 2021, doi: 10.3390/electronics10010087.
- [21] L. De Oliveira-Assis i ostali, „Simplified model of battery energy-stored quasi-Z-source inverter-based photovoltaic power plant with Twofold energy management system“, *Energy*, sv. 244, str. 122563, tra. 2022, doi: 10.1016/j.energy.2021.122563.
- [22] A. Misra, K. Srikanth, i B. L. Narasimharaju, „Performance Comparison of Multilevel and 2-level Inverters for High Voltage E-drive Application“, u *2023 IEEE International Students' Conference on Electrical, Electronics and Computer Science (SCEECS)*, Bhopal, India: IEEE, velj. 2023, str. 1–6. doi: 10.1109/SCEECS57921.2023.10063049.
- [23] A. M. Rauf, M. Abdel-Monem, T. Geury, i O. Hegazy, „A Review on Multilevel Converters for Efficient Integration of Battery Systems in Stationary Applications“, *Energies*, sv. 16, izd. 10, str. 4133, svi. 2023, doi: 10.3390/en16104133.
- [24] F. Wu, K. Wang, G. Hu, Y. Shen, i S. Luo, „Overview of Single-Stage High-Frequency Isolated AC–DC Converters and Modulation Strategies“, *IEEE Trans. Power Electron.*, sv. 38, izd. 2, str. 1583–1598, velj. 2023, doi: 10.1109/TPEL.2022.3210745.
- [25] V. Fernão Pires, E. Romero-Cadaval, D. Vinnikov, I. Roasto, i J. F. Martins, „Power converter interfaces for electrochemical energy storage systems – A review“, *Energy Convers. Manag.*, sv. 86, str. 453–475, lis. 2014, doi: 10.1016/j.enconman.2014.05.003.
- [26] G.-J. Son, F.-S. Kang, i S.-J. Park, „Grid Connection Using a Structure That Combines a Buck Converter and a Push-Pull Converter to Reduce the Low-Frequency Current Ripple of the Fuel-Cell“, *IEEE Access*, sv. 10, str. 95804–95823, 2022, doi: 10.1109/ACCESS.2022.3204989.
- [27] M. R. Khalid, I. A. Khan, S. Hameed, M. S. J. Asghar, i J.-S. Ro, „A Comprehensive Review on Structural Topologies, Power Levels, Energy Storage Systems, and Standards for Electric
-

- Vehicle Charging Stations and Their Impacts on Grid“, *IEEE Access*, sv. 9, str. 128069–128094, 2021, doi: 10.1109/ACCESS.2021.3112189.
- [28] S. Zou, J. Lu, i A. Khaligh, „Modelling and control of a triple-active-bridge converter“, *IET Power Electron.*, sv. 13, izd. 5, str. 961–969, tra. 2020, doi: 10.1049/iet-pel.2019.0920.
- [29] X. Chen, S. M. Tayebi, i I. Batarseh, „A Modified Dual-input LLC Converter for Standalone PV/Battery Power System“, u *2020 IEEE Applied Power Electronics Conference and Exposition (APEC)*, New Orleans, LA, USA: IEEE, ožu. 2020, str. 969–976. doi: 10.1109/APEC39645.2020.9124372.
- [30] M. Bragard, N. Soltan, S. Thomas, i R. W. De Doncker, „The Balance of Renewable Sources and User Demands in Grids: Power Electronics for Modular Battery Energy Storage Systems“, *IEEE Trans. Power Electron.*, sv. 25, izd. 12, str. 3049–3056, pros. 2010, doi: 10.1109/TPEL.2010.2085455.
- [31] M. Alshammari i M. Duffy, „Review of Single-Phase Bidirectional Inverter Topologies for Renewable Energy Systems with DC Distribution“, *Energies*, sv. 15, izd. 18, str. 6836, ruj. 2022, doi: 10.3390/en15186836.
- [32] A. Petersen, „Multilevel Converters for Battery Energy Storage: How Many Levels and Why?“, A thesis s for the degree of Doctor of Philosophy, The University of Sheffield Faculty of Engineering Department of Electrical and Electronic Engineeringž, Sheffield, Engleska, 2019.
- [33] Han Ju Cha, B.S., „Analysis and Design of Matrix Converters for Adjustable Speed Drives and Distributed Power Sources“, Doctoral Thesis, Seoul National University, Seoul, Korea, 2004.
- [34] T. Sutikno, R. A. Aprilianto, i H. S. Purnama, „Application of non-isolated bidirectional DC–DC converters for renewable and sustainable energy systems: a review“, *Clean Energy*, sv. 7, izd. 2, str. 293–311, tra. 2023, doi: 10.1093/ce/zkac070.
- [35] I. Zupan, A. Lasic, D. Kruselj, V. Sunde, i Z. Ban, „Power converter circuits for recuperation of the regenerative braking energy in rail vehicles“, u *2019 42nd International Convention on Information and Communication Technology, Electronics and Microelectronics (MIPRO)*, Opatija, Croatia: IEEE, svi. 2019, str. 174–179. doi: 10.23919/MIPRO.2019.8757124.
- [36] H.-S. Lee i J.-J. Yun, „High-Efficiency Bidirectional Buck–Boost Converter for Photovoltaic and Energy Storage Systems in a Smart Grid“, *IEEE Trans. Power Electron.*, sv. 34, izd. 5, str. 4316–4328, svi. 2019, doi: 10.1109/TPEL.2018.2860059.
- [37] A.-S. J. Sergio, „Bidirectional Cuk Converter in Partial-Power Architecture with Current Mode Control for Battery Energy Storage System in Electric Vehicles“.
- [38] A. Kloenne i T. Sigle, „Bidirectional ZETA/SEPIC converter as battery charging system with high transfer ratio“, u *2017 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, Warsaw: IEEE, ruj. 2017, str. P.1-P.7. doi: 10.23919/EPE17ECCEEurope.2017.8099321.
- [39] J. Zhang, R. Kim, i J.-S. Lai, „High-power density design of a soft-switching high-power bidirectional DC-DC converter“, u *2006 37th IEEE Power Electronics Specialists Conference*, Jeju, Korea (South): IEEE, lip. 2006, str. 1–7. doi: 10.1109/pesc.2006.1712087.
- [40] A. A. Nkembi, P. Cova, E. Sacchi, E. Coraggioso, i N. Delmonte, „A Comprehensive Review of Power Converters for E-Mobility“, *Energies*, sv. 16, izd. 4, str. 1888, velj. 2023, doi: 10.3390/en16041888.
- [41] R. Sobieski, R. Miskiewicz, J. Rabkowski, i R. Kopacz, „Two-phase interleaved DC-DC converter with 3.3 kV SiC MOSFET modules“, u *2023 IEEE International Conference on Electrical Systems for Aircraft, Railway, Ship Propulsion and Road Vehicles & International*

- Transportation Electrification Conference (ESARS-ITEC)*, Venice, Italy: IEEE, ožu. 2023, str. 1–5. doi: 10.1109/ESARS-ITEC57127.2023.10114898.
- [42] L. Ni, D. J. Patterson, i J. L. Hudgins, „High Power Current Sensorless Bidirectional 16-Phase Interleaved DC-DC Converter for Hybrid Vehicle Application“, *IEEE Trans. Power Electron.*, sv. 27, izd. 3, str. 1141–1151, ožu. 2012, doi: 10.1109/TPEL.2011.2165297.
- [43] A. Thiyagarajan, S. G. Praveen Kumar, i A. Nandini, „Analysis and comparison of conventional and interleaved DC/DC boost converter“, u *Second International Conference on Current Trends In Engineering and Technology - ICCTET 2014*, Coimbatore, India: IEEE, srp. 2014, str. 198–205. doi: 10.1109/ICCTET.2014.6966287.
- [44] W. Qiu, C. Cheung, S. Xiao, i G. Miller, „Power Loss Analyses for Dynamic Phase Number Control in Multiphase Voltage Regulators“, u *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, Washington, DC, USA: IEEE, velj. 2009, str. 102–108. doi: 10.1109/APEC.2009.4802640.
- [45] X. Yang, S. Zong, i G. Fan, „Analysis and validation of the output current ripple in interleaved buck converter“, u *IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society*, Beijing: IEEE, lis. 2017, str. 846–851. doi: 10.1109/IECON.2017.8216146.
- [46] B. C. Barry, J. G. Hayes, i M. S. Rylko, „CCM and DCM Operation of the Interleaved Two-Phase Boost Converter With Discrete and Coupled Inductors“, *IEEE Trans. Power Electron.*, sv. 30, izd. 12, str. 6551–6567, pros. 2015, doi: 10.1109/TPEL.2014.2386778.
- [47] B. Lagssiyer, A. Abdelhak, A. Abdelhak, M. E. Hafyani, i M. E. Hafyani, „Performance assessment, in terms of ripples and power, of conventional and interleaved converter DC–DC with coupled and independent inductors dedicated to photovoltaic installations“, *Indones. J. Electr. Eng. Comput. Sci.*, sv. 14, izd. 2, str. 978, svi. 2019, doi: 10.11591/ijeecs.v14.i2.pp978-989.
- [48] Ivan Flegar, *Elektronički energetski pretvarači*, 2. izd. Zagreb: Kigen.
- [49] Ž. Stojanović, „MODEL NAPONSKI UPRAVLJANOG ISTOSMJERNOG UZLAZNOG PRETVARAČA ZA ANALIZU NEREGULARNIH USTALJENIH STANJA“.
- [50] G. Herbst, „A Building-Block Approach to State-Space Modeling of DC-DC Converter Systems“, *J*, sv. 2, izd. 3, str. 247–267, srp. 2019, doi: 10.3390/j2030018.
- [51] S. Somkun, C. Sirisamphanwong, i S. Sukchai, „A DSP-based interleaved boost DC–DC converter for fuel cell applications“, *Int. J. Hydrog. Energy*, sv. 40, izd. 19, str. 6391–6404, svi. 2015, doi: 10.1016/j.ijhydene.2015.03.069.
- [52] H.-H. Chou, W.-H. Luo, H.-L. Chen, i S.-F. Wang, „A Novel Buck Converter with Dual Loops Control Mechanism“, *Electronics*, sv. 11, izd. 8, str. 1256, tra. 2022, doi: 10.3390/electronics11081256.
- [53] Vikas U. i K.P Guruswamy, „Design, Modelling, Analysis and Implementation of Two Phase Interleaved Buck DC-DC Converter“, u *International Journal of Innovative Science and Research Technology*,
- [54] R. W. Erickson i D. Maksimović, *Fundamentals of Power Electronics*. Cham: Springer International Publishing, 2020. doi: 10.1007/978-3-030-43881-4.
- [55] M. S. S. Nia, „Modeling and analyzing parasitic parameters in high frequency converters“.
- [56] BOURNS, „IGBT vs. MOSFET – Determining the Most Efficient Power Switching Solution“, 2022. Pristupljeno: 27. rujan 2023. [Na internetu]. Dostupno na: <https://www.bourns.com/docs/technical-documents/>

-
- [57] T. D. C. Busarello, M. G. Simões, i J. A. Pomilio, „Semiconductor Diodes and Transistors“, u *Power Electronics Handbook*, Elsevier, 2018, str. 15–48. doi: 10.1016/B978-0-12-811407-0.00002-7.
- [58] W. Zhou, Y. Zheng, Z. Pan, i Q. Lu, „Review on the Battery Model and SOC Estimation Method“, *Processes*, sv. 9, izd. 9, str. 1685, ruj. 2021, doi: 10.3390/pr9091685.
- [59] M. Rimondi, R. Mandrioli, V. Cirimele, L. K. Pittala, M. Ricco, i G. Grandi, „Design of an Integrated, Six-Phase, Interleaved, Synchronous DC/DC Boost Converter on a Fuel-Cell-Powered Sport Catamaran“, *Designs*, sv. 6, izd. 6, str. 113, stu. 2022, doi: 10.3390/designs6060113.
- [60] I. Khaleel Murad, „Efficiency of Synchronous and Asynchronous Buck-Converter at Low Output Current.“, *J. Univ. Babylon Eng. Sci.*, sv. 27, izd. 2, str. 194–206, lip. 2019, doi: 10.29196/jubes.v27i2.2337.
- [61] Xu Xinyu, „A soft-switching back-to-back bi-directional dc-dc converter and the fpga based digital control design“, Doctoral Thesis, National university of Singapore, Singapore, 2008.
- [62] Vishay BCcomponents, „058/059 PLL-SI“, Aluminum Electrolytic Capacitors Power Long Life Snap-In. Pristupljeno: 20. rujan 2023. [Na internetu]. Dostupno na: <https://www.vishay.com/docs/28342/058059pll-si.pdf>
- [63] M. Delhommis, „Pre-Design by Optimization Methodology in Power Electronics“.
- [64] Tesla, „Tesla Powerwall 2“, Tesla Powerwall 2 Datasheet. Pristupljeno: 09. siječanj 2023. [Na internetu]. Dostupno na: https://www.tesla.com/sites/default/files/pdfs/powerwall/Powerwall%20_AC_Datasheet_en_AU.pdf
- [65] M. Jokar, P. Ghani, S. Babaei, H. R. Hafezi, M. Abbasi, i R. Sadeghi, „Design and Implementation of a 3 kW Single-Phase BESS Using ARM & FPGA“, u *2019 10th International Power Electronics, Drive Systems and Technologies Conference (PEDSTC)*, Shiraz, Iran: IEEE, velj. 2019, str. 389–394. doi: 10.1109/PEDSTC.2019.8697233.
- [66] Jiangsu KOYOE Energy Technology Co., „KY-1Hybrid-5k0-H Energy Storage Inverter“, 5kW Hybrid Inverter / Single-Phase. Pristupljeno: 09. siječanj 2023. [Na internetu]. Dostupno na: <https://www.kessltd.uk/wp-content/uploads/2023/01/5kW-Hybrid-Inverter-Single-Phase-User-Manual.pdf>
- [67] Alldatasheet, „NCR18650B Datasheet“, Electronic Components Datasheet Search. Pristupljeno: 06. svibanj 2023. [Na internetu]. Dostupno na: <https://www.alldatasheet.com/datasheet-pdf/pdf/597043/PANASONICBATTERY/NCR18650B.html>
- [68] H. Wen i B. Su, „Practical Implementation of an Interleaved Boost Converter for Electric Vehicle Applications“, *J. Power Electron.*, sv. 15, izd. 4, str. 1035–1046, srp. 2015, doi: 10.6113/JPE.2015.15.4.1035.
- [69] „Charger Ripple Current Effect“, Eagle Eye University, Mequon, White Paper WP-120619-1. Pristupljeno: 18. svibanj 2023. [Na internetu]. Dostupno na: <https://eepowersolutions.com/wp-content/uploads/2020/07/charger-ripple-current-effect-wp-120619-1-r0.pdf>
- [70] S. Taghizadeh, M. J. Hossain, J. Lu, i W. Water, „A unified multi-functional on-board EV charger for power-quality control in household networks“, *Appl. Energy*, sv. 215, str. 186–201, tra. 2018, doi: 10.1016/j.apenergy.2018.02.006.
- [71] M. Moradpour i G. Gatto, „A New SiC-GaN-Based Two-Phase Interleaved Bidirectional DC-DC Converter for Plug-In Electric Vehicles“, u *2018 International Symposium on Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM)*, Amalfi: IEEE, lip. 2018, str. 587–592. doi: 10.1109/SPEEDAM.2018.8445373.
-

-
- [72] API Delevan, „PT1000-2050“, Catalog. Pristupljeno: 05. siječanj 2023. [Na internetu]. Dostupno na: https://www.delevan.com/-/media/Project/Altramotion/shared/files/Literature/brand/Delevan/pdf/api_finalcatalog.pdf
- [73] M. Moradpour, „SiC-GaN-Based Universal DC-DC Converter for Plug-In Electric Vehicles“.
- [74] S. Rai, „A Unified View of GaN, SiC, Silicon FETs & IGBTs and their Price Performance Analysis“, 2021.
- [75] STMicroelectronics, „VNP10N07 Omnifet“. [Na internetu]. Dostupno na: <https://www.st.com/en/automotive-analog-and-power/vnp10n07.html>
- [76] K. Górecki i K. Detka, „Influence of Power Losses in the Inductor Core on Characteristics of Selected DC–DC Converters“, *Energies*, sv. 12, izd. 10, str. 1991, svi. 2019, doi: 10.3390/en12101991.
- [77] Jieli Li, T. Abdallah, i C. R. Sullivan, „Improved calculation of core loss with nonsinusoidal waveforms“, u *Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248)*, Chicago, IL, USA: IEEE, 2001, str. 2203–2210. doi: 10.1109/IAS.2001.955931.
- [78] M. Milutinov, N. Blaz, i Lj. Zivanov, „FERRITE CORE LOSS MEASUREMENT ISSUES AND TECHNIQUE“, 2015, doi: 10.13140/RG.2.1.3546.3123.
- [79] Xi Nan i C. R. Sullivan, „An improved calculation of proximity-effect loss in high-frequency windings of round conductors“, u *IEEE 34th Annual Conference on Power Electronics Specialist, 2003. PESC '03.*, Acapulco, Mexico: IEEE, 2003, str. 853–860. doi: 10.1109/PESC.2003.1218168.
- [80] L. Crane, „Selecting the Best Inductor for Your DC-DC Converter“.
- [81] J. Liu, „Investigation of Multiphase Power Converter using Integrated Coupled Inductor Regarding Electric Vehicle Application“, Doktorski rad, Vorgelegt im Fachbereich Elektrotechnik/Informatik der Universität Kassel, Kassel, 2015. [Na internetu]. Dostupno na: <https://d-nb.info/1104393646/34>
- [82] Soft Ferrite Technical Committee of the Magnetic Materials Producers Association, „Standard Specifications for Ferrite Toroid Cores“. The Transformer Association, Cleveland, OH 44115 U.S.A. Pristupljeno: 10. svibanj 2023. [Na internetu]. Dostupno na: https://allstarmagnetics.com/assets/IMA_Standards/Standard%20Spec%20for%20Ferrite%20Toroid%20Cores.pdf
- [83] S. Chowdhury, E. Gurpinar, i B. Ozpineci, „Capacitor Technologies: Characterization, Selection, and Packaging for Next-Generation Power Electronics Applications“, *IEEE Trans. Transp. Electrification*, sv. 8, izd. 2, str. 2710–2720, lip. 2022, doi: 10.1109/TTE.2021.3139806.
- [84] R. Co, „Efficiency of Buck Converter“, izd. 64, 2016.
- [85] G. Lakkas, „MOSFET power losses and how they affect power-supply efficiency“, 2016.
- [86] Z. Shen, Y. Xiong, X. Cheng, Y. Fu, i P. Kumar, „Power MOSFET Switching Loss Analysis: A New Insight“, u *Conference Record of the 2006 IEEE Industry Applications Conference Forty-First IAS Annual Meeting*, Tampa, FL: IEEE, lis. 2006, str. 1438–1442. doi: 10.1109/IAS.2006.256719.
- [87] M. R. Ahmed, R. Todd, i A. J. Forsyth, „Switching performance of a SiC MOSFET body diode and SiC schottky diodes at different temperatures“, u *2017 IEEE Energy Conversion Congress and Exposition (ECCE)*, Cincinnati, OH: IEEE, lis. 2017, str. 5487–5494. doi: 10.1109/ECCE.2017.8096916.
- [88] Y. Lobsiger, „Closed-Loop IGBT Gate Drive and Current Balancing Concepts“.
-

- [89] D. Rossi i V. Tenentes, „Run-Time Thermal Management for Lifetime Optimization in Low-Power Designs“, *Electronics*, sv. 11, izd. 3, str. 411, sij. 2022, doi: 10.3390/electronics11030411.
- [90] D. M. März i P. Nance, „Thermal Modeling“.
- [91] S. C. Das, G. Narayanan, i A. Tiwari, „Experimental study on the influence of junction temperature on the relationship between IGBT switching energy loss and device current“, *Microelectron. Reliab.*, sv. 80, str. 134–143, sij. 2018, doi: 10.1016/j.microrel.2017.11.023.
- [92] H. Sheng, Z. Chen, F. Wang, i A. Millner, „Investigation of 1.2 kV SiC MOSFET for high frequency high power applications“, u *2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, Palm Springs, CA, USA: IEEE, velj. 2010, str. 1572–1577. doi: 10.1109/APEC.2010.5433441.
- [93] A. Hanif, Y. Yu, D. DeVoto, i F. Khan, „A Comprehensive Review Toward the State-of-the-Art in Failure and Lifetime Predictions of Power Electronic Devices“, *IEEE Trans. Power Electron.*, sv. 34, izd. 5, str. 4729–4746, svi. 2019, doi: 10.1109/TPEL.2018.2860587.
- [94] V. Smet i ostali, „Ageing and Failure Modes of IGBT Modules in High-Temperature Power Cycling“, *IEEE Trans. Ind. Electron.*, sv. 58, izd. 10, str. 4931–4941, lis. 2011, doi: 10.1109/TIE.2011.2114313.
- [95] M. Andresen, G. Buticchi, i M. Liserre, „Study of reliability-efficiency tradeoff of active thermal control for power electronic systems“, *Microelectron. Reliab.*, sv. 58, str. 119–125, ožu. 2016, doi: 10.1016/j.microrel.2015.12.017.
- [96] *Thermal Resistance Theory and Practice*.
- [97] H. Hassan i N. Y. A. Shafey, „3D study of convection-radiation heat transfer of electronic chip inside enclosure cooled by heat sink“, *Int. J. Therm. Sci.*, sv. 159, str. 106585, sij. 2021, doi: 10.1016/j.ijthermalsci.2020.106585.
- [98] U. Drogenik i J. W. Kolar, „Teaching thermal design of power electronic systems with web-based interactive educational software“, u *Eighteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2003. APEC '03.*, Miami Beach, FL, USA: IEEE, 2003, str. 1029–1036. doi: 10.1109/APEC.2003.1179343.
- [99] W. Zhihong, S. Xiezu, i Z. Yuan, „IGBT junction and coolant temperature estimation by thermal model“, *Microelectron. Reliab.*, sv. 87, str. 168–182, kol. 2018, doi: 10.1016/j.microrel.2018.06.018.
- [100] Nexperia, „Simulation and modeling“. Pristupljeno: 11. siječanj 2023. [Na internetu]. Dostupno na: <https://www.nexperia.com/support/simulation-and-modeling>
- [101] S. Zhuo, A. Gaillard, Q. Li, R. Ma, D. Paire, i F. Gao, „Current Ripple Optimization of Four-Phase Floating Interleaved DC–DC Boost Converter Under Switch Fault“, *IEEE Trans. Ind. Appl.*, sv. 56, izd. 4, str. 4214–4224, srp. 2020, doi: 10.1109/TIA.2020.2986178.
- [102] J. Li, „Measuring and Understanding the Output Voltage Ripple of a Boost Converter“, 2021.
- [103] S. Li, L. Yang, i T. Wang, „Analysis of the DC-Link Voltage Ripple for the Three-Phase Voltage Source Converter under Nonlinear Output Current“, *Energies*, sv. 15, izd. 8, str. 2892, tra. 2022, doi: 10.3390/en15082892.
- [104] Carmen Parisi, „Multiphase Buck Design From Start to Finish“. Texas instruments, travanj 2021. Pristupljeno: 10. rujan 2023. [Na internetu]. Dostupno na: <https://www.ti.com/lit/pdf/slva882>
- [105] R. Co, „Capacitor Calculation for Buck converter IC“, izd. 61, 2012.

- [106]S. M. Tripathi i F. M. Gonzalez-Longatt, Ur., *Real-Time Simulation and Hardware-in-the-Loop Testing Using Typhoon HIL*. u Transactions on Computer Systems and Networks. Singapore: Springer Nature Singapore, 2023. doi: 10.1007/978-981-99-0224-8.
- [107]J. Rivera-Barrera, N. Muñoz-Galeano, i H. Sarmiento-Maldonado, „SoC Estimation for Lithium-ion Batteries: Review and Future Challenges“, *Electronics*, sv. 6, izd. 4, str. 102, stu. 2017, doi: 10.3390/electronics6040102.
- [108]Junsi, „iCharger 4010 Manual“. <https://www.icharger.pl/>. Pristupljeno: 06. svibanj 2023. [Na internetu]. Dostupno na: https://www.icharger.pl/manuals/4010DUO_en.pdf
- [109]M. K. Ozguc, E. Ipek, K. Aras, i K. Erhan, „Comprehensive Analysis of Pre-Charge Sequence in Automotive Battery Systems“, *Trans. Environ. Electr. Eng.*, sv. 4, izd. 1, str. 1, pros. 2019, doi: 10.22149/tee.v4i1.136.
- [110]O. Garcia, A. De Castro, P. Zumelis, i J. A. Cobos, „Digital-Control-Based Solution to the Effect of Nonidealities of the Inductors in Multiphase Converters“, *IEEE Trans. Power Electron.*, sv. 22, izd. 6, str. 2155–2163, stu. 2007, doi: 10.1109/TPEL.2007.909406.
- [111]A. Garrigós, D. Marroquí, A. García, J. M. Blanes, i R. Gutiérrez, „Interleaved, switched-inductor, multi-phase, multi-device DC/DC boost converter for non-isolated and high conversion ratio fuel cell applications“, *Int. J. Hydrog. Energy*, sv. 44, izd. 25, str. 12783–12792, svi. 2019, doi: 10.1016/j.ijhydene.2018.11.094.
- [112]G. Tsolaridis, M. Jeong, i J. Biela, „Evaluation of Current Control Structures for Multi-Phase Interleaved DC-DC Converters“, *IEEE Access*, sv. 9, str. 142616–142631, 2021, doi: 10.1109/ACCESS.2021.3121060.
- [113]Dale E. Seborg, Thomas F. Edgar, Duncan A. Mellichamp, i Francis J. Doyle III, *Process Dynamics and Control*, 4th izd. Wiley, 2017.
- [114]*Simulink Control Design*. Mathworks. Pristupljeno: 09. lipanj 2023. [Windows]. Dostupno na: <https://www.mathworks.com/products/simcontrol.html>
- [115]A. Benlafkih, S. Krit, i M. C. Elidrissi, „A Comparative study of Analog and digital Controller On DC/DC Buck-Boost Converter Four Switch for Mobile Device Applications“, sv. 10, izd. 1, 2013.
- [116]D. Ma, S. Niculescu, L. Guo, i J. Chen, „Special issue on PID control in the information age: Theoretical advances and applications“, *Int. J. Robust Nonlinear Control*, sv. 32, izd. 18, str. 9384–9388, pros. 2022, doi: 10.1002/rnc.6410.
- [117]J. A. Solsona, S. Gomez Jorge, i C. A. Busada, „Modeling and Nonlinear Control of dc–dc Converters for Microgrid Applications“, *Sustainability*, sv. 14, izd. 24, str. 16889, pros. 2022, doi: 10.3390/su142416889.
- [118]A. Etxeberria, I. Vechiu, H. Camblong, i J.-M. Vinassa, „Comparison of Sliding Mode and PI Control of a Hybrid Energy Storage System in a Microgrid Application“, *Energy Procedia*, sv. 12, str. 966–974, 2011, doi: 10.1016/j.egypro.2011.10.127.
- [119]I. Setiawan, M. Facta, T. Andromeda, H. Hermawan, i A. Syakur, „Unified and Separated Buck/Boost Averaged Current Control Strategies of Bidirectional DC-DC Converter for DC Microgrid Systems“, *Int. Rev. Autom. Control IREACO*, sv. 15, izd. 4, str. 204, svi. 2023, doi: 10.15866/ireaco.v15i4.22115.
- [120]J. P. Villegas Ceballos, S. I. Serna-Garcés, D. González Montoya, C. A. Ramos-Paja, i J. D. Bastidas-Rodríguez, „Charger/discharger DC/DC converter with interleaved configuration for DC-bus regulation and battery protection“, *Energy Sci. Eng.*, sv. 8, izd. 2, str. 530–543, velj. 2020, doi: 10.1002/ese3.534.

- [121] Junhong Zhang, Jih-Sheng Lai, i Wensong Yu, „Bidirectional DC-DC converter modeling and unified controller with digital implementation“, u *2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition*, Austin, TX, USA: IEEE, velj. 2008, str. 1747–1753. doi: 10.1109/APEC.2008.4522963.
- [122] I. Laoprom i S. Tunyasirirut, „Design of PI Controller for Voltage Controller of Four-Phase Interleaved Boost Converter Using Particle Swarm Optimization“, *J. Control Sci. Eng.*, sv. 2020, str. 1–13, ožu. 2020, doi: 10.1155/2020/9515160.
- [123] J. Fan, J. Bai, Y. Liang, Y. Mo, i Y. Chen, „An Inductor Current Slope Embedded Dual-Loop Control Method for Boost Converter“, u *2022 IEEE 3rd China International Youth Conference on Electrical Engineering (CIYCEE)*, Wuhan, China: IEEE, stu. 2022, str. 1–5. doi: 10.1109/CIYCEE55749.2022.9959030.
- [124] Sasha Jakovljevic, „Active and Passive Power Sign Conventions“, Powerful Online Courses for Electrical Engineering Students. Pristupljeno: 15. travanj 2024. [Na internetu]. Dostupno na: [https://eesasha.com/active-and-passive-power-sign-conventions/#:~:text=The%20source%20side%20terms%20assume,\(passive%20power%20sign%20convention\).](https://eesasha.com/active-and-passive-power-sign-conventions/#:~:text=The%20source%20side%20terms%20assume,(passive%20power%20sign%20convention).)
- [125] *SmartCtrl*. (travanj 2022.). Powersim. Pristupljeno: 10. kolovoz 2023. [Windows]. Dostupno na: <https://powersimtech.com/products/smartctrl-pro/capabilities-applications/>
- [126] Lucas Santana Xavier, „A Comprehensive Analysis of Design and Performance of Power Converters for Battery Energy Storage Systems“, Tese (doutorado), Universidade Federal de Minas Gerais Escola de Engenharia Programa de Pós-Graduação em Engenharia Elétrica, Belo Horizonte, MG, 2022.
- [127] J.-T. Su i C.-W. Liu, „A Novel Phase-Shedding Control Scheme for Improved Light Load Efficiency of Multiphase Interleaved DC–DC Converters“, *IEEE Trans. Power Electron.*, sv. 28, izd. 10, str. 4742–4752, lis. 2013, doi: 10.1109/TPEL.2012.2233220.
- [128] A. Costabeber, P. Mattavelli, i S. Saggini, „Digital Time-Optimal Phase Shedding in Multiphase Buck Converters“, *IEEE Trans. Power Electron.*, sv. 25, izd. 9, str. 2242–2247, ruj. 2010, doi: 10.1109/TPEL.2010.2049374.
- [129] P. Zumel, C. Fernández, A. De Castro, i O. García, „Efficiency improvement in multiphase converter by changing dynamically the number of phases“, u *2006 37th IEEE Power Electronics Specialists Conference*, Jeju, Korea (South): IEEE, lip. 2006, str. 1–6. doi: 10.1109/pesc.2006.1712202.
- [130] M. A. Alharbi, M. Dahidah, S. Ethni, S. Ali, N. B. Kadandani, i V. Pickert, „A Phase Shedding Control Technique for Ripple Minimisation for EV Fast DC Charging Applications“, u *2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)*, Ghent, Belgium: IEEE, ruj. 2021, str. 1–10. doi: 10.23919/EPE21ECCEurope50061.2021.9570657.
- [131] H. Lim, M. Jang, i V. Agelidis, „A phase shedding technique for PV system based on interleaved boost converter“, u *2015 IEEE 2nd International Future Energy Electronics Conference (IFEEC)*, Taipei, Taiwan: IEEE, stu. 2015, str. 1–5. doi: 10.1109/IFEEC.2015.7361504.
- [132] J.-S. Lee, C.-Y. Huang, T.-J. Liang, i K.-H. Chen, „Design of control IC for multiphase interleaved buck converter with alternate phase-shedding“, u *2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)*, Seoul, South Korea: IEEE, lip. 2015, str. 1025–1032. doi: 10.1109/ICPE.2015.7167907.

- [133]J.-T. Lin, K. Hu, i C.-H. Tsai, „Digital multiphase buck converter with current balance/phase shedding control“, u *TENCON 2015 - 2015 IEEE Region 10 Conference*, Macao: IEEE, stu. 2015, str. 1–5. doi: 10.1109/TENCON.2015.7372778.
- [134]M. A. Alharbi i ostali, „Rotating Phase Shedding for Interleaved DC–DC Converter-Based EVs Fast DC Chargers“, *IEEE Trans. Power Electron.*, sv. 38, izd. 2, str. 1901–1909, velj. 2023, doi: 10.1109/TPEL.2022.3211864.
- [135]G. Yedukondalu i S. Samanta, „Effective phase utilization and efficiency improvement of high power interleaved DC–DC converter using modified rotating phase shedding control“, *Comput. Electr. Eng.*, sv. 110, str. 108837, ruj. 2023, doi: 10.1016/j.compeleceng.2023.108837.
- [136]M. J. Brand, M. H. Hofmann, S. S. Schuster, P. Keil, i A. Jossen, „The Influence of Current Ripples on the Lifetime of Lithium-Ion Batteries“, *IEEE Trans. Veh. Technol.*, sv. 67, izd. 11, str. 10438–10445, stu. 2018, doi: 10.1109/TVT.2018.2869982.
- [137]K. Uddin, A. D. Moore, A. Barai, i J. Marco, „The effects of high frequency current ripple on electric vehicle battery performance“, *Appl. Energy*, sv. 178, str. 142–154, ruj. 2016, doi: 10.1016/j.apenergy.2016.06.033.
- [138]S. Xiaoyan, M. Leilei, i W. Jiantao, „Effects of pre-charge temperatures on gas production and electrochemical performances of lithium-ion batteries“, *E3S Web Conf.*, sv. 248, str. 01040, 2021, doi: 10.1051/e3sconf/202124801040.
- [139]T. G. T. A. Bandara, J. C. Viera, i M. González, „The next generation of fast charging methods for Lithium-ion batteries: The natural current-absorption methods“, *Renew. Sustain. Energy Rev.*, sv. 162, str. 112338, srp. 2022, doi: 10.1016/j.rser.2022.112338.
- [140]Fairchild, „SGH80N60UFDTU“. AllDdatasheet. Pristupljeno: 02. veljača 2024. [Na internetu]. Dostupno na: <https://www.alldatasheet.com/datasheet-pdf/pdf/54584/FAIRCHILD/SGH80N60UF.html>
- [141]Cantherm, „MF58“, PRECISION GLASS ENCAPSULATED NTC THERMISTORS. Pristupljeno: 30. rujan 2023. [Na internetu]. Dostupno na: https://www.cantherm.com/wp-content/uploads/2017/05/cantherm_mf58_1.pdf
- [142]AMD xilinx, „Spartan-3“, Adaptive Computing Support. Pristupljeno: 01. listopad 2024. [Na internetu]. Dostupno na: <https://www.xilinx.com/support/documentation-navigation/silicon-devices/mature-products/spartan-3.html>
- [143]„DigiKey“. Pristupljeno: 23. lipanj 2023. [Na internetu]. Dostupno na: <https://www.digikey.com/>
- [144]D. L. Blackburn, „Temperature measurements of semiconductor devices - a review“, u *Twentieth Annual IEEE Semiconductor Thermal Measurement and Management Symposium (IEEE Cat. No.04CH37545)*, San Jose, CA, USA: IEEE, 2004, str. 70–80. doi: 10.1109/STHERM.2004.1291304.
- [145]Texas Instruments, „An Engineer’s Guide to Temperature Sensing“, Dallas, Texas, 2022. [Na internetu]. Dostupno na: <https://www.ti.com/sensors/temperature-sensors>
- [146]T. Fasula, „NEGATIVE TEMPERATURE COEFFICIENT THERMISTORS“.
- [147]J. Lukić i D. Denić, „A Novel Design Of An NTC Thermistor Linearization Circuit“, *Metrol. Meas. Syst.*, sv. 22, izd. 3, str. 351–362, ruj. 2015, doi: 10.1515/mms-2015-0035.
- [148]NI, „Multisim 14.3.“, National instruments. Pristupljeno: 23. lipanj 2023. [Na internetu]. Dostupno na: <https://www.ni.com/en-rs/support/downloads/software-products/download.multisim.html#452133>

-
- [149] Andrew Levido, „NTC Thermistor Linearization“, circuit cellar. Pristupljeno: 24. lipanj 2023. [Na internetu]. Dostupno na: <https://circuitcellar.com/resources/quickbits/ntc-thermistor-linearization-2>
- [150] „Methods to Reduce Thermistor Linearization Error, Memory, and Power Requirements“, 2018.
- [151] „Arduino Due“, Arduino. Pristupljeno: 21. lipanj 2023. [Na internetu]. Dostupno na: <https://docs.arduino.cc/hardware/duo>
- [152] M. Petkovšek, M. Nemec, i P. Zajec, „Algorithm Execution Time and Accuracy of NTC Thermistor-Based Temperature Measurements in Time-Critical Applications“, *Mathematics*, sv. 9, izd. 18, str. 2266, ruj. 2021, doi: 10.3390/math9182266.
- [153] G. Liu, L. Guo, C. Liu, i Q. Wu, „Uncertainty propagation in the calibration equations for NTC thermistors“, *Metrologia*, sv. 55, izd. 3, str. 437–445, lip. 2018, doi: 10.1088/1681-7575/aaba8e.
- [154] BEHA-AMPROBE GmbH, „Hexagon 340 Digital Multimeter“, RS Components International. Pristupljeno: 23. lipanj 2023. [Na internetu]. Dostupno na: <https://docs.rs-online.com/7d39/0900766b8127679d.pdf>
- [155] Stanford Research Systems Inc, „Thermistor Calculator“. [Na internetu]. Dostupno na: <https://www.thinksrs.com/downloads/programs/therm%20calc/ntccalibrator/ntccalculator.html>
- [156] A. A. Almubarak, „The Effects of Heat on Electronic Components“, *Int. J. Eng. Res. Appl.*, sv. 07, izd. 05, str. 52–57, lip. 2017, doi: 10.9790/9622-0705055257.
- [157] ARM, „Cortex-A9“, Cortex-A9 Technical Reference Manual r4p1. Pristupljeno: 01. svibanj 2024. [Na internetu]. Dostupno na: <https://developer.arm.com/documentation/ddi0388/latest/>
- [158] Typhoon HIL Inc., „Typhoon HIL Documentation“, System architecture basics. [Na internetu]. Dostupno na: https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/system_architecture_basics.html

Popis slika

<i>Slika 1.1. Klasifikacija poznatih tehnologija pohrane električne energije</i>	<i>1</i>
<i>Slika 1.2. Predikcija korištenja BSE do 2030-te</i>	<i>2</i>
<i>Slika 1.3. Predikcija cijena baterija za BSE do 2030-te</i>	<i>2</i>
<i>Slika 1.4. Primjer umreženog sustava BSE sa svojim osnovnim sastavnicama</i>	<i>3</i>
<i>Slika 2.1. Blokvska shema jednostupanjske (a) i dvostupanjske (b) pretvorbe</i>	<i>7</i>
<i>Slika 2.2. Karta topologija dvosmjernih pretvarača za BSE.....</i>	<i>8</i>
<i>Slika 2.3. Reprezentativni primjer dvosmjernog pretvarača u neizoliranoj jednostupanjskoj pretvorbi.....</i>	<i>9</i>
<i>Slika 2.4. Reprezentativni primjer dvosmjernog pretvarača u jednostupanjskoj pretvorbi s galvanskom odvojivosti baziran na topologiji jednofaznog naponskog ispravljača</i>	<i>11</i>
<i>Slika 2.5. Reprezentativni primjer dvosmjernog pretvarača u izoliranoj trostupanjskoj pretvorbi .</i>	<i>13</i>
<i>Slika 2.6. Reprezentativni primjer dvosmjernog pretvarača u dvostupanjskoj topologiji bez galvanske odvojivosti</i>	<i>14</i>
<i>Slika 2.7. Silazno-uzlazni pretvarač u polumosnom (a) i duplom polumosnom (b) spoju</i>	<i>16</i>
<i>Slika 2.8. Dvosmjerni pretvarač istosmjerne struje s N grana.....</i>	<i>18</i>
<i>Slika 3.1. Nadomjesna shema jedne grane pretvarača u uzlaznom režimu rada.....</i>	<i>21</i>
<i>Slika 3.2. Karakteristični valni oblici jedne grane pretvarača u uzlaznom režimu rada.....</i>	<i>22</i>
<i>Slika 3.3. Nadomjesna shema istosmjernog pretvarača s dvije grane u uzlaznome režimu rada.....</i>	<i>24</i>
<i>Slika 3.4. Karakteristični valni oblici uzlaznog pretvarača s dvije grane za $\alpha < 0,5$ (a) i $\alpha > 0,5$ (b).....</i>	<i>25</i>
<i>Slika 3.5. Ilustrirani prikaz intervala rada pretvarača s dvije grane u uzlaznom režimu rada.....</i>	<i>26</i>
<i>Slika 3.6. Nadomjesna shema jedne grane pretvarača u silaznom režimu rada.....</i>	<i>31</i>
<i>Slika 3.7. Karakteristični valni oblici uobičajenog silaznog pretvarača</i>	<i>32</i>
<i>Slika 3.8. Nadomjesna shema pretvarača s dvije grane u silaznom režimu rada</i>	<i>33</i>
<i>Slika 3.9. Karakteristični valni oblici silaznog pretvarača s dvije grane za $\alpha < 0,5$ (a) i $\alpha > 0,5$ (b)</i>	<i>33</i>

<i>Slika 3.10. Ilustrirani prikaz mogućih intervala rada silaznog pretvarača s dvije grane</i>	34
<i>Slika 3.11. Nadograđena shema pretvarača s radnim gubicima</i>	36
<i>Slika 3.12. Sinkroni (a) i asinkroni (b) način upravljanja jedne grane pretvarača u silaznom režimu rada.....</i>	37
<i>Slika 3.13. Nadomjesna shema unaprijeđenog modela za određivanje gubitaka jedne grane pretvarača za oba režima rada</i>	39
<i>Slika 3.14. Dijagram ovisnosti gubitaka prigušnice o frekvenciji.....</i>	47
<i>Slika 3.15. Tipična karakteristika sklapanja i isklapanja MOSFET-a.....</i>	49
<i>Slika 3.16. Učinkovitost pretvarača s više grana u ovisnosti o opterećenju.....</i>	51
<i>Slika 3.17. Ilustracija širenja topline elektroničke komponente</i>	53
<i>Slika 3.18. Foster (a) i Cauer (b) toplinski model RC mreže.....</i>	55
<i>Slika 3.19. Ilustracija Cauer modela za jednu granu istosmjernog pretvarača</i>	56
<i>Slika 3.20. Podatkovne tablice odabranog tranzistora za određivanje parametara modela toplinskog sustava.....</i>	57
<i>Slika 3.21. Ovisnost valovitosti struje baterije o faktoru upravljanja i broju grana istosmjernog pretvarača.....</i>	59
<i>Slika 3.22. Familija krivulja ovisnosti valovitosti napona kondenzatora C_{im} o faktoru upravljanja za pretvarač s više grana</i>	61
<i>Slika 3.23. Familija krivulja ovisnosti izmjenične komponente struje istosmjernog međukruga o faktoru upravljanja i broju aktivnih grana u silaznom režimu rada pretvarača.....</i>	62
<i>Slika 3.24. Familija krivulja normalizirane izmjenične komponente struje baterije za silazni režim rada u ovisnosti o odabranom faktoru upravljanja i broju grana.....</i>	63
<i>Slika 4.1. Metodologije razvoja upravljanja energetske pretvarača</i>	65
<i>Slika 4.2. Simulacijski model istosmjernog pretvarača s dvije grane u otvorenoj petlji</i>	67
<i>Slika 4.3. Prikaz mjernih instrumenata u Typhoon HIL SCADA okruženju za uzlazni (a) i silazni (b) način rada pretvarača u otvorenoj petlji.....</i>	67
<i>Slika 4.4. Valni oblici struja induktiviteta i upravljačkih signala tranzistora istosmjernog pretvarača u otvorenoj petlji, dobiveni simulacijom za uzlazni (a) i silazni (b) režim rada.....</i>	68
<i>Slika 4.5. Tipična karakteristika punjenja litij-ionske baterije s naznačenim segmentima punjenja</i>	69
<i>Slika 4.6. Rezultati simulacije za uzlazni režim rada u otvorenoj petlji za različite parametre induktiviteta (L1 = 900 μH, RL1 = 150 mΩ, L2 = 1000 μH, RL2 = 200 mΩ)</i>	70

<i>Slika 4.7. Izmjenične komponente struja pretvarača $iL1$, $iL2$, i_{bat}, za induktivitete $L1 = 900 \mu H$ i $L2 = 1000 \mu H$</i>	70
<i>Slika 4.8. Bodeov dijagram prijenosne funkcije jedne grane realnog modela pretvarača u otvorenoj petlji, prikazan u ravnotežnom stanju bez toka energije.....</i>	72
<i>Slika 4.9. Simulink sheme za silazni (a) i uzlazni (b) režima rada jedne grane pretvarača</i>	74
<i>Slika 4.10. Unificirani (a) i odvojeni (b) regulator za oba režima rada pretvarača</i>	76
<i>Slika 4.11. Blokovski prikaz implementacije odvojenog regulacijskog kruga na pretvarač s dvije grane</i>	77
<i>Slika 4.12. Regulacijski krug pretvarača s dvije grane u dvostrukoj petlji za uzlazni režim rada ...</i>	78
<i>Slika 4.13. Sučelje za automatsko ugađanje PI regulatora zadanog sustava</i>	79
<i>Slika 4.14. Korisničko sučelje programskog alata SmartCtrl za parametrizaciju PI regulatora istosmjernih pretvarača</i>	79
<i>Slika 4.15. Snimljeni valni oblici reguliranog pretvarača za uzlazni režim rada (a) i silazni režim rada (b), prema tablici 4.2.....</i>	82
<i>Slika 4.16. Odzivi strujnih i naponskih PI regulatora za uzlazni (a) i silazni (b) režim rada.....</i>	84
<i>Slika 4.17. Toplinski model jedne grane pretvarača sa sučeljem za unos parametara hladnjaka (a), te sučeljem za unos parametara toplinskog modela tranzistora i dioda (b).....</i>	85
<i>Slika 4.18. Prikaz dvodimenzionalnog vektora (a) i trodimenzionalnog vektora (b) iz kojih se kalkiliraju gubici vođenja i sklapanja modela</i>	87
<i>Slika 4.19. Rezultati simulacije učinkovitosti i gubitaka pretvarača u odnosu na broj aktivnih grana u uzlaznom (a) i silaznom (b) režimu rada</i>	88
<i>Slika 4.20. Maksimiziranje učinkovitosti i minimiziranje gubitaka uključivanjem i isključivanjem pojedinih grana u radu, za uzlazni (a) i silazni (b) režim rada pretvarača</i>	89
<i>Slika 4.21. Dijagram toka strujno-adaptivnog algoritma</i>	92
<i>Slika 4.22. Mjerni postav za validaciju strujno-adaptivnog algoritma.....</i>	93
<i>Slika 4.23. Krivulja opterećenja za uzlazni (a) i silazni (b) režim rada za validaciju strujno-adaptivnog algoritma.....</i>	94
<i>Slika 4.24. Rezultati simulacije za set 1 – uzlazni režim rada, prema tablici 4.4</i>	95
<i>Slika 4.25. Rezultati simulacije za set 2 – uzlazni režim rada, prema tablici 4.4</i>	96
<i>Slika 4.26. Rezultati simulacije za set 3 – silazni režim rada, prema tablici 4.4</i>	97
<i>Slika 4.27. Rezultati simulacije za set 4 – silazni režim rada, prema tablici 4.4</i>	99

<i>Slika 5.1. Blokovski dijagram prototipa za razvoj metode upravljanja radnom temperaturom tranzistora.....</i>	<i>103</i>
<i>Slika 5.2. Realizirani prototip za razvoj metode upravljanja radnom temperaturom tranzistora..</i>	<i>103</i>
<i>Slika 5.3. Simbol (a) ilustracija kućišta (b) i tipična karakteristika (c) NTC termistora.....</i>	<i>106</i>
<i>Slika 5.4. Načelna shema implementacije NTC termistora u prototip.....</i>	<i>108</i>
<i>Slika 5.5. Simulirana U-T karakteristika termistora analogne linearizacije za nekoliko različitih konfiguracija.....</i>	<i>109</i>
<i>Slika 5.6. Usporedba matematičkih modela aproksimacije karakteristike termistora.....</i>	<i>112</i>
<i>Slika 5.7. Načelna shema NNr algoritma.....</i>	<i>113</i>
<i>Slika 5.8. Dijagram toka NNr algoritma.....</i>	<i>114</i>
<i>Slika 5.9. Blokovska shema eksperimentalnog postava za razvoj metode upravljanja temperaturom tranzistora.....</i>	<i>115</i>
<i>Slika 5.10. Izbor odgovarajućih termistora preko očitavanja otpora u optimalnim laboratorijskim uvjetima s Beha-Amprobe Unitest Hexagon 340 multimetrom.....</i>	<i>116</i>
<i>Slika 5.11. Eksperimentalni postav za validaciju metode upravljanja radnom temperaturom tranzistora.....</i>	<i>117</i>
<i>Slika 5.12. Dva seta mjerenja za utvrđivanje točnosti očitavanja temperature s prototipa.....</i>	<i>117</i>
<i>Slika 5.13. Grafikon temperatura i struja za set 1, prema tablici 5.4.....</i>	<i>120</i>
<i>Slika 5.14. Grafikon temperatura i struja za set 2, prema tablici 5.4.....</i>	<i>121</i>
<i>Slika 5.15. Grafikon temperatura i struja za set 3, prema tablici 5.4.....</i>	<i>121</i>
<i>Slika 5.16. Normalizirani prikaz pokazatelja učinka korištenja metode upravljanja radnom temperaturom tranzistora.....</i>	<i>123</i>
<i>Slika 6.1. Načelni dijagram toka kombiniranog algoritma.....</i>	<i>126</i>
<i>Slika 6.2. Osnovna arhitektura mikroupravljača Typhoon HIL 402.....</i>	<i>127</i>
<i>Slika 6.3. Sučelje za prihvata vanjskih mikroupravljačkih jedinica sa 180-pinskim DSP-om TI F28379D (a), i shematski prikaz ruta digitalnih ulaza i izlaza prihvata razvijenog modela (b)</i>	<i>129</i>
<i>Slika 6.4. Dijagram toka razvoja eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu.....</i>	<i>130</i>
<i>Slika 6.5. SCADA sučelje eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu dizajnirano u Typhoon HIL-u.....</i>	<i>132</i>
<i>Slika 6.6. Eksperimentalni postav za ispitivanje učinkovitosti CHIL metodologijom.....</i>	<i>133</i>

<i>Slika 6.7. Odabrane krivulje opterećenja uzlazni (a) i silazni (b) režim rada pretvarača.....</i>	<i>134</i>
<i>Slika 6.8. Grafikoni rezultata mjerenja za referentni set 1 prema tablici 6.2.....</i>	<i>135</i>
<i>Slika 6.9. Grafikoni rezultata mjerenja za set 2 prema tablici 6.2.....</i>	<i>137</i>
<i>Slika 6.10. Grafikoni rezultata mjerenja za set 3 prema tablici 6.2.....</i>	<i>138</i>
<i>Slika 6.11. Vizualni prikaz trendova najvažnijih parametara prilikom rotacije grana za uzlazni režim rada</i>	<i>140</i>
<i>Slika 6.12. Usporedba temperaturnih (a) i električkih (b) vremenskih konstanti promatranog sustava.....</i>	<i>141</i>
<i>Slika 6.13. Grafikoni rezultata mjerenja za set 4</i>	<i>142</i>
<i>Slika 6.14. Grafikoni rezultata mjerenja za set 5</i>	<i>143</i>
<i>Slika 6.15. Fotografija razvijenog neožičenog prototipa pretvarača</i>	<i>145</i>
<i>Slika 6.16. Načelna blok shema spajanja eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu PHIL metodologijom.....</i>	<i>147</i>
<i>Slika 6.17. Fotografija mjernog mjesta eksperimentalnog postava za ispitivanje učinkovitosti u stvarnom vremenu.....</i>	<i>148</i>
<i>Slika 6.18. Snimljeni valni oblici struja prigušnica, struje baterije, te upravljačkog signala za radnu točku $I_{im} = 3,2 A$ u uzlaznom režimu rada</i>	<i>149</i>
<i>Slika 6.19. Toplinska slika pretvarača za slučaj kada su obje grane aktivne (a) i za slučaj aktiviranog strujno-adaptivnog načina rada kada je aktivna jedna grana (b)</i>	<i>150</i>
<i>Slika 6.20. Grafikoni rezultata mjerenja seta 1 s obje grane konstantno uključenje.....</i>	<i>151</i>
<i>Slika 6.21. Grafikoni rezultata mjerenja seta 2 s uključenim strujno-adaptivnim algoritmom</i>	<i>152</i>
<i>Slika 6.22. Grafikoni rezultata mjerenja seta 3 s uključenom strujno-adaptivnom strategijom upravljanja i rotacijom grana.....</i>	<i>153</i>
<i>Slika 6.23. Grafikoni pokazatelja učinkovitosti implementiranih algoritama upravljanja pri korištenju PHIL mjernog postava.....</i>	<i>155</i>
<i>Slika A1.1. Snimljene karakteristike NCR18650B ćelije u ovisnosti o razini napunjenosti SOC... </i>	<i>181</i>
<i>Slika A1.2. Snimljene karakteristike 7S3P baterijskog paketa u ovisnosti o vremenu.....</i>	<i>181</i>
<i>Slika A1.3. Realizirani 7S3P baterijski paket (a), i baterijski paket u procesu testiranja (b)</i>	<i>182</i>
<i>Slika A2.1. Bodeov dijagram struje (a) i napona (b) u ovisnosti o perturbaciji poremećaja upravljačkog signala za uzlazni režim rada</i>	<i>183</i>

<i>Slika A2.2. Vremenski dijagram struje (a) i napona (b) perturbacije upravljačkog signala za frekvencijski raspon od 10 Hz do 500 kHz za uzlazni režim rada</i>	<i>184</i>
<i>Slika A2.3. Bodeov dijagram struje (a) i napona (b) u ovisnosti o perturbaciji poremećaja upravljačkog signala za silazni režim rada</i>	<i>185</i>
<i>Slika A2.4. Vremenski dijagram struje (a) i napona (b) perturbacije upravljačkog signala za frekvencijski raspon od 10 Hz do 500 kHz za silazni režim rada</i>	<i>186</i>
<i>Slika A3.1. Shema gornjeg sloja simulacijskog modela u Typhoon HIL Schematic Editor-u</i>	<i>187</i>
<i>Slika A3.2. Shema regulacije uzlaznog režima rada u Typhoon HIL Schematic Editor-u</i>	<i>188</i>
<i>Slika A3.3. Shema regulacije silaznog režima rada u Typhoon HIL Schematic Editor-u</i>	<i>188</i>
<i>Slika A3.4. Podsustav za upravljanje tokovima snaga u Typhoon HIL Schematic Editor-u</i>	<i>189</i>
<i>Slika A3.5. Shema implementiranog strujno-adaptivnog algoritma u Typhoon HIL Schematic Editor-u</i>	<i>190</i>
<i>Slika A4.1. Krivulja opterećenja uzlaznog režima rada za slučaj konstantnog podopterećenja</i>	<i>191</i>
<i>Slika A4.2. Grafikoni za referentni set s isključenom rotacijom grana opterećen prema A4.1</i>	<i>191</i>
<i>Slika A4.3. Grafikoni za set s $T1 = 25\text{ }^{\circ}\text{C}$ opterećen prema A4.1</i>	<i>192</i>
<i>Slika A4.4. Grafikoni za set s varijabilnim $T1$ opterećen prema A4.1</i>	<i>192</i>
<i>Slika A4.5. Vizualni prikaz trenda najvažnijih parametara prilikom rotacije grana prema tablici A4.1</i>	<i>193</i>
<i>Slika A5.1. Ožičeni prototip pretvarača</i>	<i>194</i>
<i>Slika A5.2. Shema gornjeg sloja prototipa pretvarača za ispitivanje učinkovitosti u stvarnom vremenu</i>	<i>195</i>

Popis tablica

<i>Tablica 3.1. Mogući intervali rada silaznog istosmjernog pretvarača s dvije grane.....</i>	34
<i>Tablica 3.2. Odabrani parametri pretvarača za sustav BSE.....</i>	42
<i>Tablica 3.3. Parametri baterijskog paketa.....</i>	42
<i>Tablica 3.4. Odabrane elektroničke komponente pretvarača</i>	43
<i>Tablica 3.5. Karakteristike odabrane prigušnice API Delevan PT1000-2050</i>	43
<i>Tablica 3.6. Karakteristike odabranih kondenzatora Vishay 058/059 PLL-SI</i>	44
<i>Tablica 3.7. Karakteristike odabranog tranzistora STM VNP10N07</i>	45
<i>Tablica 3.8. Analogija između toplinskih i električnih veličina</i>	52
<i>Tablica 3.9. Optimalni fazni pomak upravljačkih signala za nekoliko primjera pretvarača s više grana.....</i>	58
<i>Tablica 4.1. Parametri PI regulatora korišteni u reguliranom simulacijskom modelu sa slike 4.12</i>	80
<i>Tablica 4.2. Setovi mjerenja za regulirani simulacijski model</i>	81
<i>Tablica 4.3. Obradeni rezultati simulacije za setove mjerenja prema tablici 4.2.....</i>	83
<i>Tablica 4.4. Setovi mjerenja za validaciju strujno-adaptivnog algoritma</i>	94
<i>Tablica 4.5. Obradeni rezultati mjerenja za set 1 – set 4.....</i>	100
<i>Tablica 5.1. Ključne komponente prototipa za razvoj metode upravljanja radnom temperaturom tranzistora.....</i>	104
<i>Tablica 5.2. Dostupne vrste kućišta tranzistora s reprezentativnim primjercima.....</i>	105
<i>Tablica 5.3. Rezultati testiranja za validaciju točnosti mjerenja temperatura pomoću termistora</i>	118
<i>Tablica 5.4. Odabrani setovi mjerenja za validaciju temperaturnog algoritma.....</i>	119
<i>Tablica 5.5. Obradeni rezultati tri seta mjerenja prema tablici 5.4.....</i>	122
<i>Tablica 5.6. Relativne razlike mjerenih rezultata između setova tablice 5.4</i>	122
<i>Tablica 6.1. Parametri Typhoon HIL 402 hardvera koristeći CHIL metodologiju razvoja.....</i>	131
<i>Tablica 6.2. Setovi validacije kombiniranog algoritma CHIL metodologijom</i>	134
<i>Tablica 6.3. Obradeni rezultati temperaturnih parametara uzlaznog režim rada, set 1 – set 3.....</i>	139
<i>Tablica 6.4. Obradeni rezultati mjerenja za uzlazni režim rada, set 4 i set 5.....</i>	144

Tablica 6.5. Setovi mjerenja za validaciju PHIL eksperimentalnog postava.....	151
Tablica 6.6. Obradeni rezultati mjerenja za PHIL validaciju mjernog postava za ispitivanje učinkovitosti	154
Tablica A4.1. Obradeni rezultati mjerenja za uzlazni režim rada, A4.2 – A4.4.	193
Tablica A5.1. Popis osnovnih komponenata prototipa pretvarača sa slike A5.1 prema oznakama slike A5.2.....	196

Popis kratica

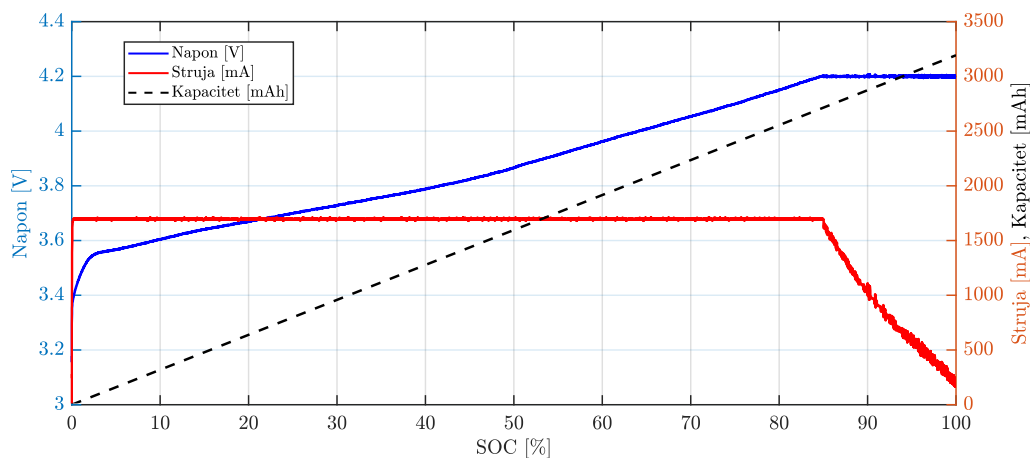
AD	– Analogno-Digitalni (engl. <i>Analog to Digital</i>)
ANPC	– Pretvarač s aktivnom stegnutom neutralnom točkom (engl. <i>Active Neutral Point Clamped</i>)
BIC	– Dvosmjerni pretvarač istosmjerne struje s više grana (engl. <i>Bidirectional Interleaved Converter</i>)
BMS	– Sustav nadzora baterije (engl. <i>Battery Management System</i>)
BSE	– Baterijski spremnici energije
CC	– Konstantna struja (engl. <i>Constant Current</i>)
CHB	– Kaskadni mosni spoj pretvarača (engl. <i>Cascaded H-Bridge</i>)
CHIL	– Metoda razvoja s upravljačkim dijelom pretvarača u petlji (engl. <i>Control Hardware In the Loop</i>)
CI	– Ulančane prigušnice (engl. <i>Coupled Inductors</i>)
CSR	– Strujni ispravljač (engl. <i>Current Source Rectifier</i>)
CV	– Konstantni napon (engl. <i>Constant Voltage</i>)
DAB	– Dupli aktivni mosni spoj (engl. <i>Dual Active Bridge</i>)
DAHB	– Dupli aktivni polumosni spoj (engl. <i>Dual Active Half Bridge</i>)
DHB	– Dupli polumosni spoj (engl. <i>Dual Half Bridge</i>)
DSP	– Vrsta digitalnog mikroupravljača (engl. <i>Digital Signal Processor</i>)
DTV	– Kršenje mrtvog vremena (engl. <i>Dead Time Violation</i>)
EMS	– Sustav za upravljanje energijom (engl. <i>Energy Management System</i>)
ESR	– Ekvivalentni serijski otpor (engl. <i>Equivalent Series Resistor</i>)
FC	– Pretvarač s plutajućim kondenzatorima (engl. <i>Flying Capacitor converter</i>)
FLC	– Neizrazita logika (engl. <i>Fuzzy Logic</i>)
FPGA	– Programabilni logički sklop (engl. <i>Field Programmable Gate Array</i>)
HF	– Visokofrekventni
HIL	– Metoda testiranja s hardverom u petlji (engl. <i>Hardware In the Loop</i>)
HMI	– Korisničko sučelje (engl. <i>Human Machine Interface</i>)
IGBT	– Istoimena tehnologija tranzistora (engl. <i>Insulated Gate Bipolar Transistor</i>)
IPN	– Istosmjerni pretvarač napona
KZN	– Kirchhoffov zakon za napone
LED	– Svjetleća dioda (engl. <i>Light Emitting Diode</i>)
LIB	– Litij-ionska baterija
LLC	– Rezonantni pretvarač (engl. <i>LLC converter</i>)
LUT	– Pregledna tablica (engl. <i>Look Up Table</i>)
MA	– Pomični presjek (engl. <i>Moving Average</i>)
MC	– Matrični pretvarač (engl. <i>Matrix Converter</i>)
MCC	– Višestupanjska konstantna struja (engl. <i>Multistage Constant Current</i>)

MIL	–	Metoda testiranja preko modela u petlji (engl. <i>Model In the Loop</i>)
MLC	–	Višerazinski pretvarač (engl. <i>Multilevel Converter</i>)
MMC	–	Modularni višerazinski pretvarač (engl. <i>Modular Multilevel Converter</i>)
MOSFET	–	Istoimena tehnologija tranzistora (engl. <i>Metal Oxide Semiconductor Field Effect Transistor</i>)
NN	–	Neuronske mreže (engl. <i>Neural Network</i>)
NPC	–	Pretvarač sa stegnutom neutralnom točkom (engl. <i>Neutral Point Clamped</i>)
NTC	–	Negativni temperaturni koeficijent (engl. <i>Negative Temperature Coefficient</i>)
OIE	–	Obnovljivi izvori energije
PHIL	–	Metoda razvoja s energetske dijelom pretvarača u petlji (engl. <i>Hardware In the Loop</i>)
PI	–	Proporcionalno Integralni
PID	–	Proporcionalno Integralno Derivacijski
PTC	–	Pozitivni temperaturni koeficijent (engl. <i>Positive Temperature Coefficient</i>)
qZSI	–	Pretvarač kvazi Z-tipa (engl. <i>quasi Z-Source Inverter</i>)
SCADA	–	Sustav nadzora (engl. <i>Supervisory Control and Data Acquisition</i>)
SIL	–	Metoda testiranja sa softverom u petlji (engl. <i>Software In the Loop</i>)
SMC	–	Kontrola kliznog režima (engl. <i>Sliding Mode Control</i>)
SMD	–	Elektronička komponenta za površinsko montiranje (engl. <i>Surface Mount Device</i>)
SOC	–	Razina napunjenosti baterije (engl. <i>State Of Charge</i>)
SOIC	–	Integrirani krug malog oblika (engl. <i>Small Outline Integrated Circuit</i>)
SPICE	–	Vrsta simulacijskog programa (engl. <i>Simulation Program with Integrated Circuit Emphasis</i>)
SR	–	Sinkroni ispravljač (engl. <i>Synchronous Rectifier</i>)
TAB	–	Trojni aktivni mosni spoj (engl. <i>Triple Active Bridge</i>)
THT	–	Tehnologija montiranja elektroničke komponente kroz rupu (engl. <i>Through Hole Technology</i>)
V2G	–	Spoj vozila na mrežu (engl. <i>Vehicle to Grid</i>)
V2G/G2V	–	Spoj vozila na mrežu i mreže na vozilo (engl. <i>Vehicle to Grid/Grid to Vehicle</i>)
VF	–	Visokofrekventni
VHIL	–	Virtualni HIL (engl. <i>Virtual Hardware In the Loop</i>)
VSR	–	Naponski ispravljač (engl. <i>Voltage Source Rectifier</i>)
ZSI	–	Topologija Z-tipa pretvarača (engl. <i>Z-Source Inverter</i>)

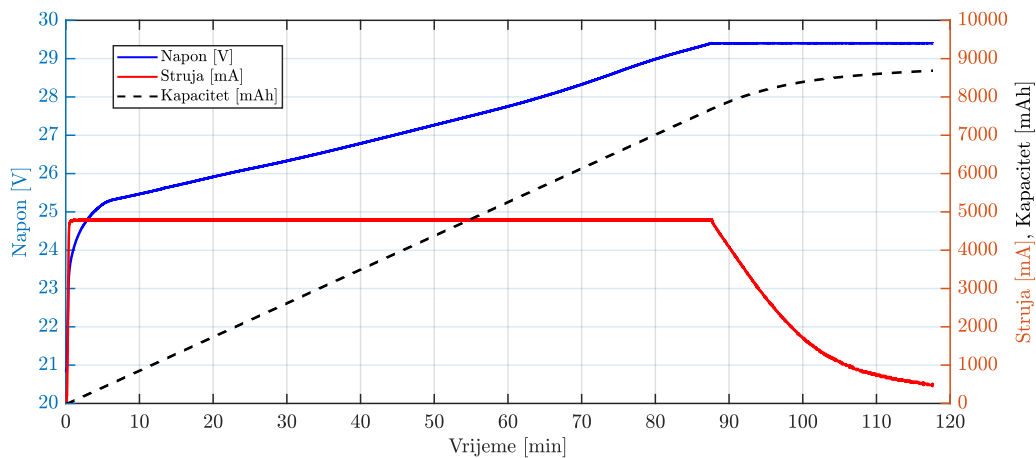
A

PRILOZI

A1: Snimljene karakteristike baterijske ćelije i paketa

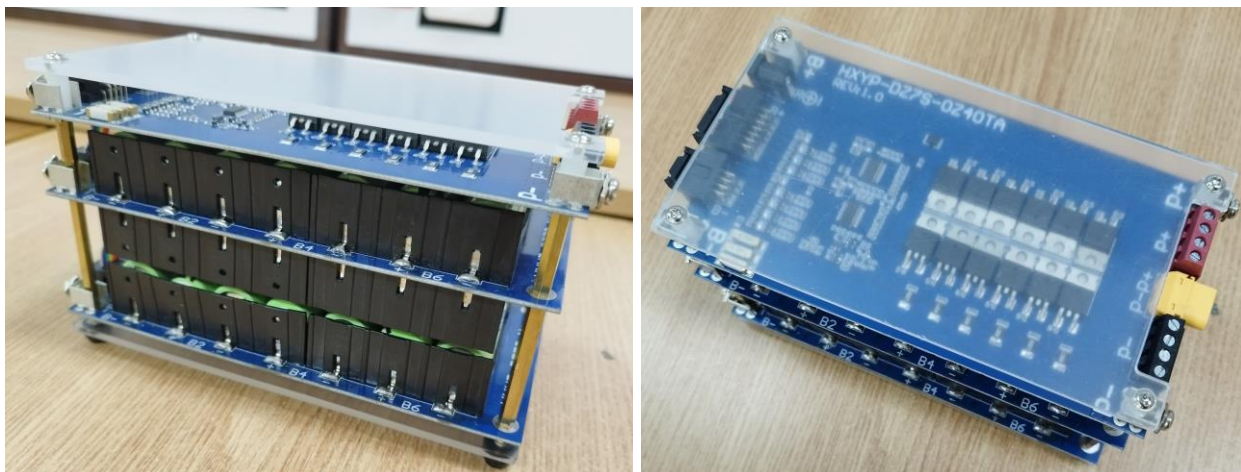


Slika A1.1. Snimljene karakteristike NCR18650B ćelije u ovisnosti o razini napunjenosti SOC

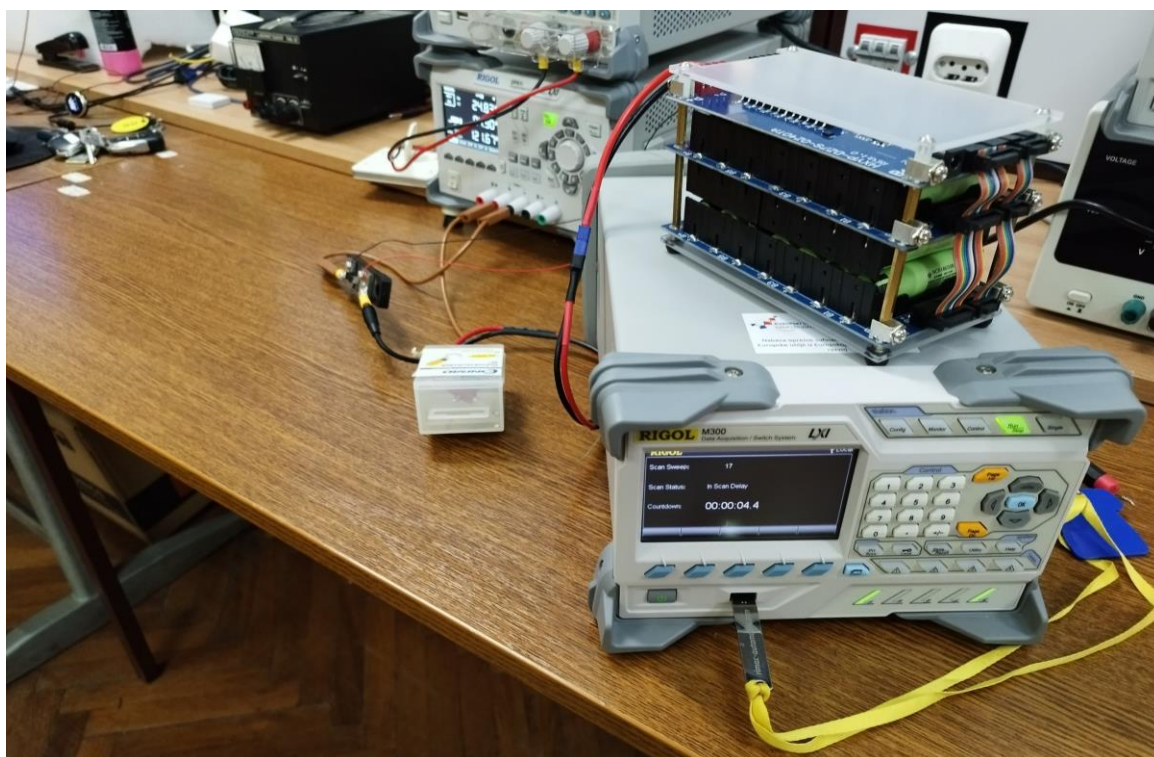


Slika A1.2. Snimljene karakteristike 7S3P baterijskog paketa u ovisnosti o vremenu

(a)



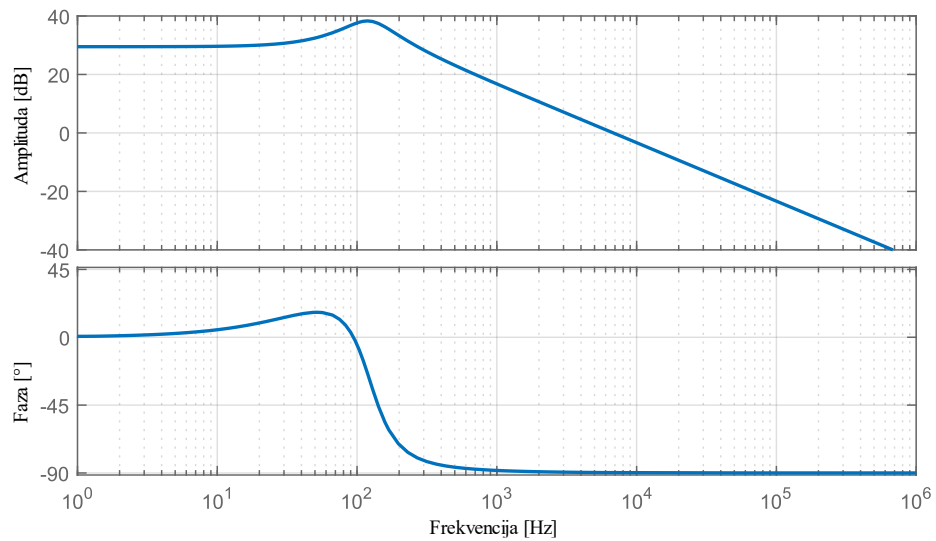
(b)



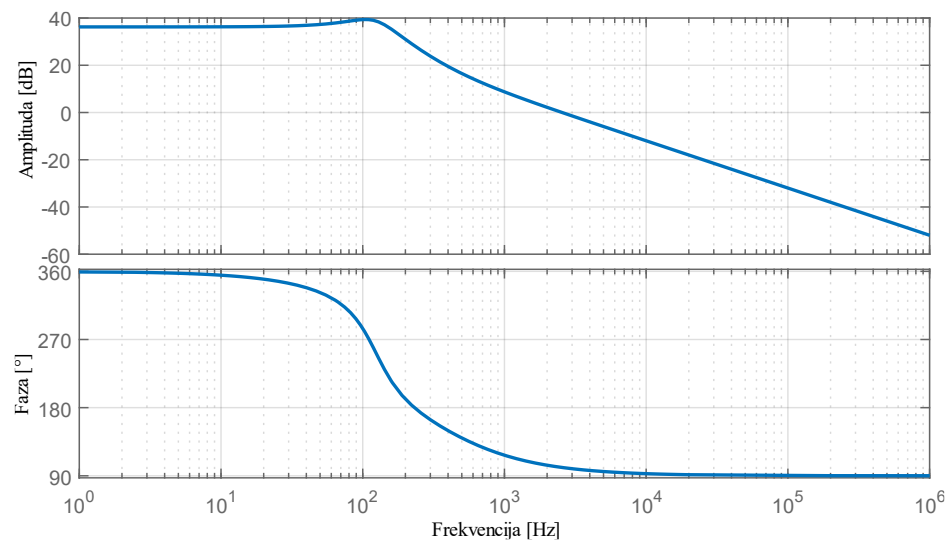
Slika A1.3. Realizirani 7S3P baterijski paket (a), i baterijski paket u procesu testiranja (b)

A2: Analiza stabilnosti sustava u otvorenoj petlji

(a)

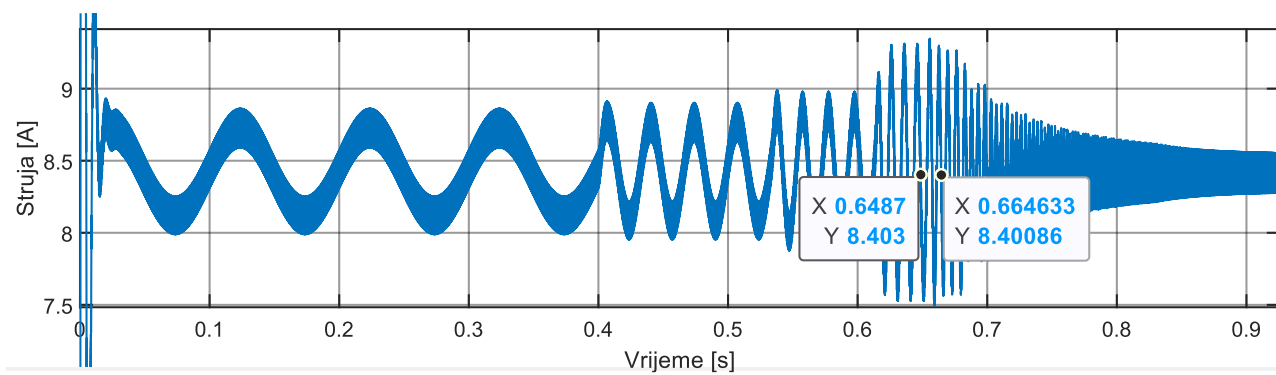


(b)

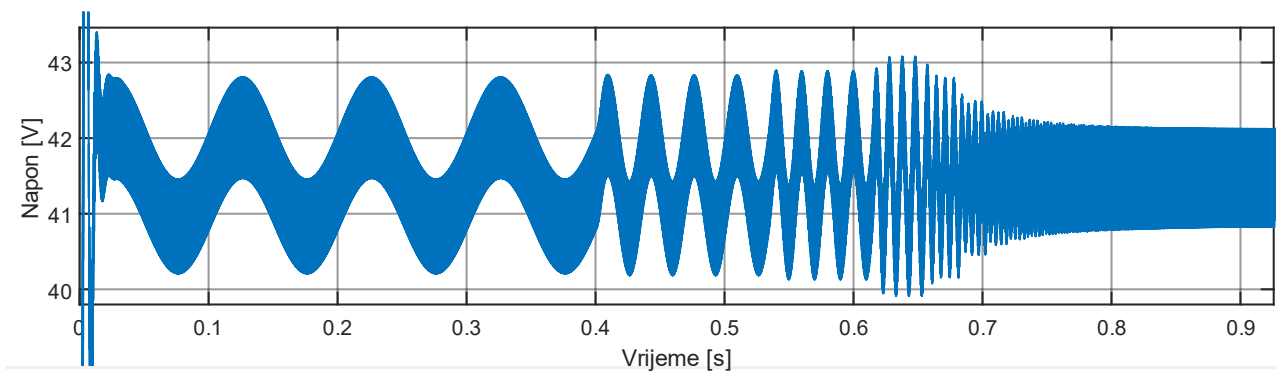


Slika A2.1. Bodeov dijagram struje (a) i napona (b) u ovisnosti o perturbaciji poremećaja upravljačkog signala za uzlazni režim rada

(a)

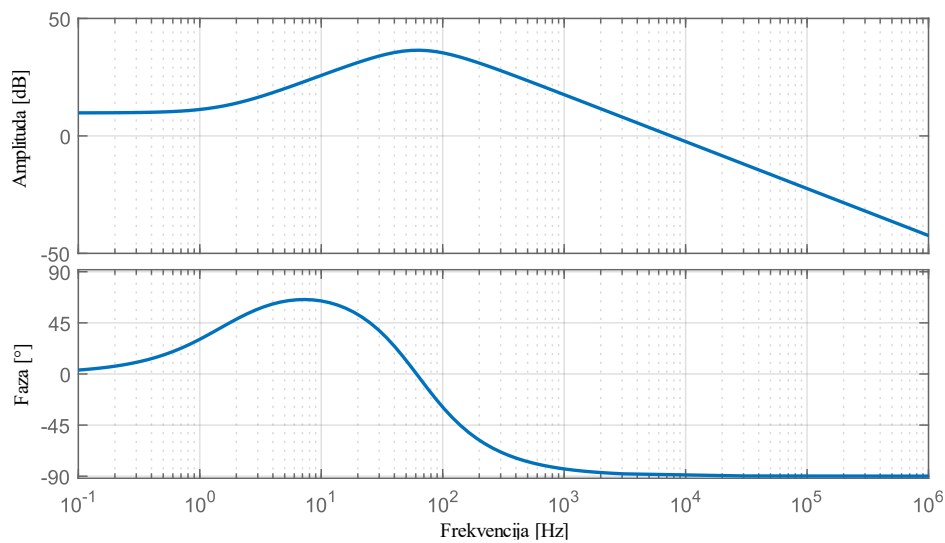


(b)

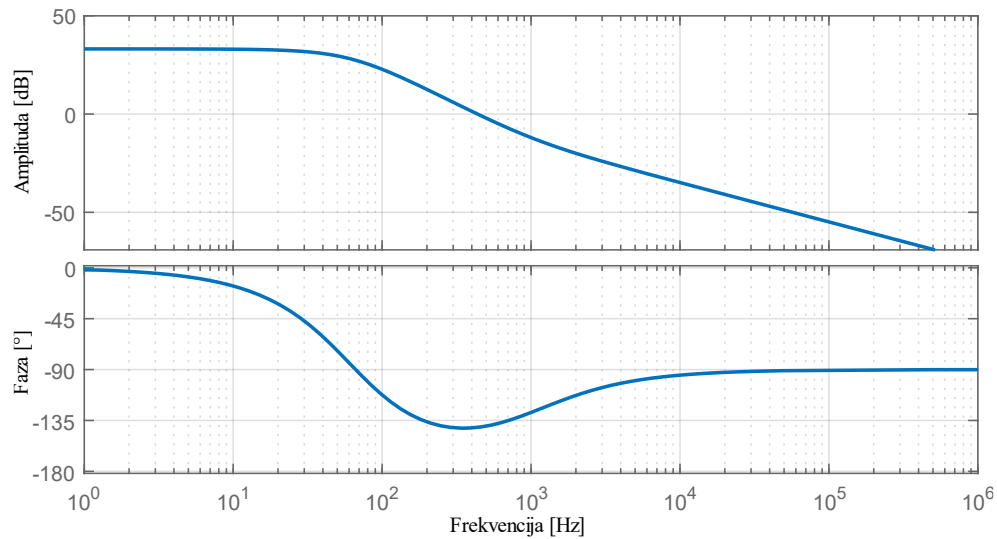


Slika A2.2. Vremenski dijagram struje (a) i napona (b) perturbacije upravljačkog signala za frekvencijski raspon od 10 Hz do 500 kHz za uzlazni režim rada

(a)

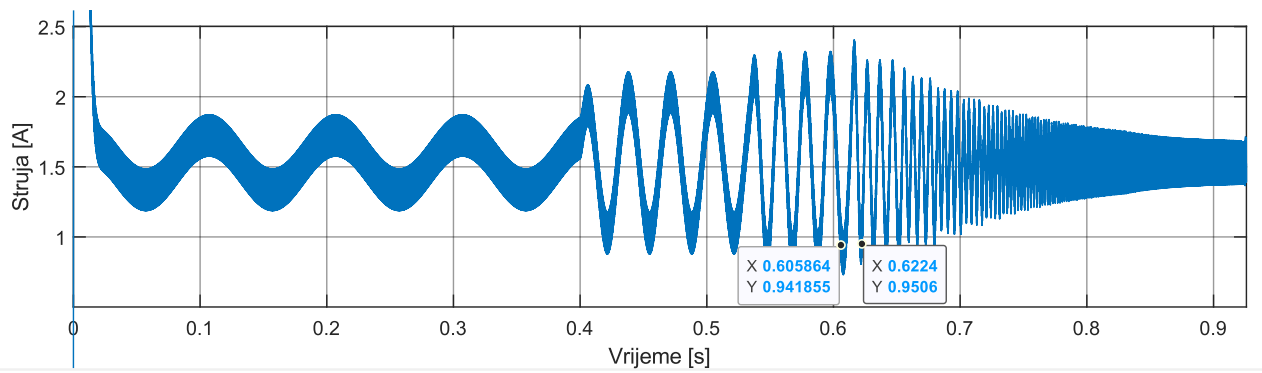


(b)

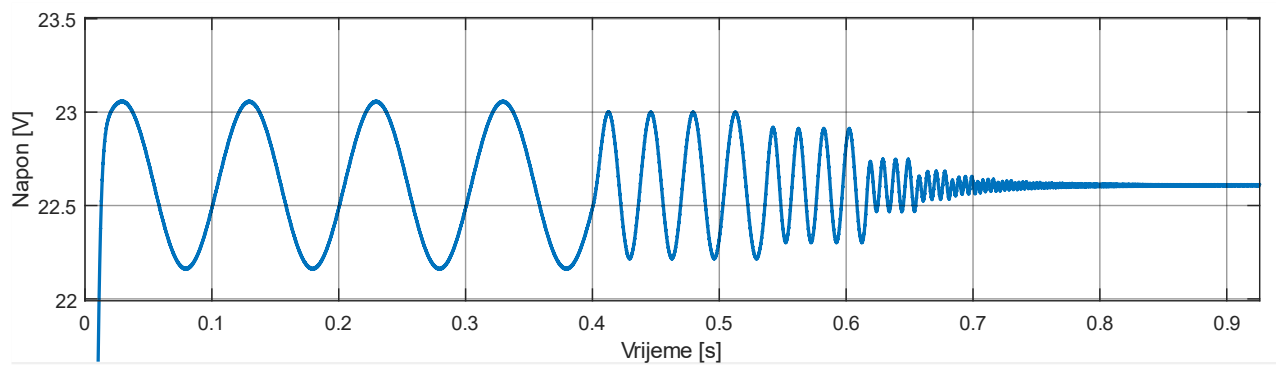


Slika A2.3. Bodeov dijagram struje (a) i napona (b) u ovisnosti o perturbaciji poremećaja upravljačkog signala za silazni režim rada

(a)

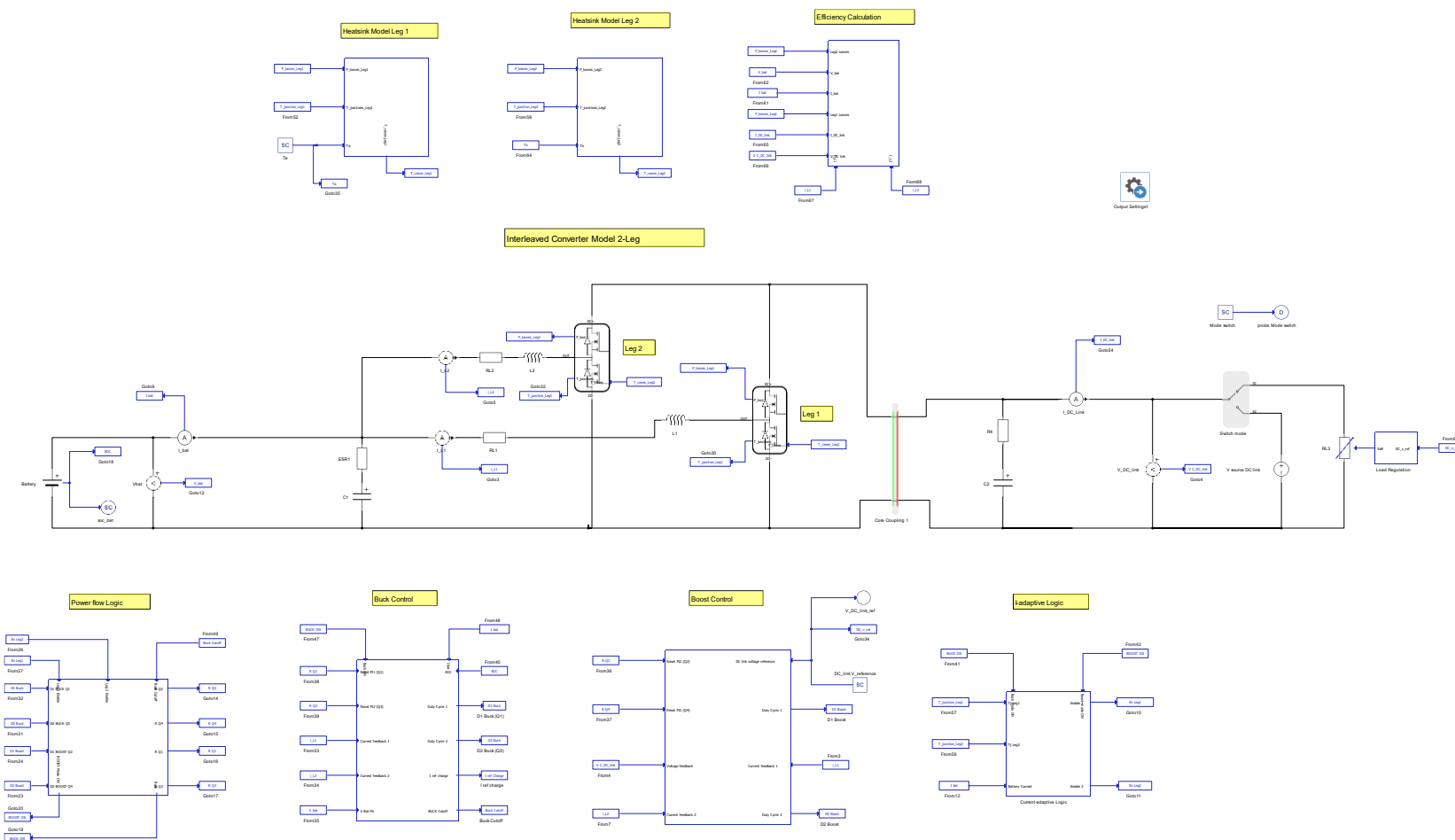


(b)

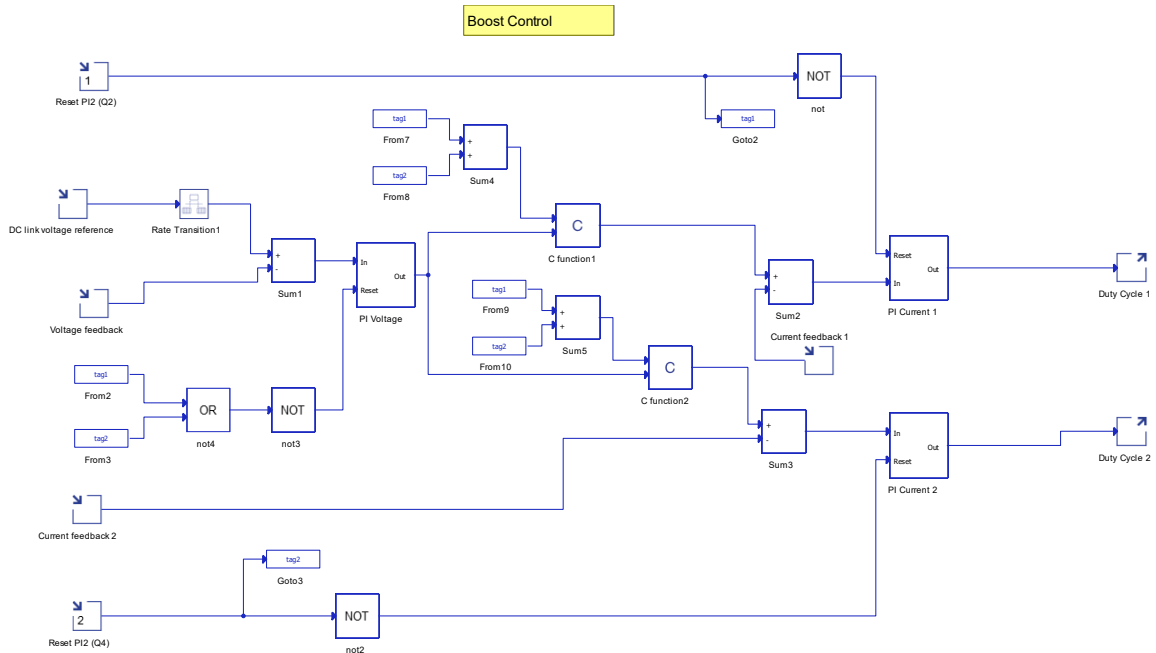


Slika A2.4. Vremenski dijagram struje (a) i napona (b) perturbacije upravljačkog signala za frekvencijski raspon od 10 Hz do 500 kHz za silazni režim rada

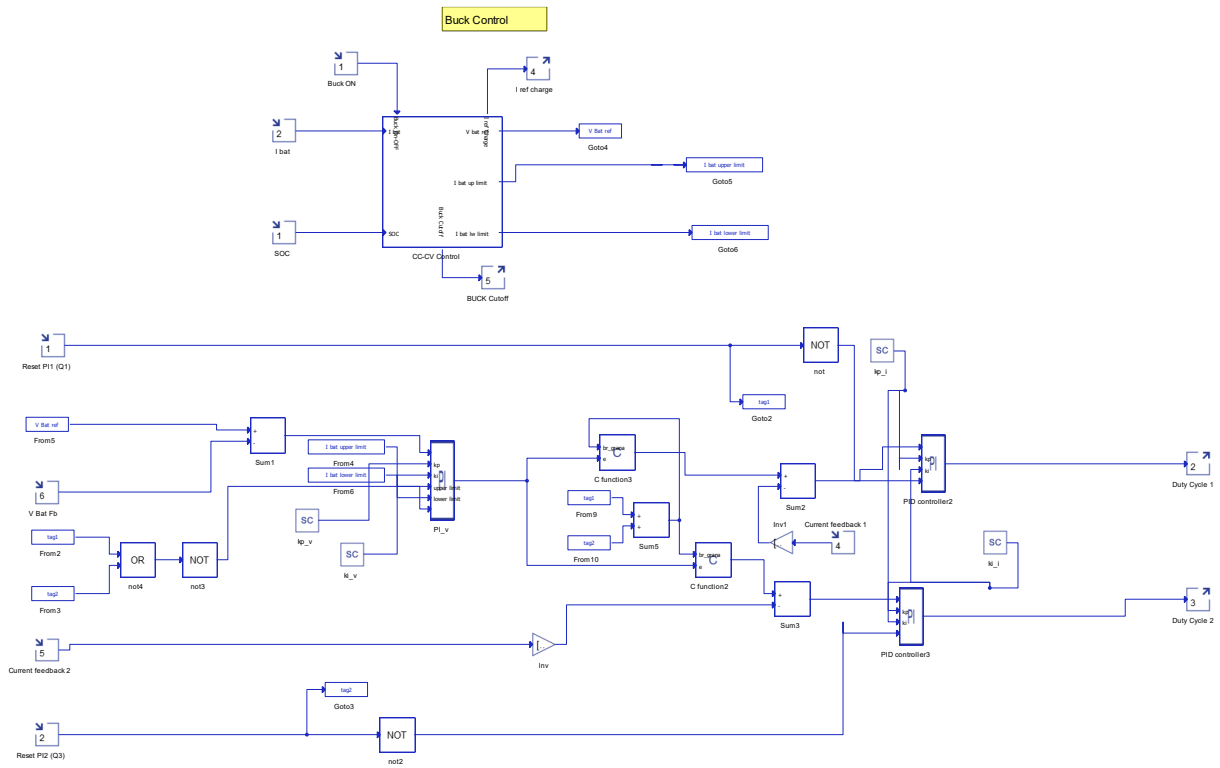
A3: Shema podsustava simulacijskog modela



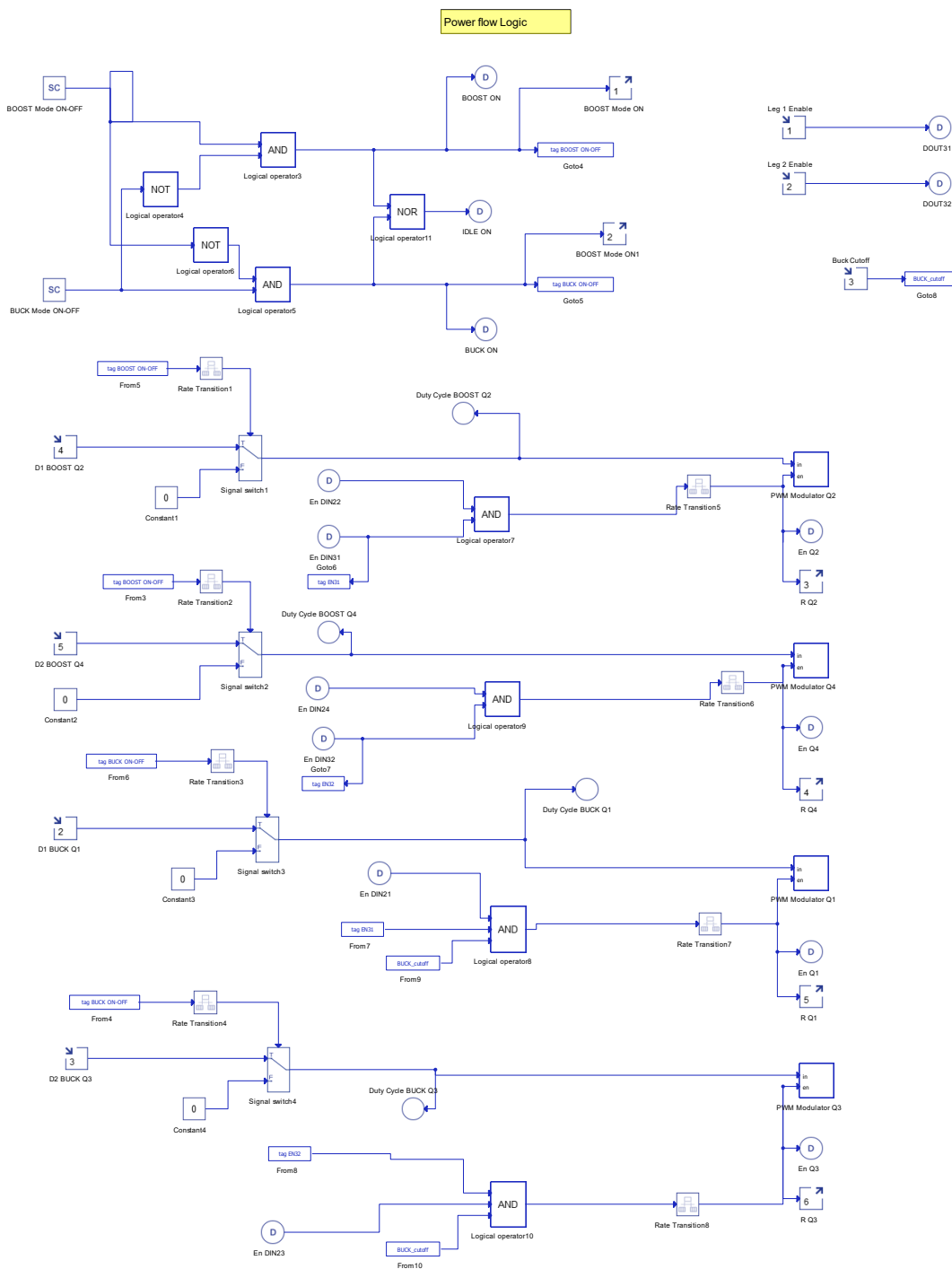
Slika A3.1. Shema gornjeg sloja simulacijskog modela u Typhoon HIL Schematic Editor-u



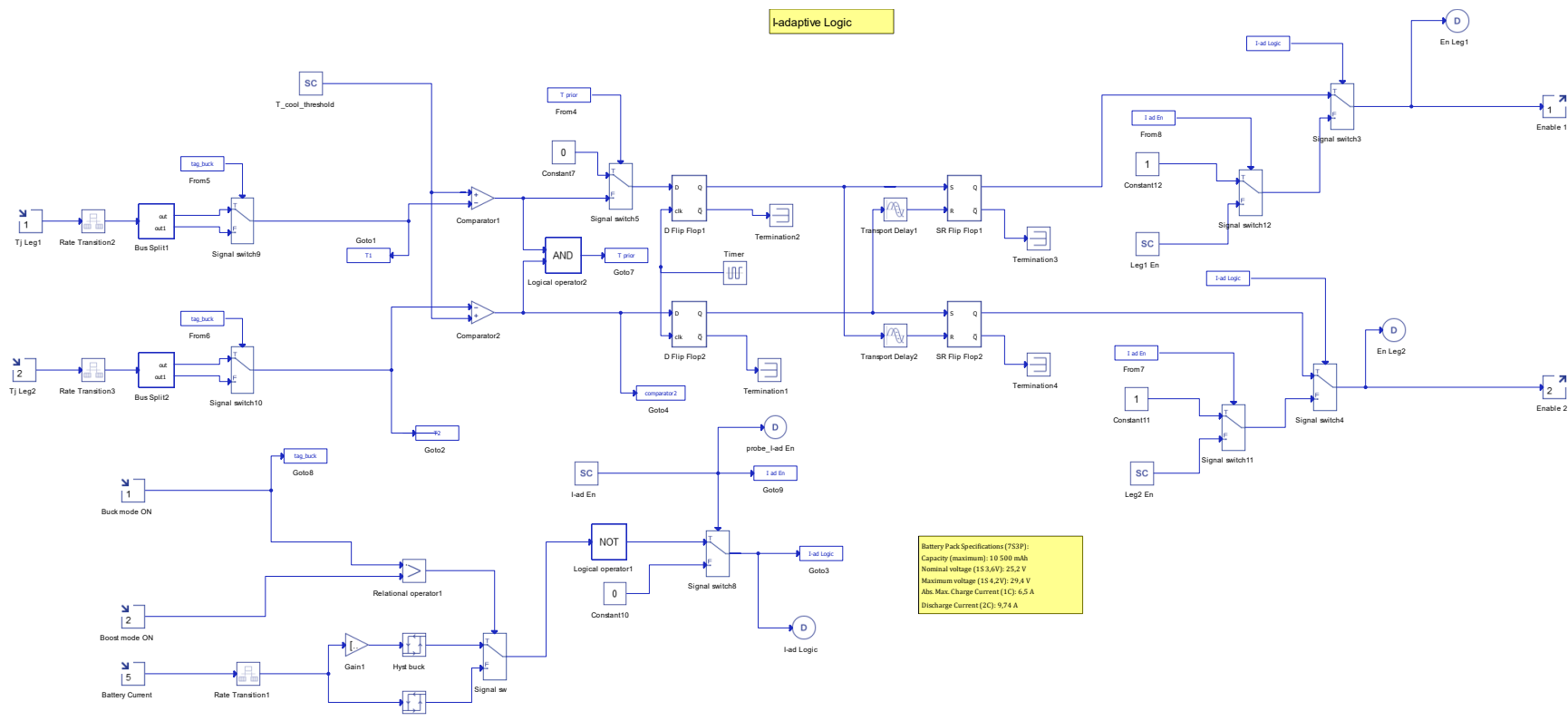
Slika A3.2. Shema regulacije uzlaznog režima rada u Typhoon HIL Schematic Editor-u



Slika A3.3. Shema regulacije silaznog režima rada u Typhoon HIL Schematic Editor-u

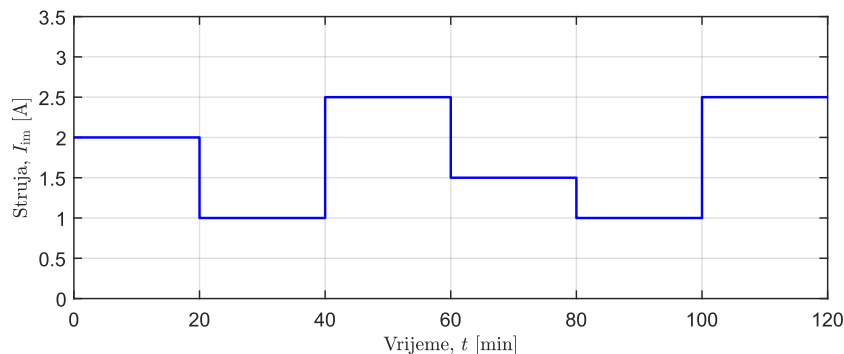


Slika A3.4. Podstava za upravljanje tokovima snaga u Typhoon HIL Schematic Editor-u

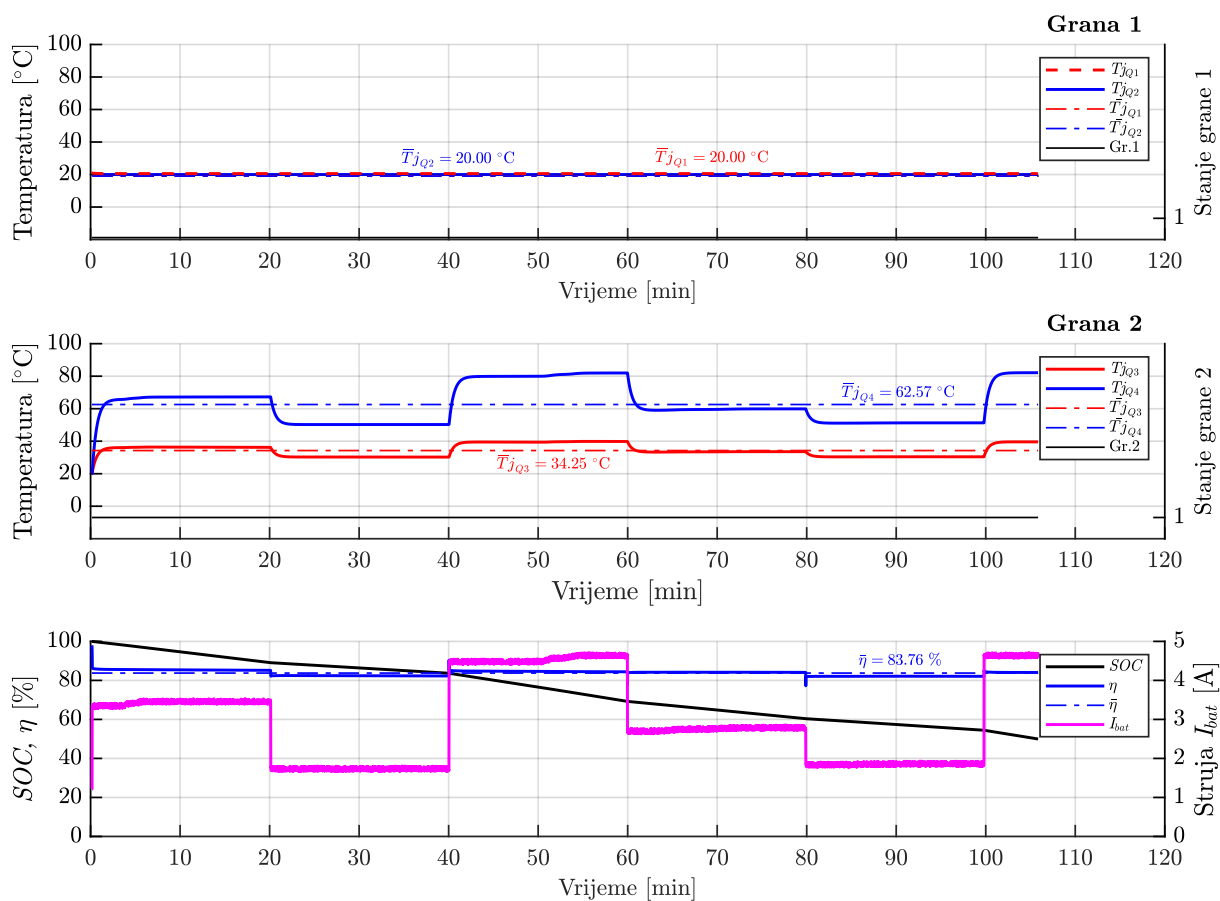


Slika A3.5. Shema implementiranog strujno-adaptivnog algoritma u Typhoon HIL Schematic Editor-u

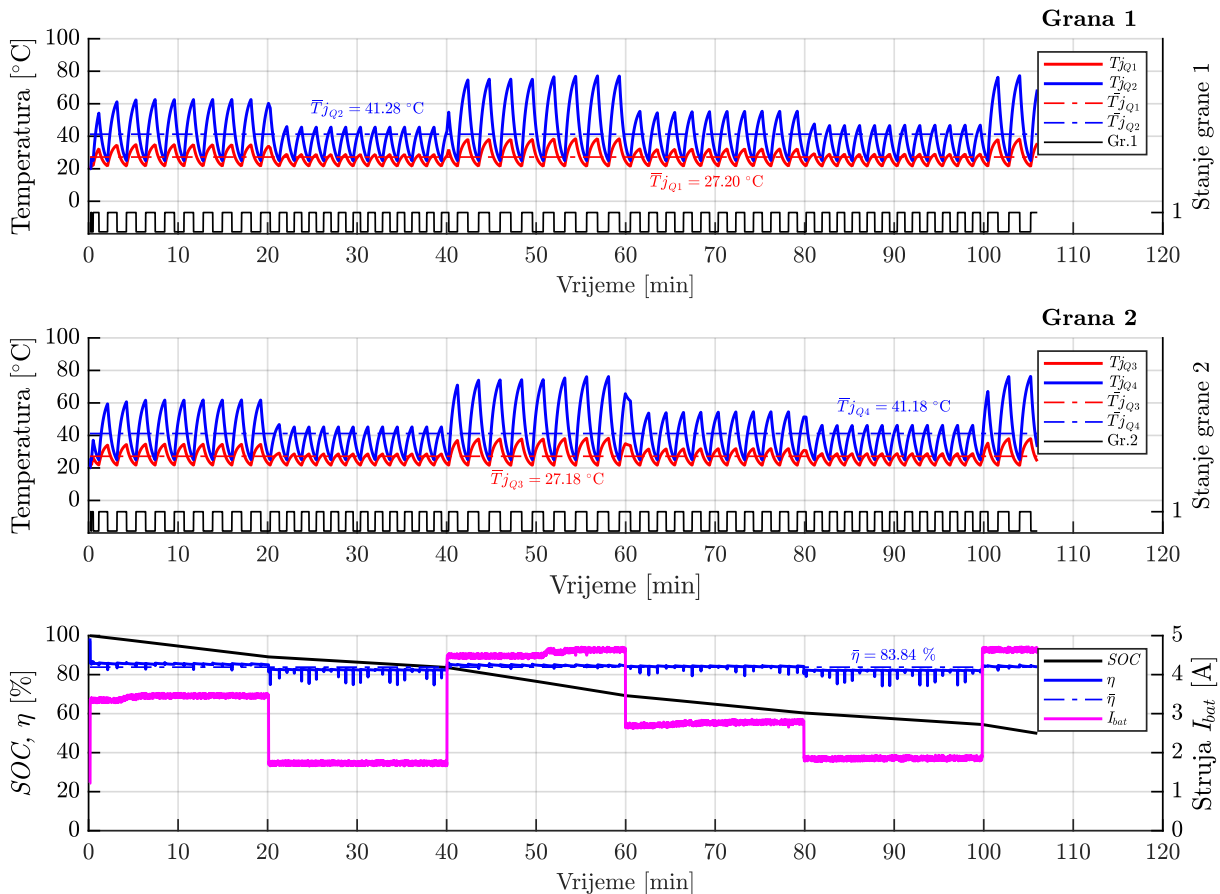
A4: Dodatak rezultatima ispitivanja poglavlja 6.1 za slučaj konstantno podopterećenog uzlaznog pretvarača



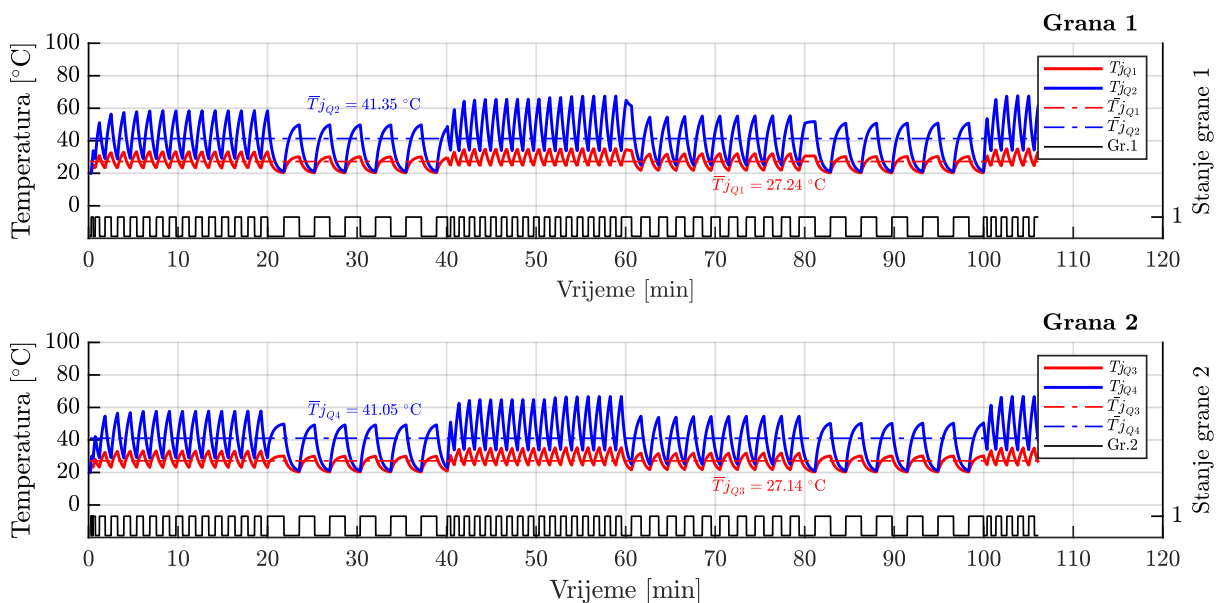
Slika A4.1. Krivulja opterećenja uzlaznog režima rada za slučaj konstantnog podopterećenja



Slika A4.2. Grafikoni za referentni set s isključenom rotacijom grana opterećen prema A4.1



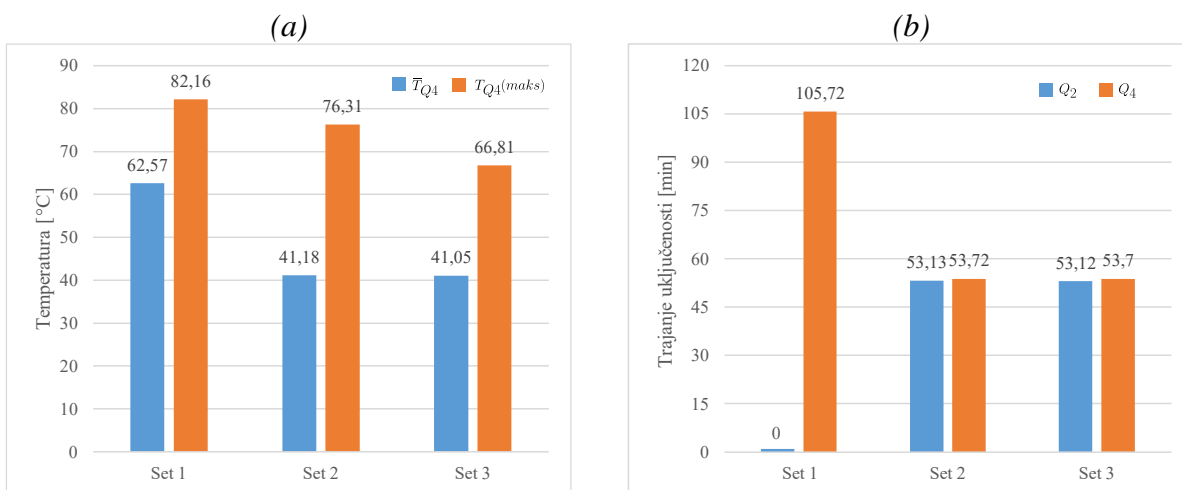
Slika A4.3. Grafikoni za set s $T_1 = 25^\circ\text{C}$ opterećen prema A4.1



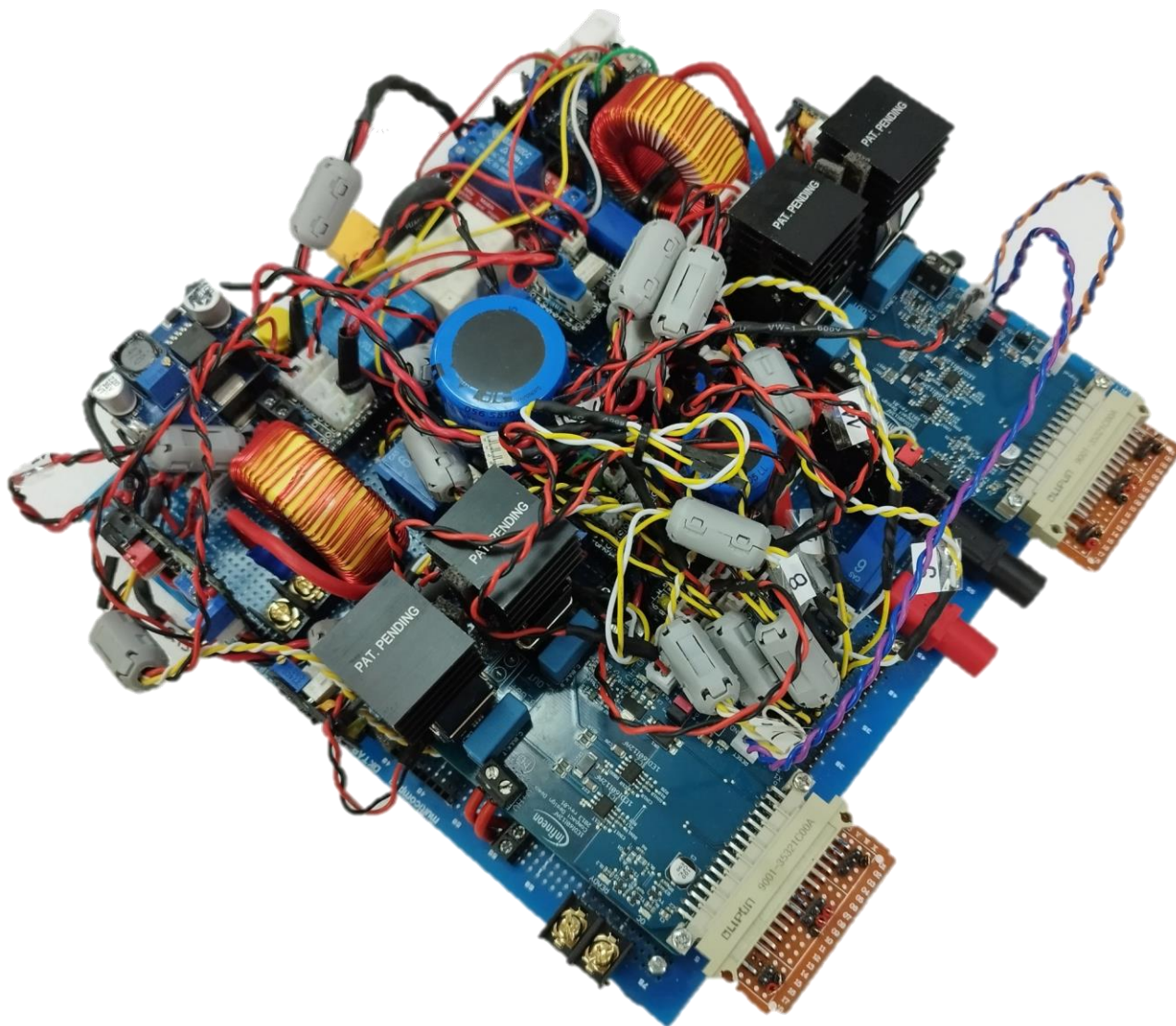
Slika A4.4. Grafikoni za set s varijabilnim T_1 opterećen prema A4.1

Tablica A4.1. Obradeni rezultati mjerenja za uzlazni režim rada, A4.2 – A4.4

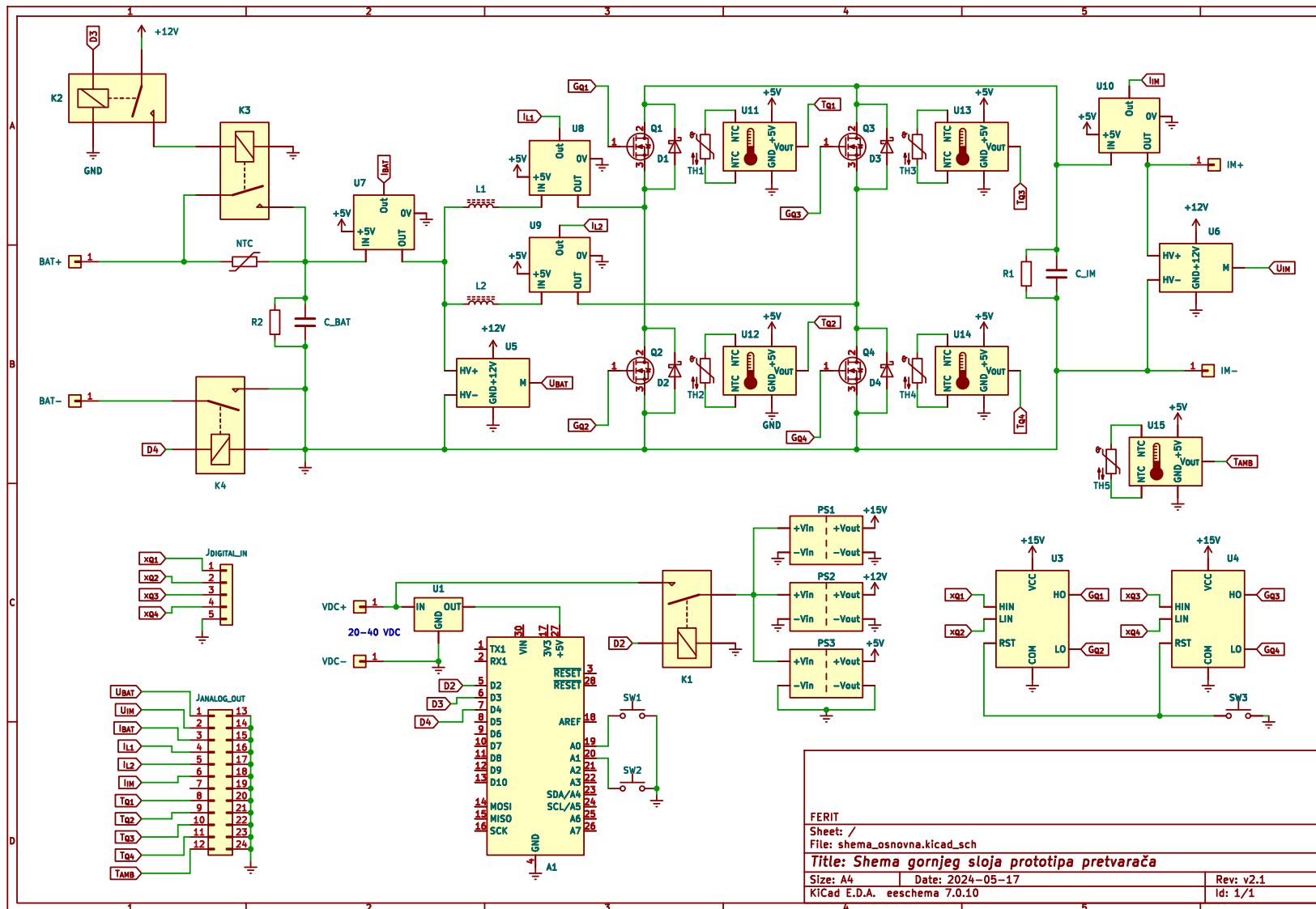
Grana, tranzistor	Grana 1, Q2		Grana 2, Q4	
	\bar{T}_{jQ2} [°C]	$T_{jQ2(maks)}$ [°C]	\bar{T}_{jQ4} [°C]	$T_{jQ4(maks)}$ [°C]
Set 1 (ref)	20,00	20,00	62,57	82,16
Set 2	41,28	77,24	41,18	76,31
Set 3	41,35	67,69	41,05	66,81
Relativne temperaturne razlike između setova				
Δ_{1-2} [°C]	21,28	57,24	-21,39	-5,85
δ_{1-2} [%]	106,4	286,2	-34,19	-7,12
Δ_{1-3} [°C]	21,35	47,69	-21,52	-15,35
δ_{1-3} [%]	106,8	238,5	-34,39	-18,68
Vremenski parametri				
	\bar{t}_{uklj} [min]	\bar{t}_{uklj}/t_{uk} [%]	\bar{t}_{uklj} [min]	\bar{t}_{uklj}/t_{uk} [%]
Set 1 (ref)	0	0	105,7	100,0
Set 2	53,13	50,20	53,72	50,76
Set 3	53,12	50,16	53,70	50,68

**Slika A4.5.** Vizualni prikaz trenda najvažnijih parametara prilikom rotacije grana prema tablici A4.1

A5: Prototip za ispitivanje učinkovitosti u stvarnom vremenu



Slika A5.1. Ožičeni prototip pretvarača



Slika A5.2. Shema gornjeg sloja prototipa pretvarača za ispitivanje učinkovitosti u stvarnom vremenu

Tablica A5.1. Popis osnovnih komponenata prototipa pretvarača sa slike A5.1 prema oznakama slike A5.2

R. br.	Oznaka	Naziv	Kratak opis	Količina
1	A1	Mikroupravljač	Arduino Nano	1
2	BAT+, BAT- ; IM+, IM- ; VDC+, VDC-	Energetski konektor	XT30 (30 A) ; 4mm banana (24 A) ; ATX (12 A)	6
3	C_BAT, C_IM	Kondenzatori	Vishay 058/059 PLL-SI ; 10000 μ F, 63 V ; 1000 μ F, 100 V	2
4	D1, D2, D3, D4	Schottky dioda	Toshiba TRS6E65H SiC ; 650 V, 18 A	4
5	JANALOG_OUT	2x12 PIN konektor	Prihvat za analogne izlaze; 2,54 mm razmak	1
6	JDIGITAL_IN	1x05 PIN konektor	Prihvat za digitalne ulaze; 2,54 mm razmak	1
7	K1, K2, K3, K4	Releji	TE Connectivity 1462041-8, 5 V ; TE Connectivity T9SV1K15-12, 12 V	4
8	L1, L2	Prigušnica	API Delevan PT1000-2050; 1000 μ H, 5,9 A	2
9	NTC	Termistor za meki uklop	AMETHERM MS32 10015 ; 10 Ω	1
10	PS1, PS2, PS3	Istosmjerni pretvarač	TZT LM2596 silazni IPN ; Ulaz: 24 V ; Izlazi: 15 V, 12 V, 5 V	3
11	Q1, Q2, Q3, Q4	Tranzistor	STM VNP10N07 ; 70 V, 10 A	4
12	R1, R2	Otpornik za pražnjenje	3 k Ω , 10 k Ω ; 2 W	2
13	SW1, SW2, SW3	Tipkalo	TZT trenutno tipkalo	3
14	TH1, TH2, TH3, TH4, TH5	NTC termistor	NRL ELX1108 ; 10 k Ω	5
15	U1	Linearni regulator	STM L78S05CV, 5 V	1
16	U3, U4	Pločica s naponskim pojačalom (engl. Driver)	Infineon EVAL-1EDI60I12AF	2
17	U5, U6	Senzor napona	Samostalna izrada	2
18	U7, U8, U9, U10	Senzor struje	LEM CAS 6-NP ; \pm 20 A	4
19	U11, U12, U13, U14, U15	Senzor temperature	Samostalna izrada	5
20	-	Hladnjak	Ohmite CR101-25AE	4
21	-	Jednoslojna kompozitna PCB pločica	Multicomp MP005886 ; 220,0 x 233,4 mm	1

Sažetak

U doktorskom radu detaljno su istražene različite topologije dvosmjernih pretvarača, s fokusom na njihovu primjenu u baterijskim sustavima za pohranu energije. Posebna pažnja posvećena je dvostupanjskoj izvedbi s kaskadnim spojem istosmjernog pretvarača napona i usmjerivača. Rad analizira višegranski dvosmjerni pretvarač istosmjerne struje, za koji je razvijen detaljan matematički model. Analiza obuhvaća uzlazni i silazni režim rada, dok je osnovni matematički model proširen modelom pretvarača s radnim gubicima.

Na temelju razvijenog modela odabrane su komponente za stvarni pretvarač, koji je zatim ostvaren u fizičkoj izvedbi. Proračuni gubitaka temeljeni na modelu s radnim gubicima doprinijeli su dizajnu matematičkog toplinskog modela odabranog pretvarača. Ovaj model je ključan za simulacijsko modeliranje u Typhoon HIL okruženju i kasniju implementaciju naprednijih algoritama. Utjecaj promjene broja grana istosmjernog pretvarača na električne i toplinske karakteristike također je dokumentiran. Koristeći matematički model kao osnovu, konstruiran je simulacijski model. Početni model u otvorenoj petlji evoluirao je u regulirani model preko dvostruke petlje nakon implementacije PID regulatora. Uključen je i simulacijski toplinski model, temeljen na prethodno razvijenom matematičkom toplinskom modelu.

Razvijena strujno-adaptivna strategija upravljanja omogućava povećanje učinkovitosti aktiviranjem ili deaktiviranjem pojedinih grana pretvarača u ovisnosti o režimu opterećenja baterije. Strategija je validirana korištenjem CHIL razvojne metodologije i Typhoon HIL 402 uređaja za simulaciju u stvarnom vremenu.

Metoda upravljanja radnom temperaturom tranzistora detaljno je razrađena korištenjem prototipa s 12 paralelno spojenih tranzistora. Arduino DUE platforma, integrirana s MATLAB korisničkim sučeljem, korištena je za upravljanje. Metoda je validirana u nekoliko radnih točaka, što je potvrdilo njenu efikasnost.

Za kraj, konstruiran je mjerni postav za ispitivanje učinkovitosti u stvarnom vremenu, koristeći CHIL i PHIL metodologiju. U sklopu PHIL metodologije razvijen je i izrađen dvosmjerni pretvarač istosmjerne struje s dvije grane snage 240 W, čime su svi doprinosi rada dodatno validirani.

Abstract

In this doctoral thesis, various topologies of bidirectional DC-DC converters are extensively investigated, with a particular focus on their application in battery storage systems. Special attention is given to the two-stage implementation, which features a cascaded configuration of a DC-DC voltage converter and an inverter/rectifier. The study includes an analysis of a multibranch bidirectional DC-DC converter for which a comprehensive mathematical model is developed. This analysis covers both the boost and buck operating modes, and the basic mathematical model is enhanced by incorporating a model of the converter that accounts for operational losses.

Based on the developed model, components for the actual converter are selected and realized in a physical implementation. Loss calculations based on the model with operational losses contribute to the design of the mathematical thermal model of the selected converter. This model is crucial for simulation modeling in the Typhoon HIL environment and the subsequent implementation of more advanced algorithms. The impact of implementing varying numbers of active branches in the DC-DC converter on its electrical and thermal characteristics is also thoroughly documented. Utilizing the mathematical model as a foundation, a simulation model is constructed. The initial open-loop model evolved into a regulated model through a dual-loop following the implementation of a PID controller. A simulation thermal model, based on the previously developed mathematical thermal model, is also included.

The current-adaptive control strategy is developed, enabling an increase in efficiency by activating or deactivating individual branches of the converter depending on the battery load regime. The strategy is validated using the CHIL development methodology and the Typhoon HIL 402 device for real-time simulation.

The method for managing the operating temperature of transistors is detailed using a prototype with 12 parallel-connected transistors. The Arduino DUE platform, integrated with the MATLAB user interface, is used for control. The method is validated at several operating points, confirming its effectiveness.

Finally, a measurement setup for testing efficiency in real-time is constructed, using both CHIL and PHIL methodologies. As part of the PHIL methodology, a bidirectional DC-DC converter with two branches of 240 W power is developed and constructed, further validating all contributions of the work.

Životopis

Andrej Brandis rođen je u Đakovu, Hrvatska. Srednjoškolsko obrazovanje stječe u Osijeku, u Strojarskoj tehničkoj školi, smjer Računalni tehničar za strojarstvo. Godine 2010. upisuje preddiplomski studij na Elektrotehničkom fakultetu u Osijeku, koji završava 2013. godine. Diplomski studij elektrotehnike uspješno završava 2015. godine, stječući titulu magistra inženjera elektrotehnike, smjer elektroenergetika.

Nakon diplomiranja, 2016. godine zapošljava se na Fakultetu elektrotehnike, računarstva i informacijskih tehnologija Osijek. Tijekom 2018. godine upisuje poslijediplomski doktorski studij iz elektrotehnike, smjer elektroenergetika, te započinje asistentski rad na Zavodu za elektrostrojarstvo, na Katedri za električne strojeve i energetske elektroniku.

Njegovo uže područje istraživanja usmjereno je na energetske pretvarače, s posebnim fokusom na upravljanje pretvaračima za stacionarne baterijske spremnike energije. Tokom svog istraživačkog rada, objavio je 20 znanstvenih radova u međunarodnim časopisima, kao i na međunarodnim te domaćim konferencijama. Godine 2023. prihvaćena mu je tema doktorskog rada pod naslovom „Povećanje učinkovitosti višegranskog istosmjernog pretvarača za stacionarne baterijske spremnike promjenom broja aktivnih grana“. Aktivno je sudjelovao u nekoliko međunarodnih istraživačkih projekata, a trenutno sudjeluje u nastavi na pet kolegija preddiplomskih i diplomskih studijskih programa, primarno iz područja energetske elektronike. Redovit je član IEEE Odjela za energetske elektroniku.