

# Dizajn LED industrijskih ura

---

**Buljan, Filip**

**Master's thesis / Diplomski rad**

**2017**

*Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj:* **Josip Juraj Strossmayer University of Osijek, Faculty of Electrical Engineering, Computer Science and Information Technology Osijek / Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek**

*Permanent link / Trajna poveznica:* <https://um.nsk.hr/um:nbn:hr:200:226716>

*Rights / Prava:* [In copyright](#) / [Zaštićeno autorskim pravom.](#)

*Download date / Datum preuzimanja:* **2024-12-23**

*Repository / Repozitorij:*

[Faculty of Electrical Engineering, Computer Science and Information Technology Osijek](#)



**SVEUČILIŠTE JOSIPA JURJA STROSSMAYERA U OSIJEKU  
ELEKTROTEHNIČKI FAKULTET**

**Sveučilišni diplomski studij**

**DIZAJN LED INDUSTRIJSKIH  
URA**

**Diplomski rad**

**Filip Buljan**

**Osijek, 2017**

# SADRŽAJ

|  |    |
|--|----|
| 1. UVOD .....                                    | 1  |
| 2. MIKROUPRAVLJAČI .....                         | 2  |
| 2.1. AVR skupina mikroupravljača .....           | 3  |
| 3. UPRAVLJAČKA PLOČA .....                       | 4  |
| 3.1. Zahtjevi za projekt upravljačke ploče ..... | 4  |
| 3.2. Shema upravljačke ploče .....               | 4  |
| 3.3. Elementi upravljačke ploče .....            | 9  |
| 3.3.1. ATmega162 .....                           | 9  |
| 3.3.2. ATtiny13 .....                            | 14 |
| 3.3.3. MC34062A .....                            | 16 |
| 3.3.4. 4N33 .....                                | 18 |
| 3.3.5. DS12887 .....                             | 19 |
| 3.3.6. 74HCT595 .....                            | 21 |
| 3.3.7. ADM485 .....                              | 22 |
| 3.3.8. TL7705 .....                              | 24 |
| 4. OPIS FUNKCIONIRANJA SKLOPA .....              | 25 |
| 4.1. Kod programa .....                          | 29 |
| 5. ZAKLJUČAK .....                               | 35 |
| LITERATURA .....                                 | 36 |
| SAŽETAK .....                                    | 37 |
| ABSTRACT .....                                   | 38 |
| ŽIVOTOPIS .....                                  | 39 |

# 1. UVOD

U ovom radu nastojat ću prikazati i objasniti izradu upravljačke ploče sa Atmel mikroupravljačem, te objašnjenje najvažnijih dijelova programa sa *LED* (engl. *Light-Emitting Diode* - *svjetleća dioda*) industrijskom urom. U uvodnom dijelu je dan općeniti opis mikroupravljača, te *AVR* skupine mikroupravljača.

U nastavku rada opisat ću izradu upravljačke ploče. Ona počinje stvaranjem sheme sklopa, te izradom tiskane pločice koja će nam poslužiti kao osnova na kojoj ćemo konstruirati upravljačku ploču. Također ću opisati rad same ploče, te pojedine komponente koje se koriste pri izradi, kao i *LED* informacijski panel koji će se koristiti za testiranje upravljačke ploče.

Na kraju diplomskog rada upoznat ćemo se sa osnovnim dijelovima programskog koda koji će nam služiti za upravljanje upravljačkom pločom. Program će biti napisan u assembleru i služiti će za inicijalizaciju elemenata, te opis rada upravljačke ploče.

## 2. MIKROUPRAVLJAČI

Mikroupravljač je malo računalo, napravljeno u obliku čipa, a u sebi sadrži mikroprocesorsku jedinicu, flash memoriju i *EEPROM* (engl. *Electrically Erasable Programmable Read-Only Memory - električno izbrisiva programibilna ispisna memorija*), ulazne i izlazne pinove (nožice), te potrebne sabirnice. Koristi se u automatski kontroliranim proizvodima i uređajima, kao što su automobilski sustavi kontrole motora, daljinsko upravljanje, uredski strojevi, aparati, električni alati i igračke.

Prvi računalni sustav na čipu - mikroupravljač, bio je *Intel 8048* i proizveden je 1975. godine. Našao je široku primjenu, u više od milijardu primjeraka, kod računalnih tipkovnica, ali i brojnim drugim uređajima. 1993. godine, uvođenjem *EEPROM-a*, mikroupravljači su mogli biti električki brzo obrisani bez potrebnih skupih zahvata kao kod prijašnjih memorija. Iste godine *Atmel* je proizveo mikroupravljač sa ugrađenom *flash* memorijom. Njih su slijedile ostale kompanije, koje su proizvodile čipove s obje vrste „nove“ memorije. To je dovelo do rapidnog pada cijena mikroupravljača i upotrebe u skoro svim današnjim električnim uređajima, od perilice rublja do zrakoplova.

Mikroupravljač radi u stvarnom vremenu, pa zbog toga mora moći odgovoriti na trenutne događaje do kojih dolazi u sustavu koji kontrolira. To se postiže korištenjem prekida (engl. *interrupt*). Prekidni sustav (engl. *interrupt service routine – ISR*) šalje mikroupravljaču signal da prekine s izvođenjem trenutne naredbe i da započne s prekidnom rutinom. Nakon izvođenja prekidne rutine mikroupravljač nastavlja s prekinutom naredbom.

Upravljački programi mikroupravljača izvorno su bili pisani u asemblerskom jeziku, ali danas se uglavnom koriste viši programski jezici, na primjer *C* programski jezik. Programi napisani višim programskim jezicima moraju se prevesti u strojni kod, razumljiv mikroupravljaču, što se postiže korištenjem programskih prevodilaca i asemblera. Tako obrađen kod sprema se u memoriju koja se nalazi u samom čipu.

Mikroupravljači se proizvode u rasponu od malih i jednostavnih, 4-bitnih, do složenih koji imaju 32- ili 64-bitne procesore. Oko 55% svih prodanih procesora na svijetu su 8-bitni mikroupravljači i mikroprocesori. Prema istraživanju tvrtke *Semico* u 2006. godini je prodano više od četiri milijarde 8-bitnih mikroupravljača.

## 2.1. AVR skupina mikroupravljača

AVR označava skupinu 8-bitnih RISC (engl. *Reduced Instruction Set Computer - tip procesora sa smanjenim skupom naredbi*) mikroupravljača koje proizvodi tvrtka Atmel. Prvi AVR mikroupravljač je napravljen 1997. Skupinu AVR mikroupravljača možemo podijeliti u tri grupe, što je prikazano u tablici 2.1.

**Tablica 2.1.** AVR skupine mikroupravljača

| AVR 8-bitni RISC mikroupravljači |             | Memorija |        |       |
|----------------------------------|-------------|----------|--------|-------|
| Procesor                         | Broj pinova | Flash    | EEPROM | RAM   |
| TinyAVR                          | 8-32        | 1-2 kB   | 128 B  | 128 B |
| Low power AVR                    | 8-44        | 1-8 kB   | 512 B  | 1 kB  |
| MegaAVR                          | 32-64       | 8-128 kB | 4 kB   | 4 kB  |

Mikroupravljači se međusobno razlikuju po veličini memorije i po funkcijama, odnosno komponentama koje posjeduju. Svi mikroupravljači skupine AVR imaju identičnu jezgru (engl. *Core*), koriste isti set instrukcija i imaju istu memorijsku organizaciju, čime je omogućena jednostavna zamjena različitih tipova AVR mikroupravljača.

Za programiranje mikroupravljača potreban je odgovarajući programator i odgovarajući softver (program). Na Internetu se mogu naći razni besplatni alati potrebni za programiranje i simulaciju rada AVR mikroupravljača, a jedan od njih je besplatni profesionalni program *AVRstudio* koji se može preuzeti sa Atmelove web stranice. *AVRstudio* je profesionalno razvojno okruženje za razvoj i testiranje AVR aplikacija u *Windows* operacijskom sustavu, a sadrži assembler, C programski prevodilac i simulator. Programi za mikroupravljač mogu se pisati u assembleru ili u programskom jeziku C. Ukoliko se koristi programski jezik C, program je potrebno prevesti u kod razumljiv mikroupravljaču, a za to se može koristiti besplatni C programski prevodilac *WinAVR*.

Arhitektura svih mikroupravljača skupine AVR je jednaka, pri čemu se oni međusobno razlikuju samo po veličini *flash* memorije, veličini vektora prekida i nekim dodatnim funkcijama.

## 3. UPRAVLJAČKA PLOČA

### 3.1. Zahtjevi za projekt upravljačke ploče

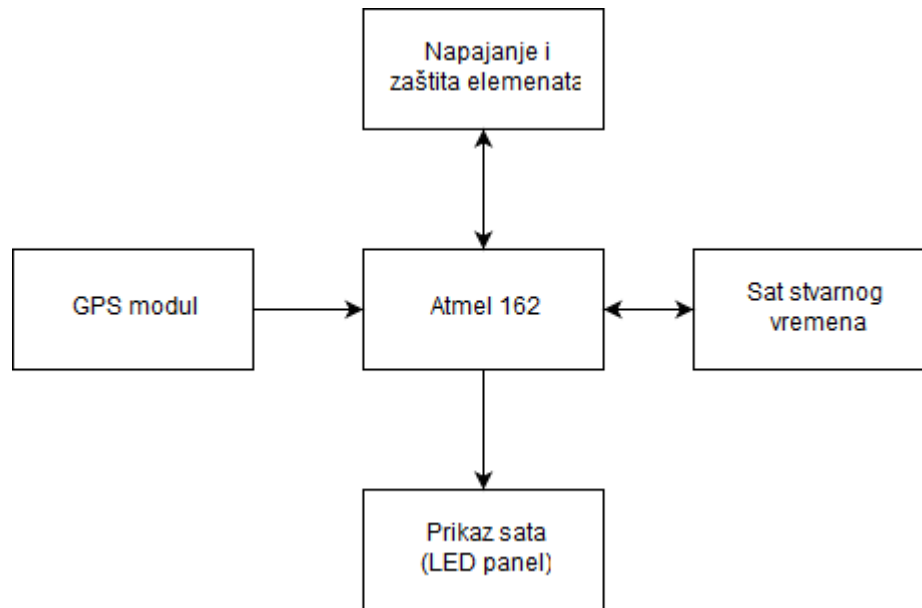
Cilj ovog projekta je bio osmisлити sustav za prikaz točnog vremena u industrijskim halama. Odlučio sam se za korištenje *LED* panela, jer mi je on bio dostupan i na njemu sam mogao vršiti ispitivanja, ali principi rada koji će biti opisani u ovom radu mogu se primijeniti i za druge vrste panela.

Zbog cijene, dostupnosti, jednostavnosti, dokumentacije, brzine i mogućnosti, kao i zbog činjenice da sam se sa mikroupravljačima susreo tijekom svog obrazovanja odlučio sam se na korištenje mikroupravljača. Druga opcija mi je bila korištenje računala kao upravljačkog elementa. Ono ima puno veće mogućnosti, ali od toga sam odustao zbog velikih dimenzija računala, veće potrošnje i osjetljivosti, manje pouzdanosti, te zbog toga što računalo unosi nepotrebne komplikacije u dizajn. Još jedna važna činjenica koja je presudila u korist mikroupravljača jest da su mikroupravljač i komponente koje bih koristio za upravljačku ploču, pa tako i sama ploča, puno jeftinija varijanta od računala.

Od više vrsta mikroupravljača odabrao sam Atmelov mikroupravljač iz serije *ATmega*, zbog toga što su rašireni na ovom području i postoji dosta dokumentacije o njima, te također postoje dobri programi za njihovo programiranje

### 3.2. Shema upravljačke ploče

Dizajn upravljačke ploče sam temeljio na Atmel mikroupravljaču i oko njega sam izgradio ostale elemente. Radi jednostavnije izrade sklopa, napravljena je početna blok shema s potrebnim komponentama za rad sklopa.

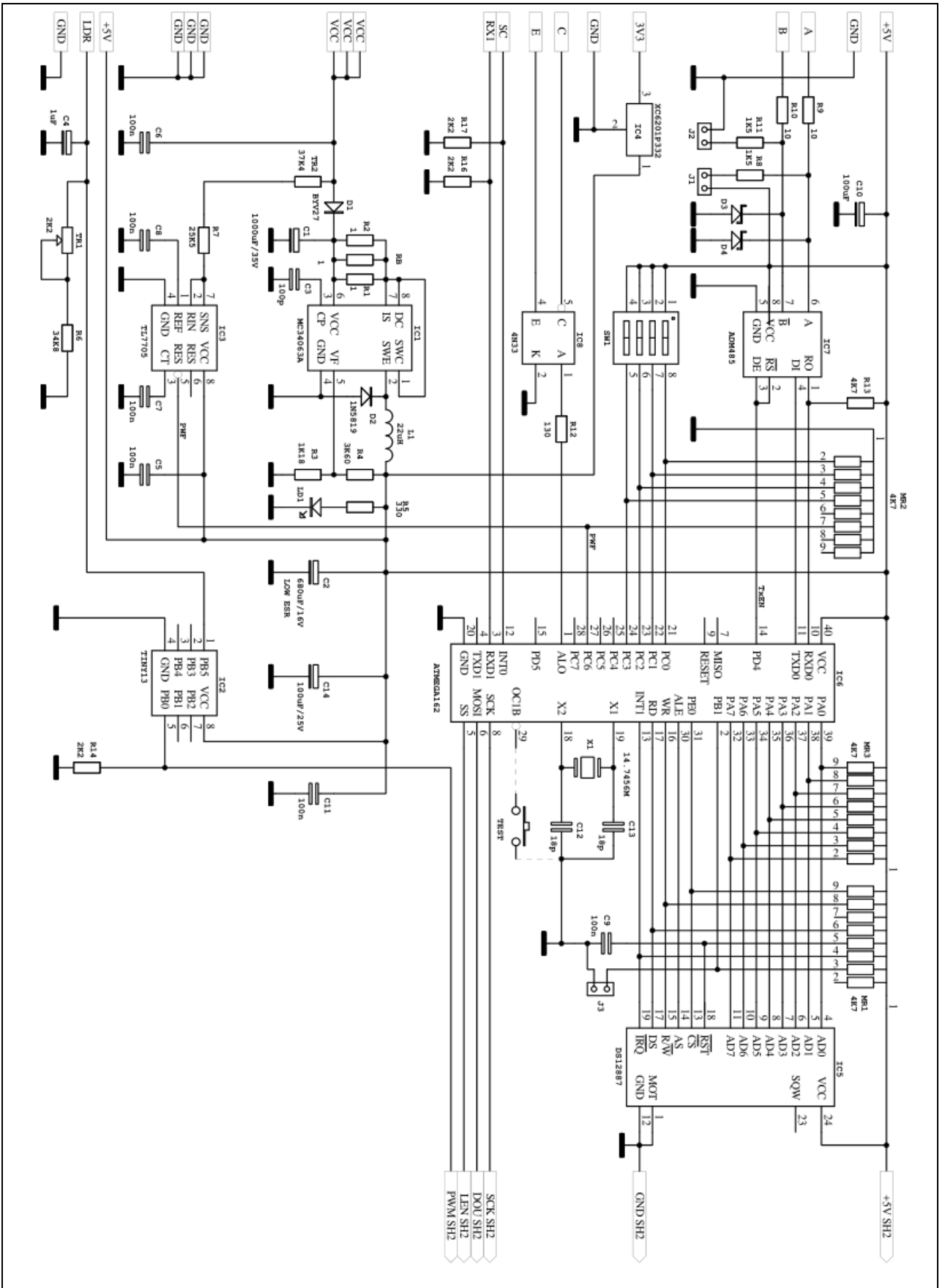


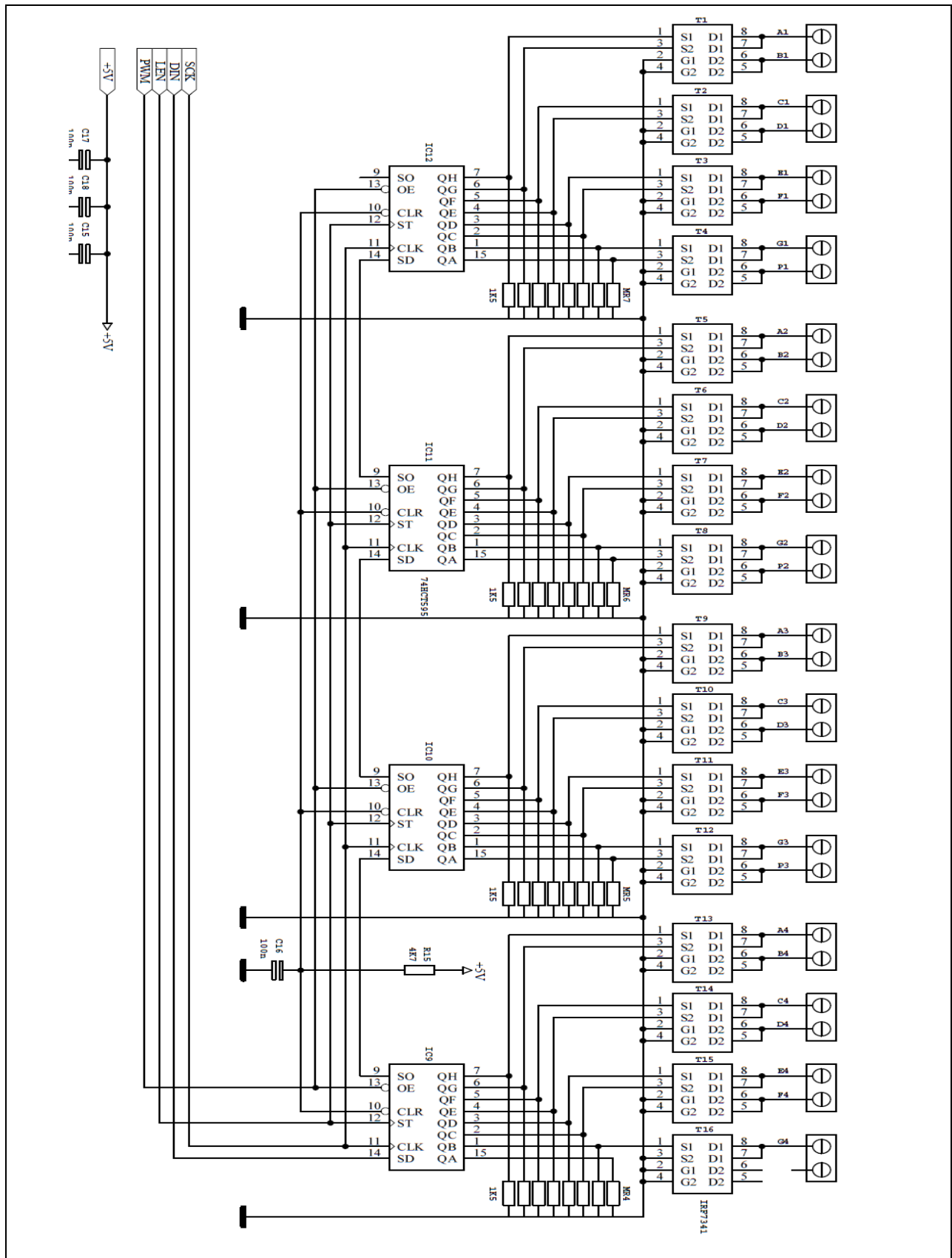
**Slika 3.1.** Početna blok shema

Radi zaštite elemenata od iznenadnih padova ili porasta napona potreban nam je jedan integrirani zaštitni sklop koji bi služio da prilikom naglih promjena napona kod uključivanja ili isključivanja ploče ne dođe do gubitka informacija ili oštećenja elemenata. U svrhu buduće nadogradnje i korištenja ploče moguće je na nju staviti još jedan mikroupravljač slabijih mogućnosti, koji će biti spojen s glavnim mikroupravljačem brzom paralelnom vezom, a koristit će se za spajanje različitih senzora. Potreban nam je GPS modul(senzor) koji će nam slati podatke o vremenu za različite lokacije na kojima bi se sklop mogao postaviti. Slijedeća komponenta koja nam je potrebna je sat stvarnog vremena koja će se sinkronizirati s GPS-om i nastaviti brojati vrijeme. Posljednja komponenta koja nam je potrebna je nekakav pokazivač na kojem će se vrijeme pokazivati. U ovom slučaju, taj pokazivač mora biti većih dimenzija pošto se radi o satu koji će se montirati u proizvodne hale u tvornicama.

Uz navedene glavne elemente koristio sam pomoćne (otpornike, kondenzatore,...) koji su bili definirani u dokumentaciji elemenata, a potrebni su za rad cjelokupnog sustava. Kompletna shema upravljačke ploče prikazana na slici 3.2.

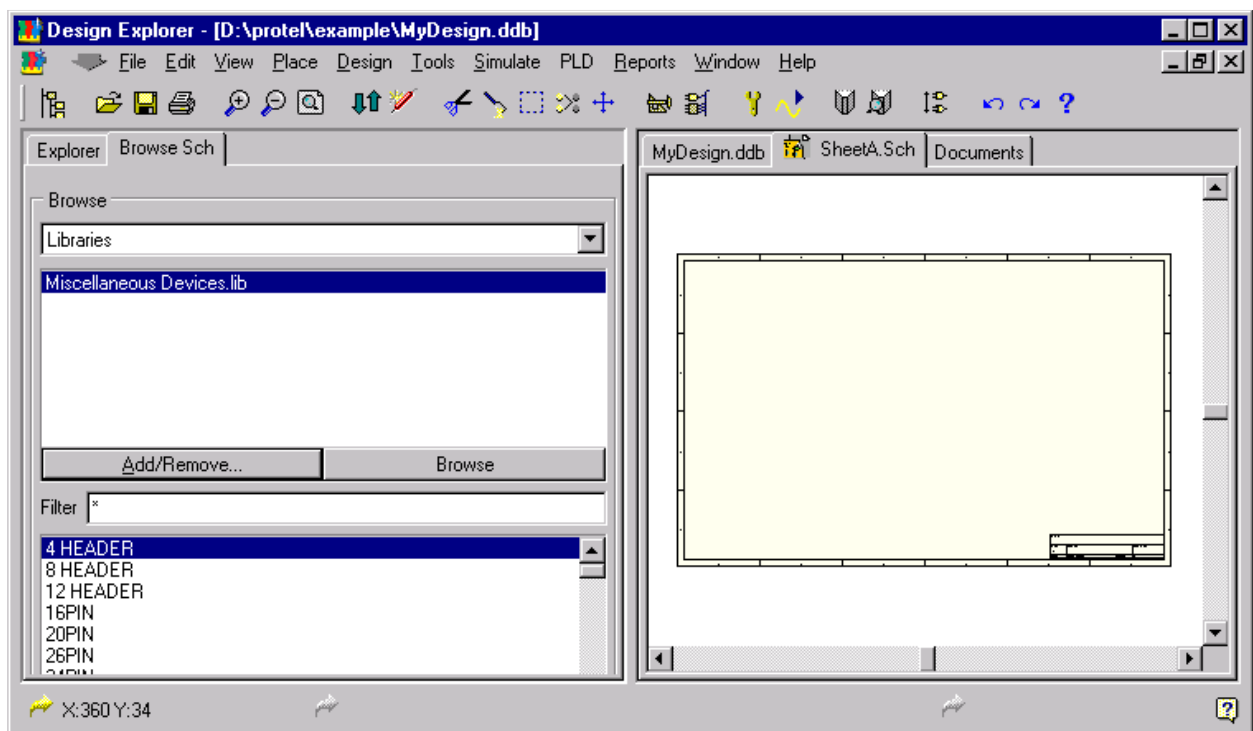






Slika 3.2. Shema upravljačke ploče

Shema upravljačke ploče rađena je u programu „Protel 99 Schematic Editor“. Nakon pokretanja programa prvo se treba napraviti nova baza podataka u koju će se spremi novi projekt. Kada je baza podataka napravljena, iz komandne linije poziva se novi dokument, te se od ponuđenih predložaka izabire *Schematic document*. Nakon toga otvara se *Design Explorer* prozor u kojem se stvara nova shema. Program *Protel 99 SE* sadrži biblioteke gotovih elemenata koji mogu pomoći u izradi sheme, a također se i na Internetu mogu naći nove biblioteke. Izgled programa „Protel 99 SE“ je prikazan na slici 3.3.



**Slika 3.3.** Program Protel 99 Schematic Editor

### 3.3. Elementi upravljačke ploče

#### 3.3.1. ATmega162

Za mikroupravljač sam odabrao *ATmega162* mikroupravljač zbog optimalne kombinacije brzine, mogućnosti i cijene. Slabiji mikroupravljač mi nije odgovarao zbog nedostatne količine memorije, a jači mi nije bio potreban i samo bi bespotrebno povećao cijenu upravljačke ploče.

Atmelov mikroupravljač *ATmega162* je „mozak“ upravljačke ploče. To je 8-bitni mikroupravljač s malom potrošnjom snage baziran na *AVR* poboljšanoj *RISC* (engl. *Reduced Instruction Set Computer - središnja jedinica sa smanjenim skupom naredbi*) arhitekturi. Izvršavanjem snažnih instrukcija u jednom ciklusu takta, *ATmega162* mikroupravljač postiže propusnost od približno 1 MIPS po MHz dozvoljavajući sistem-dizajnerima da optimiziraju potrošnju energije u odnosu na brzinu obrade. *Mega AVR* serija mikroupravljača ima memoriju sa mogućnošću samo-programiranja (engl. *Self-Programming Memory*), kao i mogućnost čitanja iz memorije tijekom upisa (engl. *Read while Write*).

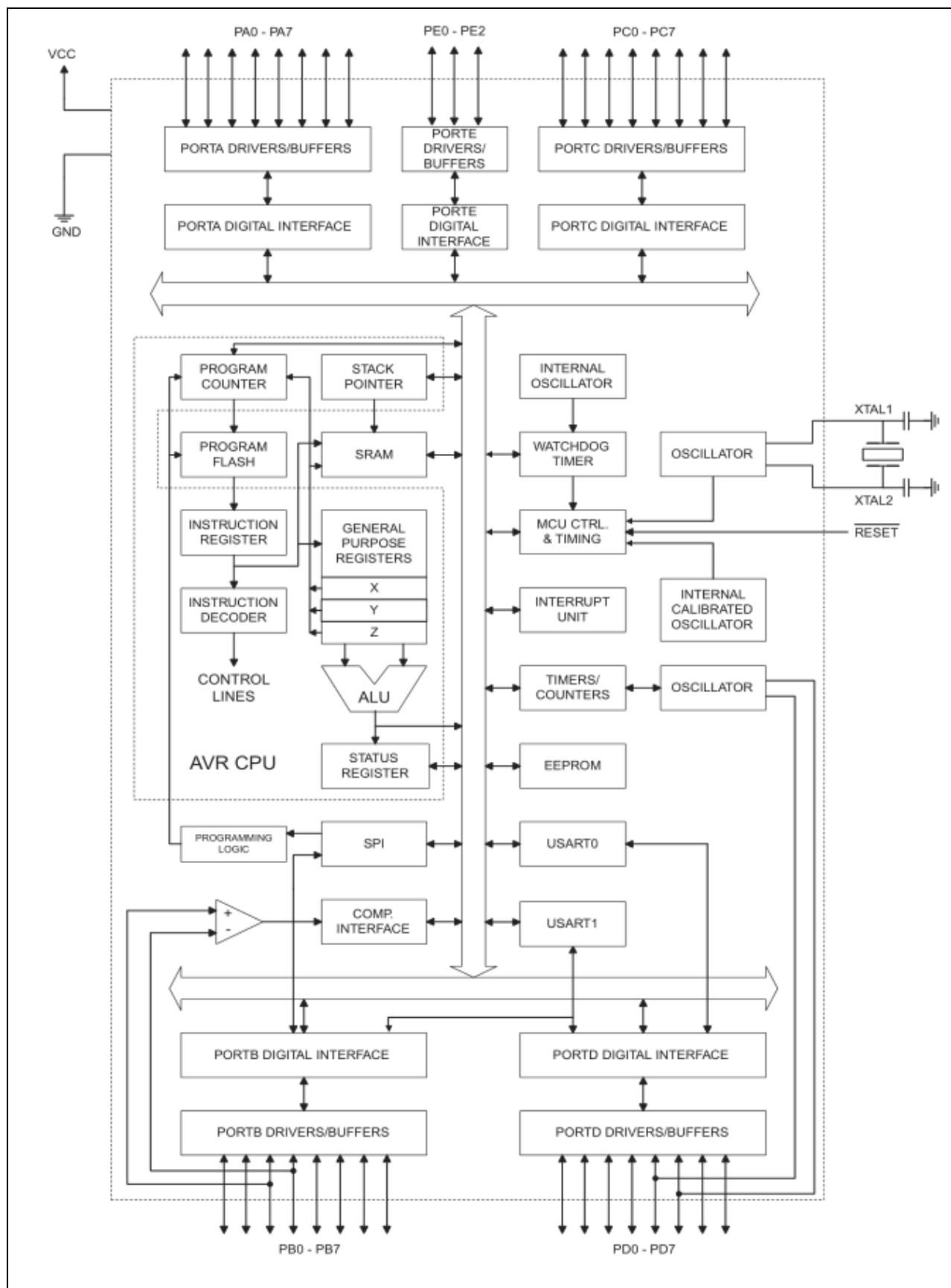
Karakteristike *ATmega162* mikroupravljača su slijedeće: 8 kB *flash* memorije programirljive na čipu sa mogućnošću istovremenog čitanja i pisanja (engl. *Read-While-Write*), 512 B *EEPROM-a*, 512 B *SRAM-a* (engl. *Static Random Access Memory – statična memorija sa slučajnim pristupom*), vanjsko memorijsko sučelje, 35 ulaza/izlaza opće namjene, 32 radna registra opće namjene, dva prilagodljiva tajmera/brojača s mogućnošću usporedbe, unutarnji i vanjski prekidi, serijski programibilni *USART* (engl. *Universal Synchronous/Asynchronous Receiver/Transmitter - univerzalni sinkroni/asinkroni primopredajnik*), programibilni *Watchdog* brojač s unutarnjim oscilatorom, *SPI* (engl. *Serial Peripheral Interface - serijsko sučelje za periferiju*) serijski port, te tri načina rada za štednju energije koji se odabiru softverski.

Način rada u mirovanju (engl. *Idle mode*) zaustavlja procesor istovremeno dozvoljavajući *SRAM-u*, tajmerima/brojačima, *SPI* sučelju i prekidima da nastave raditi.

Način rada sa smanjenom energijom (engl. *Power-down mode*) sprema sadržaj registra, ali zamrzne oscilator, onemogućujući sve ostale funkcije čipa do sljedećeg prekida ili sklopovskog reseta.

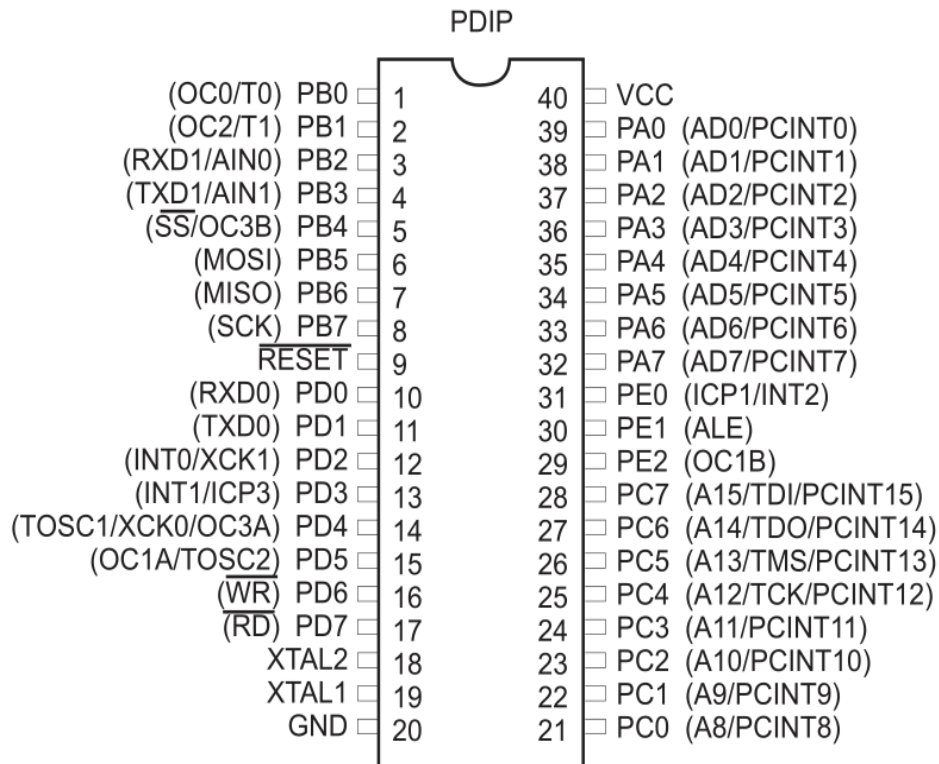
U stanju čekanja (engl. *Standby mode*) oscilator radi dok je ostatak uređaja u mirovanju. To omogućuje vrlo brzo pokretanje u kombinaciji s malom potrošnjom snage.

*AVR* jezgra spaja bogat skup instrukcija sa 32 radna registra opće namjene. Svih 32 registra su izravno povezani s aritmetičko-logičkom jedinicom (engl. *ALU - Arithmetic Logic Unit*), omogućujući da u jednoj instrukciji može pristupiti dvama nezavisnima registrima u jednom ciklusu takta. Takva arhitektura je učinkovitija kod obrade koda, dok je kod postizanja propusnosti do deset puta brža od konvencionalnih *CISC* (engl. *Complex Instruction Set Computer - središnja jedinica sa složenim skupom naredbi*) mikroupravljača. Slika 3.4.(2) prikazuje blok dijagram *ATmega162* mikroupravljača.



Slika 3.4. Blok dijagram ATmega162 mikroupravljača

*ATmega162* mikroupravljači dolaze u *PDIP* (engl. *Plastic Dual In-line Package* – plastično kućište s dva paralelna reda izvoda pinova) 40- ili 44-pinskom pakiranju. Na slici 3.5.(2) imamo prikazan raspored i popis pinova, a u tablici 3.1. opis pinova 40-pinskog pakiranja *ATmega162* mikroupravljača. Ova serija mikroupravljača je usmjerena na specijalizirane segmente tržišta, te se često koristi kao komponenta u prijenosnim uređajima, bežičnoj komunikaciji, uređajima koji se koriste u osiguranju i sličnim uređajima.



**Slika 3.5.** Raspored pinova *ATmega162* mikroupravljača

**Tablica 3.1.** Opis pinova ATmega162 mikroupravljača

| Naziv pina:              | Opis pina:  |
|--------------------------|---|
| <i>VCC</i>               | Digitalno napajanje   |
| <i>GND</i>               | Uzemljenje  |
| <i>Port A (PA7..PA0)</i> | Port A je 8-bitni dvosmjerni ulazno-izlazni port s unutarnjim „pull-up“ otpornicima (odabrani za svaki bit).  |
| <i>Port B (PB7..PB0)</i> | Port B je 8-bitni dvosmjerni ulazno-izlazni port s unutarnjim „pull-up“ otpornicima (odabrani za svaki bit).  |
| <i>Port C (PC7..PC0)</i> | Port C je 8-bitni dvosmjerni ulazno-izlazni port s unutarnjim „pull-up“ otpornicima (odabrani za svaki bit).  |
| <i>Port D (PD7..PD0)</i> | Port D je 8-bitni dvosmjerni ulazno-izlazni port s unutarnjim „pull-up“ otpornicima (odabrani za svaki bit).  |
| <i>Port E (PE7..PE0)</i> | Port E je 3-bitni dvosmjerni ulazno-izlazni port s unutarnjim „pull-up“ otpornicima (odabrani za svaki bit).  |
| $\overline{RESET}$       | Ulaz za vraćanje u početno stanje. Niska razina na ovom pinu, trajanja dužeg od minimalnog trajanja impulsa, izazvati će vraćanje u početno stanje, čak i ako takt nije pokrenut. |
| <i>XTAL1</i>             | Ulaz u invertirajuće oscilatorsko pojačalo i ulaz za unutarnji takt operacijskog sklopa.  |
| <i>XTAL2</i>             | Izlaz iz invertirajućeg oscilatorskog pojačala.   |



### 3.3.2. ATtiny13

*Attiny13* mikroupravljač sam odabrao zbog njegove cijene i kompatibilnosti s glavnim *ATmega162* mikroupravljačem, te zbog toga što može raditi neovisno o glavnom mikroupravljaču. Izveden je tako da može razmjenjivati podatke s *ATmega162* preko brze paralelne veze. Neke od njegovih mogućnosti primjene su čitanje temperature s vanjskih elemenata, očitavanje podatka sa alarmnih senzora, itd.

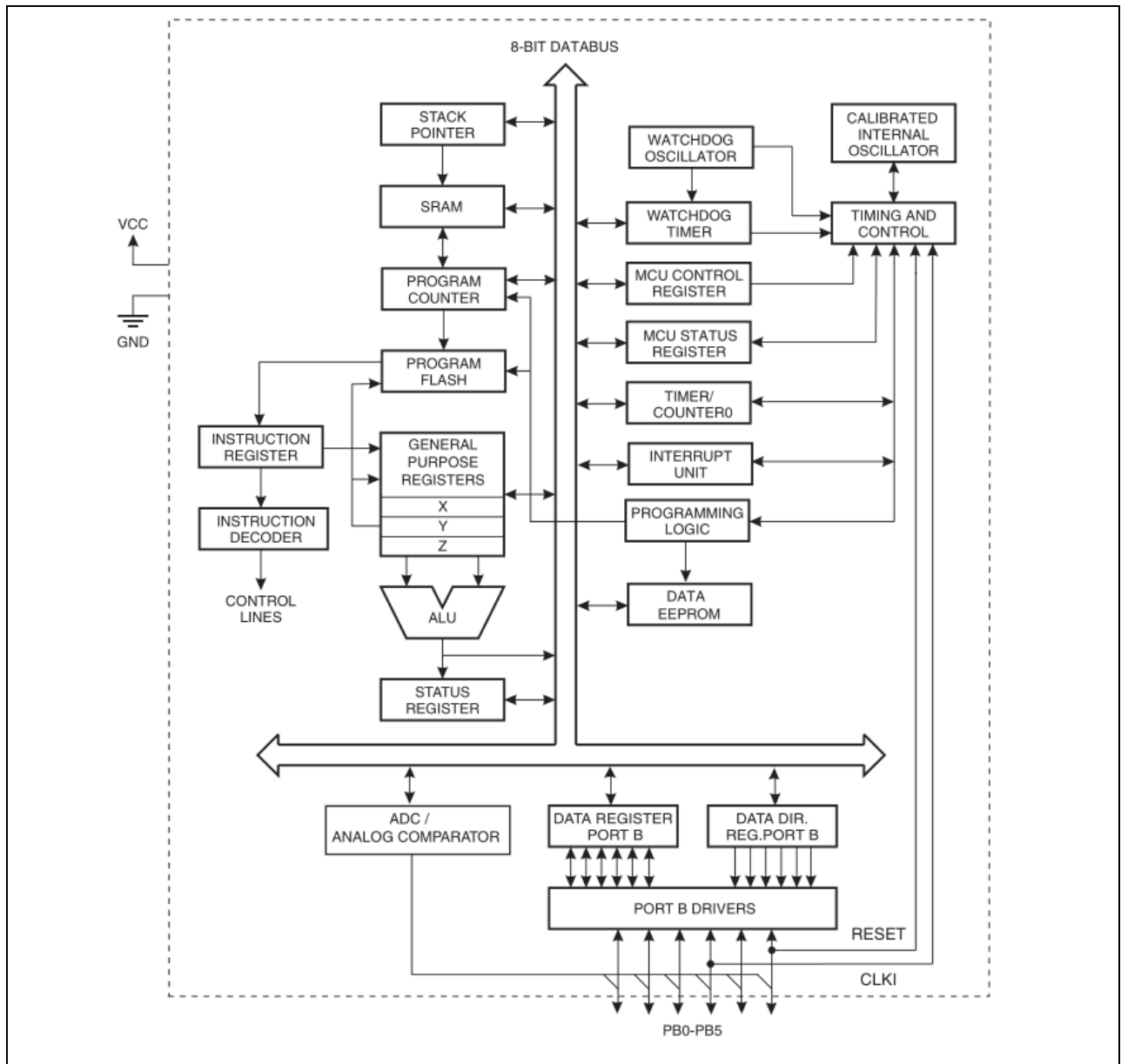
*Tiny AVR* serija mikroupravljača sadrži manje kapacitete *flash* memorije i *SRAM-a* od *Mega AVR* serije, te *EEPROM* kao mogućnost izbora. Postoje varijante sa integriranim analogno-digitalnim konverterom, kao i sa pulsno-širinskim modulatorom. *Tiny AVR* mikroupravljači su projektirani tako da odgovaraju zahtjevima prijenosnih aplikacija.

*Attiny13* mikroupravljač ima sljedeće karakteristike: 2 kB *flash* memorije programirljive na čipu, 128 B *EEPROM-a*, 128 B *SRAM-a*, 18 ulaza/izlaza opće namjene, 32 radna registra opće namjene, jednožilno sučelje za testiranje na čipu (engl. *on-chip debugging*), dva prilagodljiva tajmera/brojača s mogućnošću usporedbe, unutarnje i vanjske prekide, serijski programibilni *USART*, univerzalno serijsko sučelje sa detektorom početnog uvjeta, programibilni *Watchdog* brojač s unutarnjim oscilatorom, te, kao i *ATmega162*, tri načina rada za štednju energije koji se odabiru softverski.

Način rada u mirovanju (engl. *Idle mode*) zaustavlja procesor istovremeno dozvoljavajući *SRAM-u*, tajmerima/brojačima i prekidima da nastave raditi.

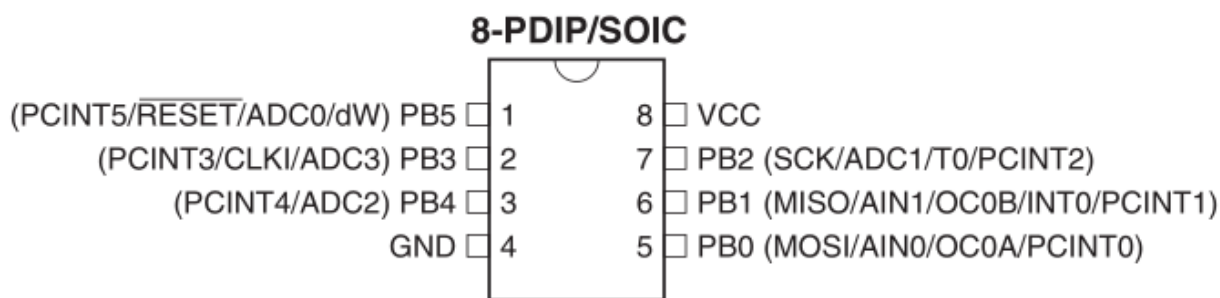
Način rada sa smanjenom energijom (engl. *Power-down mode*) sprema sadržaj registra, ali zamrzne oscilator, onemogućujući sve ostale funkcije čipa do sljedećeg prekida ili sklopovskog reseta.

U stanju čekanja (engl. *Standby mode*) oscilator radi dok je ostatak uređaja u mirovanju. To omogućuje vrlo brzo pokretanje u kombinaciji s malom potrošnjom snage. Na slici 3.6.(3) imamo prikaz blok dijagrama *ATtiny13* mikroupravljača.



**Slika 3.6.** Blok dijagram ATtiny13 mikroupravljača

ATtiny2313 mikroupravljač dolazi u PDIP (engl. *Plastic Dual In-line Package*) 8-pinskom pakiranju. Konfiguracija pinova ATtiny13 mikroupravljača prikazana je na slici 3.6.(3), a opis pinova imamo u tablici 3.2.



**Slika 3.6.** Raspored pinova ATtiny13 mikroupravljača

**Tablica 3.2.** Opis pinova ATtiny13 mikroupravljača

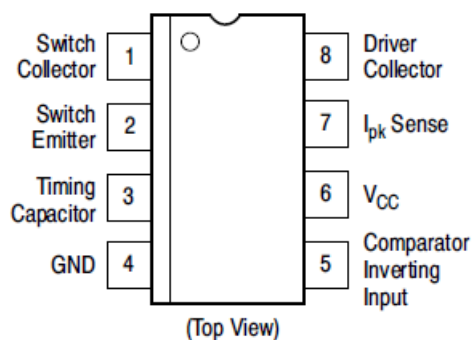
| Naziv pina:      | Opis pina:  |
|------------------|---|
| VCC              | Digitalno napajanje   |
| GND              | Uzemljenje  |
| Pin B (PB5..PB0) | Port B je 6-bitni dvosmjerni ulazno-izlazni port s unutrašnjim „pull-up“ otpornicima. |

### 3.3.3. MC34062A

MC34063A je monolitni upravljački krug koji sadrži primarne funkcije potrebne za DC-to-DC pretvarače. Sastoji se od interne temperaturne kompenzacije, komparatora, kontroliranog oscilatora radnog ciklusa s aktivnim strujnim graničnim krugom, drivera i visokostrujnog izlaznog prekidača. Ova je serija posebno dizajnirana da bude ugrađena u step-down - step-up aplikacije i izmjenjivače napona s minimalnim brojem vanjskih komponenti.

Radi na napajanju od 3V do 40V, ima nisku potrošnju pri mirovanju, ograničenje struje, izlazni napon se može podešavati, radi na frekvencijama do 100kHz.

MC342062A dolazi u *PDIP* (engl. *Plastic Dual In-line Package*) 8-pinskom pakiranju. Konfiguracija pinova MC342062A prikazana je na slici 3.7.(4), a opis pinova imamo u tablici 3.3.



**Slika 3.7.** Raspored pinova MC342062A

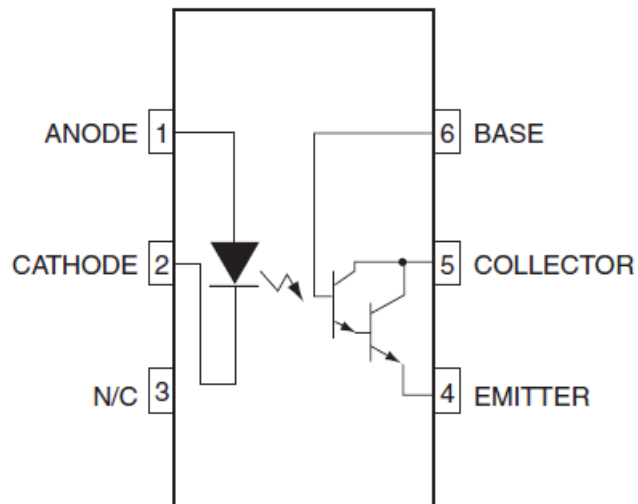
**Tablica 3.3.** Opis pinova MC342062A

| Naziv pina:                 | Opis pina:                       |
|-----------------------------|----------------------------------|
| <i>VCC</i>                  | Napajanje                        |
| <i>GND</i>                  | Uzemljenje                       |
| <i>SWITCH COLLECTOR</i>     | Priključak kolektora             |
| <i>SWITCH EMITTER</i>       | Priključak emitera               |
| <i>TIMING CAPACITOR</i>     |                                  |
| <i>DRIVER COLLECTOR</i>     | Pogonski kolektor                |
| <i>Ipk SENSE</i>            |                                  |
| <i>COMP. INVERTING UNIT</i> | Invertirajući komparatorski ulaz |

### 3.3.4. 4N33

4N33 je optički spojeni izolator s Infracrvenim LED od galij-arsenida i silicijskog photodarlington sensora. Prebacivanje se može postići uz zadržavanje visokog stupnja izolacije između izvornog i opterećenog kruga. Ovaj optički spojeni izolator može se koristiti za zamjenu reedovih i živinih releja jer ima prednosti poput dugog života, velike brzine, prebacivanje i uklanjanje magnetskih polja. Karakteriziraju ga veliki izolacijski otpor i vrlo veliki transfer struje.

4N33 dolazi u *PDIP* (engl. *Plastic Dual In-line Package*) 6-pinskom pakiranju. Konfiguracija pinova 4N33 prikazana je na slici 3.8.(5), a opis pinova imamo u tablici 3.4.



**Slika 3.8.** Raspored pinova 4N33

**Tablica 3.4.** Opis pinova 4N33

| Naziv pina:      | Opis pina: |
|------------------|------------|
| <i>ANODE</i>     | Anoda      |
| <i>CATHODE</i>   | Katoda     |
| <i>N/C</i>       | Nema spoja |
| <i>BASE</i>      | Baza       |
| <i>COLLECTOR</i> | Kolektor   |
| <i>EMITTER</i>   | Emiter     |

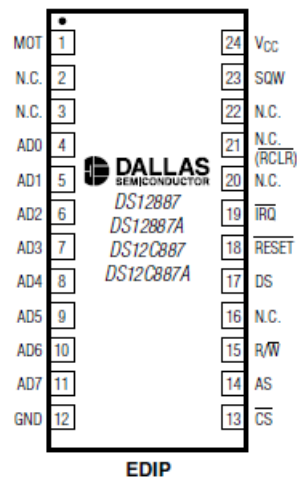
### 3.3.5. DS12887

Pri izboru sata realnog vremena odlučio sam se za *DALLAS DS12887* sat zbog toga što je u širokoj upotrebi, te je jednostavan za korištenje i programiranje.

*DALLAS DS12887* serijski sat stvarnog vremena (engl. *real-time clock*) je sat/kalendar male snage, sa *BCD-om* (engl. *binary-coded decimal – decimalno binarno kodiranje*), koji sadrži 113 B *SRAM-a*. Adrese i podaci se prenose serijski kroz *IC* (engl. *Inter-Integrated Circuit*) sabirnicu.

Sat/kalendar pruža informacije o sekundama, minutama, satima, danima, datumu, mjesecu i godini. Na kraju mjeseca datum se automatski podešava za mjesece koji imaju manje od 31 dan, uključujući prijestupnu godinu. Sat radi i u 24-satnom i u 12-satnom formatu s *AM/PM* indikatorom. *DS12887* ima ugrađen senzor jakosti napona koji detektira pogreške napona i automatski se prebacuje na pomoćno napajanje. Operacije mjerenja vremena se nastavljaju dok se sklop napaja s pomoćnog napajanja.

*DS12887* dolazi u 24-pinskom *PDIP* pakiranju i sa rasporedom pinova kao što je prikazano na slici 3.9.(6) U tablici 3.5. se nalazi opis svih pinova.



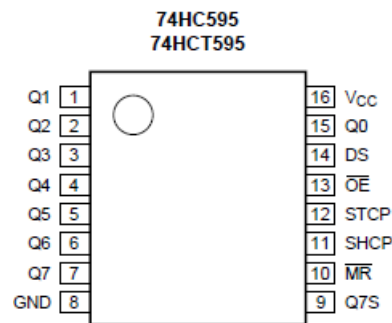
**Slika 3.9.** Raspored pinova *DS12887*

**Tablica 3.5. Opis pina DS12887**

| Naziv pina:      | Opis pina:  |
|------------------|---|
| <i>MOT</i>       | Izbor između Motoroline i Intelove sabirnice            |
| <i>N.C.</i>      | Nema spoja  |
| <i>AD0-AD7</i>   | Multipleksirana dvosmjerna adresna/podatkovna sabirnica |
| <i>GND</i>       | Uzemljenje  |
| <i>VCC</i>       | Napajanje   |
| <i>SQW</i>       | Pravokutni napon  |
| $\overline{IRQ}$ | Izlazni zahtjev za prekidom                             |
| <i>RESET</i>     | Resetiranje sata  |
| <i>DS</i>        | Ulazni podatkovni impuls                                |
| <i>R/W</i>       | Ulaz za čitanje/pisanje                                 |
| <i>AS</i>        | Ulazni adresni impuls                                   |
| $\overline{CS}$  | Izbor između Motorolinog i Intelovog procesora          |

### 3.3.6. 74HCT595

74HCT595 je 8-bitni serijski-in/serijski ili paralelno-out pomični registar sa registrima za pohranu i izlazima s tri stanja. I registar za pomak i spremanje ima odvojene satove. Uređaj ima serijski ulaz (DS) i serijski izlaz (Q7S) za omogućavanje Kaskadnog i asinkronog resetiranja  $\overline{MR}$  ulaza. LOW na  $\overline{MR}$  će resetirati registar. Podaci se premještaju na LOW-to-HIGH prijelazima signala SHCP. Podaci u Registru pomaka prenosi se u registar skladišta na LOW-to-HIGH prijelazu STCP ulaz. Ako su oba sata međusobno povezana, registar pomaka uvijek će biti jedan puls ispred registra za pohranu. Podaci u registru pohrane pojavljuju se na izlazu kad god je ulaz za omogućavanje ( $\overline{OE}$ ) nula. Jedinica na  $\overline{OE}$  uzrokuje da izlazi preuzmu stanje visoke impedancije. Slika 3.10.(7) pokazuje raspored pinova, a tablica 3.6 opis pinova.



**Slika 3.10.** Raspored pinova 74HC595

**Tablica 3.6.** Opis pinova 74HC595

| Naziv pina:     | Opis pina:                        |
|-----------------|-----------------------------------|
| $Q0-Q7$         | Paralelni izlazi                  |
| $GND$           | Uzemljenje                        |
| $VCC$           | Napajanje                         |
| $DS$            | Serijski ulaz                     |
| $\overline{OE}$ | Izlaz omogućava ulaz              |
| $STCP$          | Ulazni sat za registar za pohranu |
| $SHCP$          | Ulazni sat za pomični registar    |
| $\overline{MR}$ | Glavni reset                      |
| $Q7S$           | Serijski izlaz                    |



### 3.3.7. ADM485

Pri izradi ploče koristio sam *ADM485* čip za komunikaciju jer on pruža gotovo rješenje za ostvarivanje *RS-485* veze. Spojen je na glavni mikroupravljač i omogućuje razne kombinacije komunikacije.

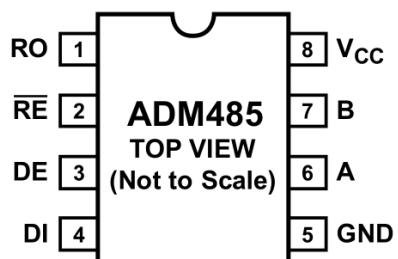
*ADM485* je diferencijalni linijski primopredajnik pogodan za velike brzine dvosmjerne podatkovne komunikacije na više spojnim sabirničkim prijenosnim linijama. Dizajniran je za uravnotežen prijenos podataka i usklađen je sa *RS-485* i *RS-422* standardima. Sklop sadrži diferencijalni linijski predajnik i diferencijalni linijski prijemnik. Predajnik i prijemnik mogu biti omogućeni neovisno jedan o drugom. Kada su onemogućeni, izlazi mogu biti u tri stanja (engl. *three-stated*).

*ADM485* radi na jednom napajanju od 5 V. Pretjeran gubitak snage uzorkovan zahtjevom sabirnice ili kratkim spajanjem izlaza sprječava se krugom za toplinski prekid. Ova značajka tjera izlaz upravljača u stanje velike impedancije ako se tijekom provjere uvjeta greške otkrije značajan porast temperature u unutarnjem strujnom krugu upravljača.

Do 32 primopredajnika mogu biti istovremeno spojeni na sabirnicu, ali samo jedan bi trebao biti omogućen u bilo koje vrijeme. Važno je, dakle, da se preostali neaktivni primopredajnici ne spajaju na sabirnicu. Da bi to osigurali, *ADM485* primopredajnik ima veliku izlaznu impedanciju kada je onemogućen i kada je isključen. To smanjuje opterećenje na snagu kada se primopredajnik ne koristi. Velika impedancija predajničkog izlaza se odražava na ukupni raspon napajanja u zajedničkom modu napajanja raspona od  $-7$  V do  $+12$  V. Prijamnik sadrži svojstvo otpornosti na greške koje rezultira logičkim visokim stanjem ako ulazi nisu spojeni.

*ADM485* je proizveden sa *BiCMOS* tehnologijom, naprednom tehnologijom koja kombinira malu snagu *CMOS-a* (engl. *Complementary Metal Oxide Semiconductor* - komplementarni metalno oksidni poluvodič) sa brzim bipolarnim tranzistorima koji se koriste kao prekidači. Svi ulazi i izlazi sadržavaju zaštitu od *ESD-a* (engl. *Electrostatic discharge* - elektrostatičko pražnjenje). Svi izlazi predajnika imaju osobine visokog uvoda (engl. *source*) i mogućnost struje izvoda (engl. *sink current*). Sloj epiteksijalne smole služi da se izbjegne *latch-up*.

*ADM485* ima mogućnost vrlo brze promjene brzine. Minimalno kašnjenje propagacije predajnika dopušta brzinu prijenosa podataka do 5 Mbps. Sklop je u potpunosti definiran kod komercijalnih i industrijskih temperaturnih opsega i dostupan je u *DIP* i *SOIC* pakiranjima. Na slici 3.11.(8) prikazan je raspored pinova *ADM485* primopredajnika, a u tablici 3.7 su ti isti pinovi opisani.



**Slika 3.11.** Raspored pinova *ADM485* primopredajnika

**Tablica 3.7.** Opis pinova *ADM485* primopredajnika

| Naziv pina:     | Opis pina:  |
|-----------------|---|
| <i>RO</i>       | Izlaz prijemnika. Kada je $A > B$ za 200 mV, tada je <i>RO</i> = visoko. Ako je $A < B$ za 200 mV, tada je <i>RO</i> = nisko.   |
| $\overline{RE}$ | Izlaz prijemnika omogućen. Niska razina omogućava izlaz prijemnika, <i>RO</i> . Visoka razina postavlja ga u visoko impedancijsko stanje.   |
| <i>DE</i>       | Izlaz upravljača omogućen. Visoka razina omogućava upravljaču različite izlaze, <i>A</i> i <i>B</i> . Niska razina ga postavlja u visoko impedancijsko stanje.                                      |
| <i>DI</i>       | Ulaz upravljača. Kada je upravljač omogućen, logička razina nisko na <i>DI</i> pinu tjera <i>A</i> nisko i <i>B</i> visoko, dok logičko visoko na <i>DI</i> tjera <i>A</i> visoko i <i>B</i> nisko. |
| <i>GND</i>      | Uzemljenje, 0 V.  |
| <i>A</i>        | Neinvertirajući ulaz prijemnika <i>A</i> / Izlaz upravljača <i>A</i>  |
| <i>B</i>        | Invertirani ulaz prijemnika <i>B</i> / Izlaz upravljača <i>B</i>  |
| <i>VCC</i>      | Napajanje, 5 V +/- 5%   |

### 3.3.8. TL7705

TL7705 integrirani sklop sam odlučio staviti zbog zaštite elemenata od iznenadnih promjena napona i prijelaznih pojava. Njegova cijena je mala u odnosu na štetu koja može nastati njegovim nekorištenjem.

Nakon uključivanja digitalnog sustava, sustav je prisiljen na određeno početno stanje. Kod mikroracunala i mikroprocesora *reset* ulaz određuje, u jednostavnim aplikacijama, na koju *R/C* mrežu je spojen. Nakon uključivanja, ovaj strujni krug održava logička stanja na ulazima na *HIGH* (odnosno *LOW*), sve dok napajanje ne dostigne svoju referentnu vrijednost, a unutarnja logika ne provede inicijalizaciju sustava. Međutim, ovaj krug ne radi dobro u slučaju kratkog pada napona.

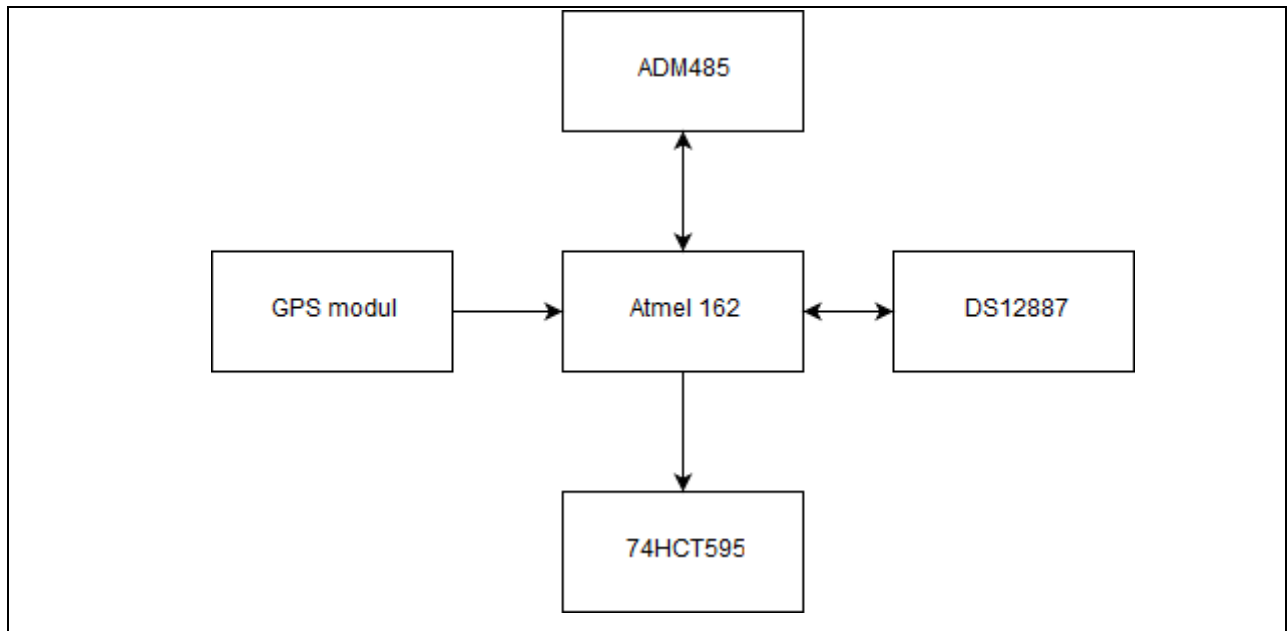
U većim sustavima postoji nekoliko mogućnosti da se takve greške spriječe. To su: prekid kvara napajanja signalizira opasne situacije, sadržaj memorije zaštićen pomoćnom baterijom i slično. U malim mikro kompjuterskim sustavima ove mogućnosti su preskupe, a i u većini aplikacija nisu potrebne. Obično je dovoljno, nakon ozbiljnog pada napona, mikrokompjuter prisilno dovesti u definirano početno stanje. Da bi proveli ovu funkciju, za sprječavanje gore navedenih problema, potrebne su slijedeće značajke sklopa, prema [9]:

- Ispravno određivanje ozbiljnog pada napona
- Generiranje *reset* signala, dok napajanje ne bude u radnom opsegu, da bi spriječili nedefinirane operacije mikroracunala
- Održavanje *reset* signala određeno vrijeme nakon povratka napajanja na referentnu vrijednost, da bi se osigurala ispravna inicijalizacija kruga.

Za ove aplikacije proizvedena je serija integriranih krugova koja će, s minimumom vanjskih dijelova i bez dodatnog prilagođavanja, ispuniti zahtjeve koje smo naveli iznad.

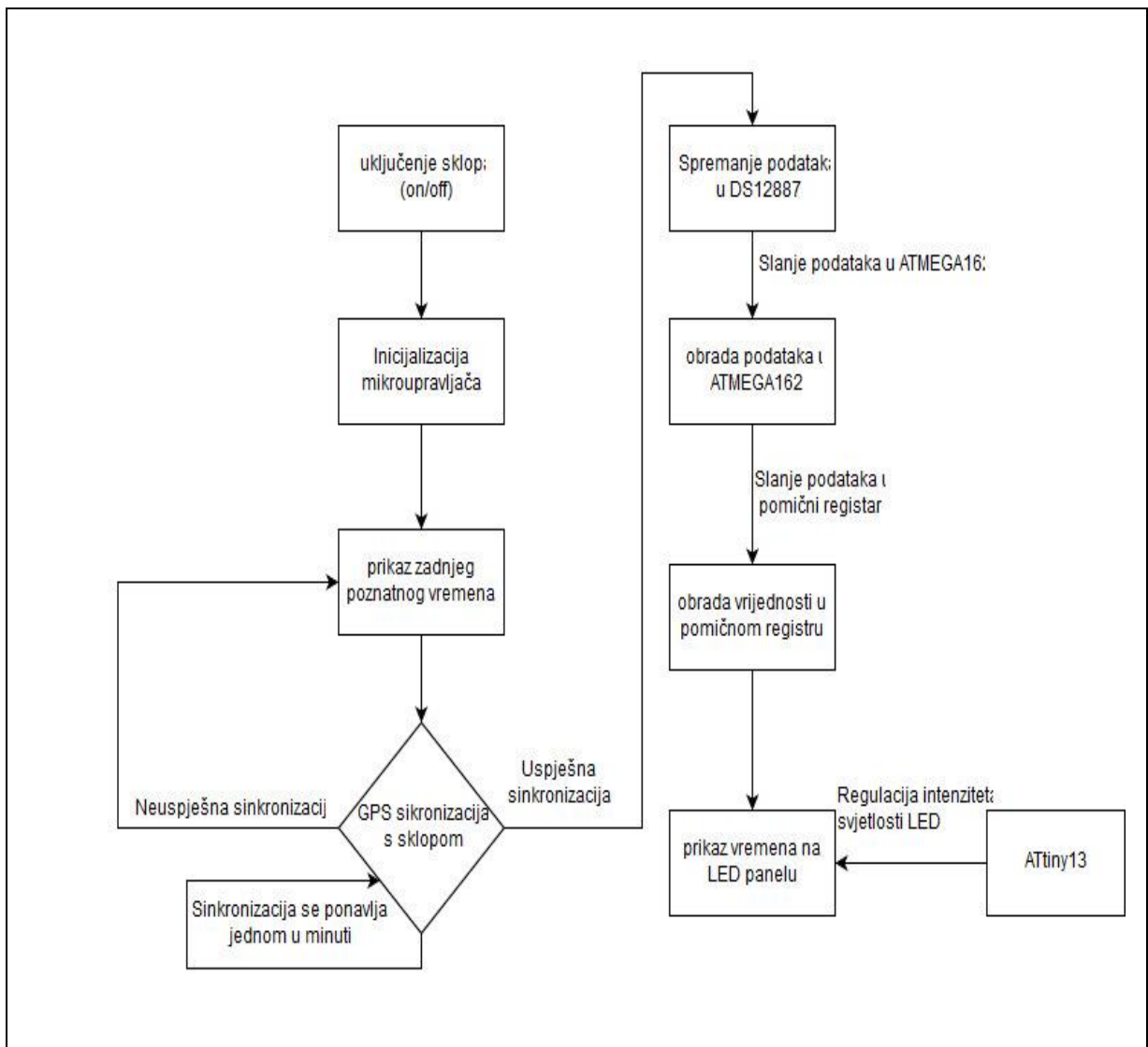
## 4. OPIS FUNKCIONIRANJA SKLOPA

U ovom dijelu diplomskog je opisan način rada ovog sklopa. Opisan je tako što je napravljena blok shema i diagram toka i pomoću njih objašnjen princip rada sklopa.



**Slika 4.1.** Blok shema sklopa

Glavni dio ovog sklopa je mikrokontroler Atmega 162. Programiran je tako da on obavlja gotovo sve operacije sklopa samostalno. Zajedno s GPS modulom i satom stvarnog vremena (DS12887) čine glavni dio sklopa. Ostale bitne komponente su: ADM485 primopredajnik, ATtiny13 mikroupravljač, 74HCT595 pomični registar, LED panel te TL7705 sklop za zaštitu od naglog porasta ili pada napona.



**Slika 4.2.** Diagram toka

Prema ovom diagramu toka vidimo da kada je sklop priključen na napajanje, prvo se vrši inicijalizacija svih mikroupravljača. Nakon tog početnog koraka, sklop prikazuje vrijeme od zadnje sinkronizacije s GPS modulom.

Slijedeći korak je veoma važan jer tu dolazi do sinkronizacije sklopa s GPS modulom. Modul šalje podatke jednom u minuti. Sklop je uvijek spreman na sinkronizaciju i čeka kada će modul poslati podatke.

Ako modul ne pošalje podatke, sklop prikazuje vrijeme od zadnje sinronizacije. Razlozi zbog kojih modul ne šalje podatke mogu biti da modul nema dobar signal s GPS satelitima zbog

nekakvih metalnih ili građevinskih prepreka, kvar modula ili satelita, kvar pri komunikaciji modula i sklopa.

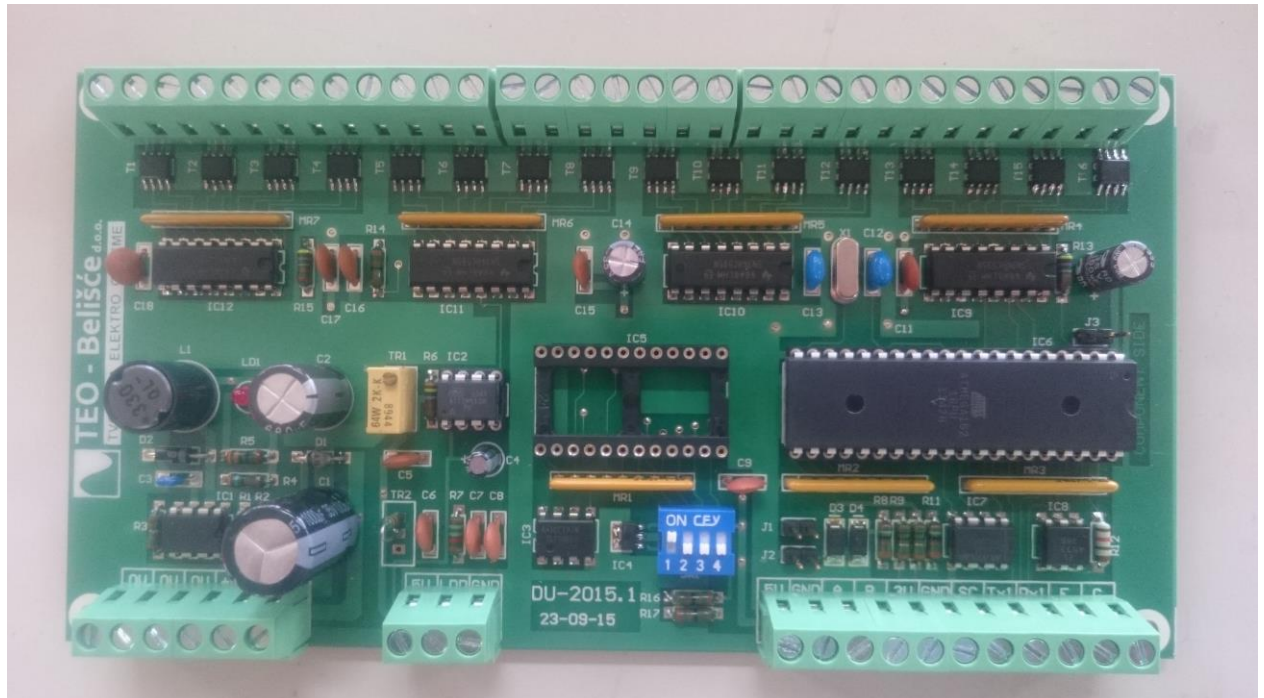
Kada modul pošalje podatke, sklop treba izdvojiti podatke koji su nam potrebni za prikaz vremena, ostale zanemariti, i obraditi ih. Podatci koje modul šalje su: vrijeme, datum, koordinate položaja i brzina.

Nakon što su podatci obrađeni, sklop ih šalje i sprema u DS12887 (sat stvarnog vremena). U ovom koraku se unutrašnji sat od DS12887 podešava na vrijednosti vremena koje je dobio od GPS modula.

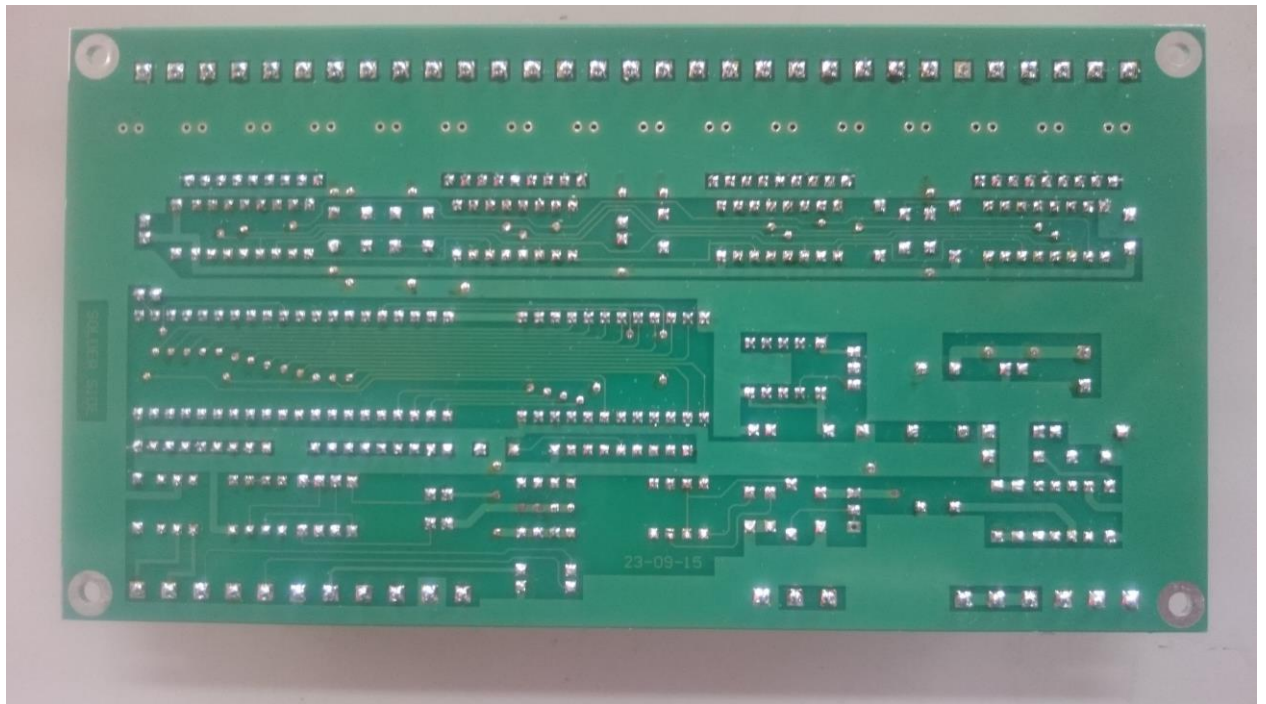
Potom se te vrijednosti vraćaju nazad u glavni mikroupravljač (ATMEGA162) i spremaju u njegovu memoriju. U slučaju da se sklop ne uspije sinkronizirati s GPS modulom, iz memorije se očitava vrijeme zadnje sinkronizacije i sklop prikazuje to vrijeme.

Zadnji korak je taj da mikroupravljač šalje podatak na pomične registre koji ga obrađuju i omogućuju da, zajedno s MOSFET pojačalima, vrijeme bude prikazano na LED panelu.

Na slikama 4.3, 4.4 i 4.5 možemo vidjeti izgled tiskane pločice s gornje i donje strane, te izgled gotovog sklopa



**Slika 4.3.** Gornja strana pločice



**Slika 4.4.** Donja strana pločice



**Slika 4.5.** Izgled gotovog sklopa

## 4.1 Kod programa

Kod programa je napisan u programskom jeziku assembler. Program je prevelik i dosta kompliciran pa su ovdje ukratko objašnjene važnije operacije, funkcije i dijelovi iz tog programa.

Na početku programa se dodaju vanjske biblioteke kako bi sklop mogao pravilno raditi. Također, briše se memorija mikroupravljača, inicijalizira se sistem, resetira LED panel i pokreće sat. Ovaj dio se odvija svaki put kada se sklop upali.

```
.NOLIST
.INCLUDE "m162def.INC"
.INCLUDE "M644MAC.INC"
.LIST
.INCLUDE"DEFAD.INC"
.CSEG
RESET:
    CLI
    SBI    DDRE,CSRTC
    SBI    PORTE,CSRTC
    LDYI   $04FF
    OUT    SPH,YH
    OUT    SPL,YL
    LDYI   $0100
    LDXI   $0500
    CLR_MEM
    RCALL  INIT
    CALL   CLR_DSP
    CALL   LONG_D
    CLI
    CALL   SET_ADR
    CALL   VERCHK
    RCALL  INIT_RTC
    IN     A,GICR
    ORI    A,$40
    OUT    GICR,A
    LDI    A,5
    STS   GPSINC,A
    LDS   A,UDR0
    LDS   A,UDR1
    SBI   DDRC,4
    CBI   PORTC,4
    SBI   DDRC,5
    CBI   PORTC,5
    SEI
```

**Slika 4.6.** Kod programa



```

INIT:      NOP
          LDI      A,$00
          OUT      DDRC,A
          IN       A,SFIOR
          ORI      A,$38
          OUT      SFIOR,A
          IN       A,MCUCR      ;
          ORI      A,$0B      ;
          OUT      MCUCR,A
          IN       A,EMCUCR
          ORI      A,$5A
          OUT      EMCUCR,A

          ;INICIJALIZACIJA USARTA1;

          RCALL    INIT_USART1

          ;INICIJALIZACIJA USARTA0;

          RCALL    INIT_US09
          LDXI     7200
          OUT      OCR1AH,XH
          OUT      OCR1AL,XL
          LDXI     $0000
          OUT      TCNT1H,XH
          OUT      TCNT1L,XL
          IN       A,TIMSK
          SBR      A,1<<OCIE1A
          OUT      TIMSK,A
          IN       A,SFIOR
          SBR      A,1<<PSR310
          OUT      SFIOR,A
          CLR      A
          STS      TCNT3H,A
          STS      TCNT3L,A
          LDXI     1440
          STS      OCR3AH,XH
          STS      OCR3AL,XL
          LDS      A,ETIMSK
          ORI      A,$10
          STS      ETIMSK,A
          CLR      A
          OUT      TCNT2,A
          OUT      TCCR2,A
          LDI      A,143
          OUT      OCR2,A
          IN       A,TIMSK
          ORI      A,$10
          OUT      TIMSK,A
          LDI      A,50
          STS      T2COUNT,A
          IN       A,TIMSK
          ORI      A,$02
          OUT      TIMSK,A
          LDI      A,$05
          CBI      PORTD,TX_EN
          SBI      DDRD,TX_EN
          SBI      DDRB,ALOUT
          CBI      PORTB,ALOUT
          CALL     INIT_SPI
          LDI      A,$20
          OUT      DDRC,A
          CLR      A
          OUT      PORTC,A
          CLR      STS1
          CLR      STS2
          CLR      STS3
          CLR      STS4
          LDYI     $0000
          STSY     ALL_NXT
          SBI      DDRE,CSRTC
          SBI      PORTE,CSRTC
          CBI      DDRE,PRALL

```

|     |             |
|-----|-------------|
| SBI | PORTE,PRALL |
| RET |             |

**Slika 4.7.** Kod programa

Ovo je početna petlja koju program skroz vrti.

|       |      |             |
|-------|------|-------------|
| LOOP: | WDR  |             |
|       | JNF  | DS_REC,LOOP |
|       | CALL | DISP_TIME   |
|       | RJMP | LOOP        |

**Slika 4.8.** Kod programa

Ovaj dio koda prvo provjerava koliki je napon(ERTC=1), ako je to istinito kod se izvršava dalje. Napon mora biti veći od 11V. Također, ova funkcija omogućava početno parametriranje sata, rad s eksternom memorijom, očitavanje vrijednosti sata s DS12887 i spremanje u memoriju mikroupravljača, te pokretanje sata.

|           |      |                 |
|-----------|------|-----------------|
| INIT_RTC: | SBIS | PINC,ERTC       |
|           | RJMP | INIT_RTC        |
|           | CALL | DELAY           |
|           |      | EN_EXMEM        |
| INRT1:    | CBI  | PORTE,CSRTC     |
|           | NOP  |                 |
|           | NOP  |                 |
|           | SBIC | PINE,PRALL      |
|           | JMP  | INRT2           |
|           | LDI  | A,\$70          |
|           | STS  | (OFSET+REGA),A  |
|           | RJMP | INRT            |
| INRT2:    | LDS  | A,(OFSET+REGA)  |
|           | SBRC | A,7             |
|           | RJMP | INRT1           |
|           | LDS  | A,(OFSET+SCND)  |
|           | STS  | SCND,A          |
|           | LDS  | A,(OFSET+MIN)   |
|           | STS  | MIN,A           |
|           | LDS  | A,(OFSET+SAT)   |
|           | STS  | SAT,A           |
|           | LDS  | A,(OFSET+DAY)   |
|           | STS  | DAY,A           |
|           | LDS  | A,(OFSET+DATUM) |
|           | STS  | DATUM,A         |
|           | LDS  | A,(OFSET+MNTH)  |
|           | STS  | MNTH,A          |
|           | LDS  | A,(OFSET+GODL)  |
|           | STS  | GODL,A          |
|           | LDS  | A,(OFSET+GODH)  |
|           | STS  | GODH,A          |
|           | LDS  | A,(OFSET+REGA)  |
|           | STS  | REGA,A          |
|           | LDS  | A,(OFSET+REGD)  |

```

        STS    REGD,A
        LDS    A,REGA
        CPI    A,$20
        BREQ   INRT3
        LDI    A,$20
        STS    (OFSET+REGA),A
INRT3:  LDI    A,$12
        STS    (OFSET+REGB),A

INRT4:  LDS    A,(OFSET+REGC)
        NOP
        NOP
        SBI    PORTE,CSRTC
        IN     A,GIFR
        OUT    GIFR,A
        IN     A,GICR
        ORI    A,$80
INRT5:  OUT    GICR,A
        RET

IRQ_SAT:
        SBIS   PINC,ERTC
        RETI

        PUSH_PSW
        CBI    PORTE,CSRTC
        LDI    A,$0D
        OUT    TCCR1B,A
        LDS    A,(OFSET+REGC)
        STS    REGC,A

EI11:  STF    DWO
        LDS    A,(OFSET+SCND)
        STS    SCND,A
        LDS    A,(OFSET+MIN)
        STS    MIN,A
        LDS    A,(OFSET+SAT)
        STS    SAT,A
        LDS    A,(OFSET+DAY)
EI12:  STS    DAY,A
        LDS    A,(OFSET+DATUM)
        STS    DATUM,A
        LDS    A,(OFSET+MNTH)
        STS    MNTH,A
        LDS    A,(OFSET+GODL)
        STS    GODL,A
        LDS    A,(OFSET+GODH)
        STS    GODH,A
        LDS    A,(OFSET+REGD)
        STS    REGD,A
        STF    DS_REC
        SBI    PORTE,CSRTC

```

**Slika 4.9.** Kod programa

S ovom funkcijom omogućavamo upis u sat s GPS modula, ali nakon provjere da li je napon dovoljan za rad sklopa. Naredba *STS (OFSET+REGB),A* omogućava upis u sat. Nakon toga, učitava podatke s modula u DS 12887 i sprema ih u njegovu memoriju.

```

WR_SAT:  SBIS   PINC,ERTC
         RETI
         CBI    PORTE,CSRTC
         NOP
         NOP

```

```

NOP
LDS A,(OFSET+REGC)
LDI A,$70
STS (OFSET+REGA),A
LDI A,$82
STS (OFSET+REGB),A
LDS A,SCND
STS (OFSET+SCND),A
LDS A,GMIN
STS (OFSET+MIN),A
LDS A,MINAL
STS (OFSET+MINAL),A
LDS A,GSAT
STS (OFSET+SAT),A
LDS A,SATAL
STS (OFSET+SATAL),A
LDS A,GDAY
STS (OFSET+DAY),A

LDS A,GDAT
STS (OFSET+DATUM),A
LDS A,GMNTH
STS (OFSET+MNTH),A
LDS A,GGODL
STS (OFSET+GODL),A
LDI A,$20
STS (OFSET+GODH),A
LDI A,$32
STS (OFSET+REGB),A
LDI A,$20
STS (OFSET+REGA),A
NOP
NOP
NOP
SBI PORTE,CSRTC
IN A,GIFR
OUT GIFR,A
RSF SINHRO
RET

```

Slika 4.10. Kod programa

Pomoću ove funkcije ispisujemo podatke na LED panel.

```

DISP_TIME:  CLI
            JF  PR_TMP
            LDS DSAT,SAT
            LDS DMIN,MIN

            STF TXDSP
            RSF DS_REC
            CBI PORTB,LEN
            MOV A,DSAT
            SWAP A
            ANDI A,$0F
            TST A
            BRNE DDT1
            LDI A,$0F
            DDT1: RCALL UZMI
                STS SPSTH,R

            MOV A,DSAT
            ANDI A,$0F
            RCALL UZMI
            MOV A,R0
            JNF DWO,DDT2
            ORI A,$80
            DDT2: STS SPSTL,A

```

```

MOV    A,DMIN    ;
SWAP  A          ;
ANDI  A,$0F
RCALL UZMI
MOV   A,R0
STS  SPMNH,R0

MOV   A,DMIN
ANDI  A,$0F
RCALL UZMI
MOV   A,R0
STS  SPMNL,R0

DDT3: LDZI  SPLP1
      STSZ  STACK_SPI
      LDS   A,SPSTH
      OUT  SPDR,A
      SEI
      RET

UZMI: LDZI  DTAB*2
      CLR  R0
      ADD  ZL,A
      ADC  ZH,R0
      LPM
      RET

```

**Slika 4.11.** *Kod programa*

## 5. ZAKLJUČAK

Izrada upravljačke ploče za industrijske ure zahtjeva poznavanje rada svih pojedinih komponenata koje se koriste pri izradi. Također je neophodno poznavanje rada u programu za izradu sheme sklopa, kao i proces izrade tiskane pločice, koja je osnova na kojoj se sastavlja upravljačka ploča. Pri lemljenju komponenata na upravljačku ploču treba biti posebno oprezan, jer su pojedini elementi jako osjetljivi i mogli bi biti nepovratno uništeni uslijed izlaganja visokoj temperaturi, kao i vodovi tiskane pločice.

Izrada programske podrške je pisana u programskom jeziku assembler. U programu je bitno sve signale koje koristimo za upravljanje pločom i informacijskog panela ispravno inicijalizirati, što je preduvjet za ispravan rad i prikaz informacija na panelu.

## LITERATURA

- [ 1 ] C. T. Robertson, *Printed circuit board designer's reference: Basic*, Pearson Education, Upper Saddle River, NY, 2004.
- [ 2 ] [www.atmel.com](http://www.atmel.com), *8-bit Microcontroller with 16K Bytes In-System Programmable Flash ATmega162*, summary, 2513LS–AVR–03/2013
- [ 3 ] [www.atmel.com](http://www.atmel.com), *8-bit Microcontroller with 1K Bytes In-System Programmable Flash ATtiny13*, summary, Rev. 2535JS–AVR–08/10
- [ 4 ] [www.onsemi.com](http://www.onsemi.com), *1.5 A, Step-Up/Down/ Inverting Switching Regulators*, summary, December, 2016 – Rev. 24
- [ 5 ] [www.vishay.com](http://www.vishay.com), *Optocoupler, Photodarlington Output, High Gain, With Base Connection*, summary, Rev. 1.2, 15-Feb-11
- [ 6 ] <http://pdfserv.maximintegrated.com/en/ds/DS12885-DS12C887A.pdf>, *Real – time clocks Summary*, Rev 4; 4/10
- [ 7 ] <https://www.diodes.com/assets/Datasheets/74HCT595.pdf>, *8-BIT SHIFT REGISTER WITH 8-BIT OUTPUT REGISTER*, summary, S35493 Rev. 3 – 2, july 2013.
- [ 8 ] [www.analog.com](http://www.analog.com), *5 V Low Power EIA RS-485 Transceiver ADM1485*, Analog Devices, Inc., Norwood, MA, 2003.
- [ 9 ] Eilhard Haseloff, *Supply voltage Supervisor TL77xx Series*, Texas Instruments Incorporated, 1997.
- [ 10 ] S. F. Barrett, D. Pack, *Atmel AVR Microcontroller Primer: Programming and Interfacing*, Morgan & Claypool, San Rafael, CA, 2006.

## SAŽETAK

Ovaj diplomski rad objašnjava tehnologiju izrade upravljačke ploče i programske podrške za upravljanje *LED* Industrijskim urama. U uvodnim poglavljima je prikazana shema sklopa, te je opisana izrada tiskane pločice upravljačke ploče. Kasnije je opisan Atmel mikroupravljač *ATmega162*, kao i ostali elementi koji se koriste pri izradi ploče. U glavnom dijelu rada objašnjen je princip rada upravljačke ploče, komunikacija između mikroupravljača i elemenata na ploči. U dijelu programske podrške opisani su glavni dijelovi programa koji upravljaju mikroupravljačem, odnosno pločom, te je objašnjen kod tog programa.

**Ključne riječi:** upravljačka ploča, mikroupravljač, programska podrška.



## ABSTRACT

This paper describes technology of designing the control panel and software support for LED clock in industrial plants. The initial chapters show the scheme of the assembly, and the drawing of a printed circuit board is described. Later, Atmel *ATmega162* microcontroller is described, as well as other elements used in the manufacture of the board. The operating principle of the control panel, the communication between the microcontroller and the panel elements is explained in the main part of the section. A main pieces of software program that manages a microcontroller or a board is described in the part of the program support and is explained in that program.

**Key words:** control panel, microcontroller, software support.

## ŽIVOTOPIS

Filip Buljan rođen je 2.5.1991. godine u Našicama. Nakon završene osnovne škole u Feričancima, 2006. godine upisuje Elektrotehničku srednju školu u Našicama. Preddiplomski studij računarstva na Elektrotehničkom fakultetu u Osijeku upisuje 2010. godine i završava ga 2014. godine. Iste godine upisuje diplomski studij „Procesno računarstvo“ i završava ga 2017.godine.