

DA PRETVORBA TEŽINSKIM I R2R PRETVARAČIMA

Gelemanović, Drago

Undergraduate thesis / Završni rad

2019

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **Josip Juraj Strossmayer University of Osijek, Faculty of Electrical Engineering, Computer Science and Information Technology Osijek / Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:200:833941>

Rights / Prava: [In copyright](#) / [Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2025-03-12**

Repository / Repozitorij:

[Faculty of Electrical Engineering, Computer Science and Information Technology Osijek](#)



**SVEUČILIŠTE JOSIPA JURJA STROSSMAYERA U OSIJEKU
FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA I
INFORMACIJSKIH TEHNOLOGIJA**

Sveučilišni studij/Stručni studij

**DA PRETVORBA TEŽINSKIM I R2R
PRETVARAČIMA**

Drago Gelemanović

Osijek, 2019. godina

**FERIT**FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA
I INFORMACIJSKIH TEHNOLOGIJA OSIJEK**Obrazac Z1S: Obrazac za imenovanje Povjerenstva za obranu završnog rada na preddiplomskom stručnom studiju**

Osijek, 24.09.2019.

Odboru za završne i diplomske ispite

**Imenovanje Povjerenstva za obranu završnog rada
na preddiplomskom stručnom studiju**

| | |
|---------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Ime i prezime studenta: | Drago Gelemanović |
| Studij, smjer: | Preddiplomski stručni studij Elektrotehnika, smjer Informatika |
| Mat. br. studenta, godina upisa: | A14587, 25.09.2018. |
| OIB studenta: | 46434850324 |
| Mentor: | Izv. prof. dr. sc. Vanja Mandrić Radivojević |
| Sumentor: | |
| Sumentor iz tvrtke: | |
| Predsjednik Povjerenstva: | Izv. prof.dr.sc. Slavko Rupčić |
| Član Povjerenstva: | Izv. prof. dr. sc. Davor Vinko |
| Naslov završnog rada: | DA pretvorba težinskim i R2R pretvaračima. |
| Znanstvena grana rada: | Telekomunikacije i informatika (zn. polje elektrotehnika) |
| Zadatak završnog rada | U nekom od postojećih simulacijskih programa (Matlab, Multisim) simulirati DA pretvarače (R2R i težinski). Teorijski obraditi navedene DA pretvarače, te u praktičnom dijelu rada izraditi DA pretvarače i usporediti teorijske i praktične rezultate. |
| Prijedlog ocjene pismenog dijela ispita (završnog rada): | Izvrstan (5) |
| Kratko obrazloženje ocjene prema Kriterijima za ocjenjivanje završnih i diplomskih radova: | Primjena znanja stečenih na fakultetu: 3 bod/boda Postignuti rezultati u odnosu na složenost zadatka: 3 bod/boda Jasnoća pismenog izražavanja: 3 bod/boda Razina samostalnosti: 2 razina |
| Datum prijedloga ocjene mentora: | 24.09.2019. |
| Potpis mentora za predaju konačne verzije rada u Studentsku službu pri završetku studija: | Potpis: |
| | Datum: |



FERIT

FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA
I INFORMACIJSKIH TEHNOLOGIJA OSIJEK

IZJAVA O ORIGINALNOSTI RADA

Osijek, 02.10.2019.

Ime i prezime studenta:

Drago Gelemanović

Studij:

Preddiplomski stručni studij Elektrotehnika, smjer Informatika

Mat. br. studenta, godina upisa:

AI4587, 25.09.2018.

Ephorus podudaranje [%]:

3%

Ovom izjavom izjavljujem da je rad pod nazivom: **DA pretvorba težinskim i R2R pretvaračima.**

izrađen pod vodstvom mentora Izv. prof. dr. sc. Vanja Mandrić Radivojević

i sumentora

moj vlastiti rad i prema mom najboljem znanju ne sadrži prethodno objavljene ili neobjavljene pisane materijale drugih osoba, osim onih koji su izričito priznati navođenjem literature i drugih izvora informacija.
Izjavljujem da je intelektualni sadržaj navedenog rada proizvod mog vlastitog rada, osim u onom dijelu za koji mi je bila potrebna pomoć mentora, sumentora i drugih osoba, a što je izričito navedeno u radu.

Potpis studenta:

Sadržaj

| | |
|-------------------------------------------------------------------------------------------|----|
| 1. UVOD | 1 |
| 1.1 Zadatak rada | 1 |
| 2. D/A PRETVORBA | 2 |
| 3. D/A PRETVORBA SA TEŽINSKIM PRETVARAČIMA..... | 5 |
| 3.1 8-bitni težinski D/A pretvarač u multisim programu | 10 |
| 3.2 8-bitni težinski D/A pretvarač-praktična izvedba | 14 |
| 3.3 Usporedba teorijskih rezultata sa simulacijama i praktičnim radom | 16 |
| 4. D/A PRETVORBA SA R2R PRETVARAČIMA..... | 19 |
| 4.1 8 bitni R2R D/A pretvarač u multisim programu i usporedba rezultata s mjerenjima..... | 28 |
| 4.2 8 bitni R2R D/A pretvarač praktična izvedba | 30 |
| 5. ZAKLJUČAK | 33 |
| 6. LITERATURA..... | 34 |
| SAŽETAK..... | 35 |
| ABSTRACT | 36 |
| ŽIVOTOPIS | 37 |
| PRILOZI..... | 38 |

1. UVOD

Današnja suvremena tehnika koja se koristi u svakodnevnoj uporabi u domaćinstvima, industriji i laboratorijama ne može se zamisliti bez komponenata kao što su analogno digitalni (A/D) pretvarači i digitalno analognih (D/A) pretvarači. Svijet u kojemu živimo i signale koje primamo uglavnom su analognog karaktera, zbog lakšeg prijenosa i obrade digitalnih signala analogni signale pretvaramo u digitalne koji se u mikroprocesorima oblikuju i digitalni signali se iz mikroprocesora u D/A pretvaraču pretvaraju u analogne signale koje naše oko ili druga osjetila prihvaćaju normalnima. Industrijska proizvodnja D/A pretvarača danas je uznapredovala i proizvodi se mnoštvo raznovrsnih sofisticiranih D/A pretvarača kojima je za cilj dobiti kvalitetan analogni signal iz digitalnoga.

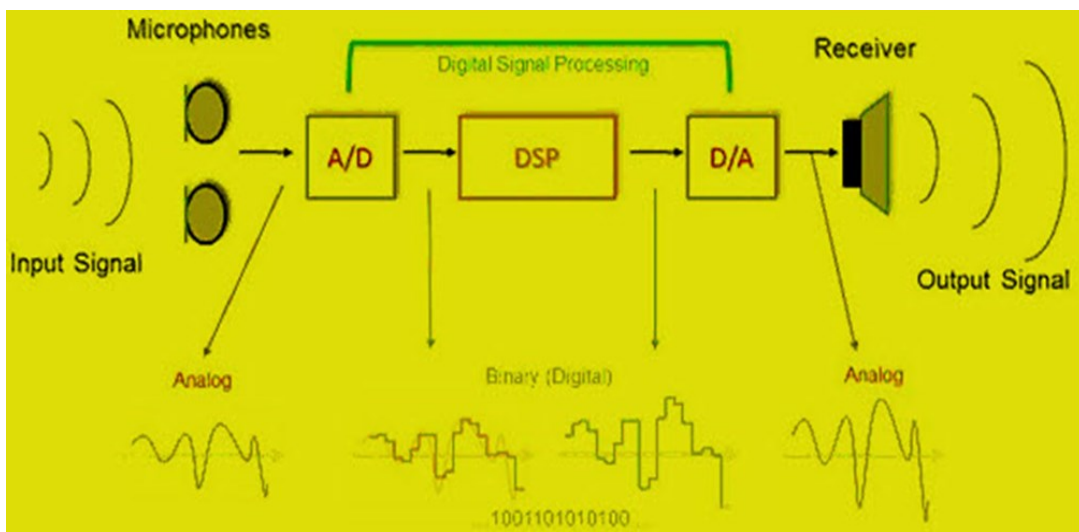
Zadatak rada je opisati teorijsku osnovu rada D/A pretvarač sa težinskom vrijednošću otpornika i D/A ljestvičasti pretvarač sa R2R kombinacijom otpornika. Na osnovu teorijskih podataka i podataka dobivenih simulacijom u multisim programu provjeriti ćemo rezultate u praktičnoj izvedbi osmo-bitnih D/A pretvarača sa težinskom vrijednošću otpornika i ljestvičastog R2R D/A pretvarača.

1.1 Zadatak rada

U nekom od postojećih simulacijskih programa (Matlab, Multisim) simulirati DA pretvarače (R2R i težinski). Teorijski obraditi navedene DA pretvarače, te u praktičnom dijelu rada izraditi DA pretvarače i usporediti teorijske i praktične rezultate.

2. D/A PRETVORBA

Digitalno analogni pretvarač (D/A pretvarač, ili DAC, skraćenica od engleskog: „Digital to Analog Converter“) pretvara binarno zadani broj u analognu veličinu (napon ili struju). Na slici 2.1 vidimo jednu od mogućih primjena D/A pretvarača u obradi zvučnog signala. Analogno digitalni pretvarač pretvara analogne podatke prikupljene audio ulaznom opremom poput mikrofona (senzora) u digitalni signal koji računalo može obraditi. DSP „digital signal processor“ je vrsta mikroprocesora koji ima zadaću mjerenja, filtriranja i komprimiranja digitalnih ili analognih signala. Računalom je moguće dodati i zvučne efekte kojih nije bilo u ulaznom signalu. Za dobivanje izvornog signal moramo upotrijebiti D/A pretvarač koji će obraditi digitalni zvučni signal natrag u analogni signal koji koristi audio izlazna oprema poput zvučnika ili slušalice. Za bolje razumijevanja ovakvog procesa prikazano je kako D/A pretvarač od digitalnog signala oblikuje analogni signal.

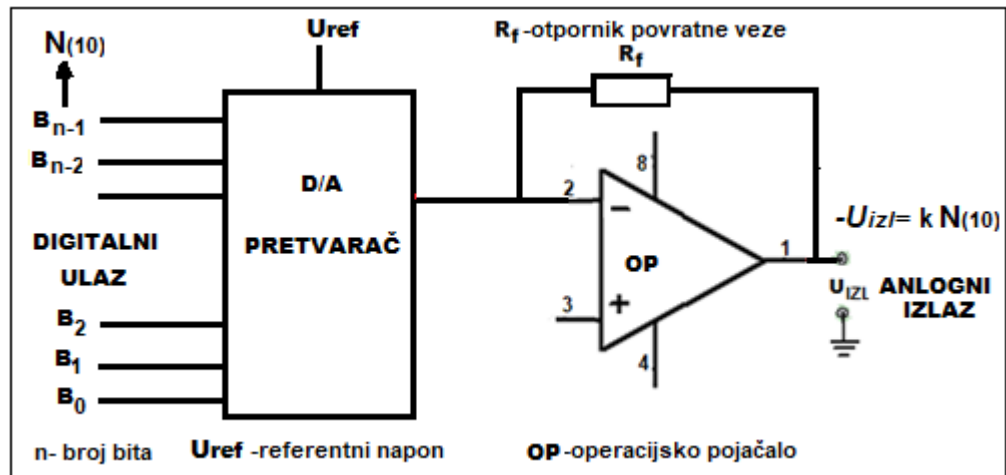


Slika 2.1 Obrada audio signala [1]

Da bi se iz digitalnog signala dobio analogni prema slici 2.1 analogni izlazni napon treba biti u linearnom odnosu sa ulaznim digitalnim signalom. Budući da se svaki binarni broj (digitalni signal) može zapisati dekadski, proizlazi da će izlazni napon biti proporcionalan dekadskom broju zadanom u bazi dva, tj. binarnom obliku, linearnost ova dva napona (signala) matematički se zapisuje:

$$-U_{IZL} = k \cdot N_{(10)} \quad [2] \quad (2-1)$$

gdje je U_{IZL} napon na izlazu operacijskog pojačala, k je koeficijent proporcionalnosti, a $N_{(10)}$ je zapis ulaznog binarnog broja u bazi 10 ili dekadski zapis. Slikom 2.2 prikazana je blok shema spajanja D/A pretvarača i operacijskog pojačala u konverziji digitalnog signala u analogni.



Slika 2.2 Blok shema spajanja operacijskog pojačala i D/A pretvarača

$$\text{Poznato je : } N_{(10)} = B_{n-1}2^{n-1} + B_{n-2}2^{n-2} + \dots + B_22^2 + B_12^1 + B_02^0 \quad (2-2)$$

gdje su: $B_{n-1}, B_{n-2}, \dots, B_2, B_1, B_0$ znamenke binarnog broja te se s njima označavaju bitovi ulaza u D/A pretvaraču.

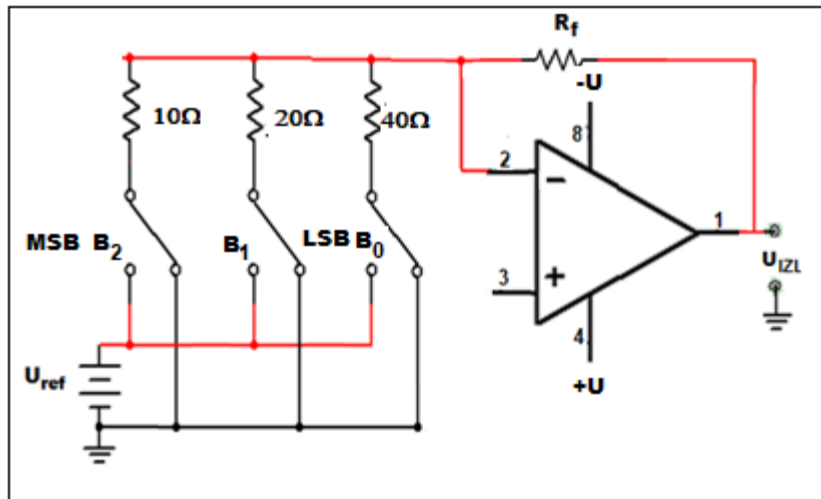
Suma u izrazu (2) je pretvorba broja iz baze 2 u dekadski broj s bazom 10, tj. vrijedi:

$$B_{n-1}B_{n-2} \dots B_2B_1B_0^{(2)} = N_{(10)}$$

N je broj u bazi 10, a $B_{n-1}, B_{n-2}, \dots, B_2, B_1, B_0$ su znamenke binarnog broja pisane u pozicijskom sustavu. Brojevne vrijednosti znamenaka u bazi 10 su: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, a u bazi 2 su 0 i 1.

Nakon izvoda za izlazni napon n -bitnog D/A vidljivo je da je konstanta k zapravo napon izlaza za bit najmanje važnosti (bit čiji je strujni ili naponski doprinos najmanji) ili skraćeno LSB od engleskog izraza: „The Least Significant Bit“. Najznačajniji bit (bit čiji je strujni ili naponski doprinos najveći) kraće označavamo MSB od engleskog izraza: „ The Most Significant Bit“. Na slici 2.3 shema je 3-bitnog digitalno analognog pretvarača, sa rasporedom LSB i MSB. Vrijednost otpornika od 10Ω je najmanja i njime će teći najveća struja kada je B_2 na referentnome naponu

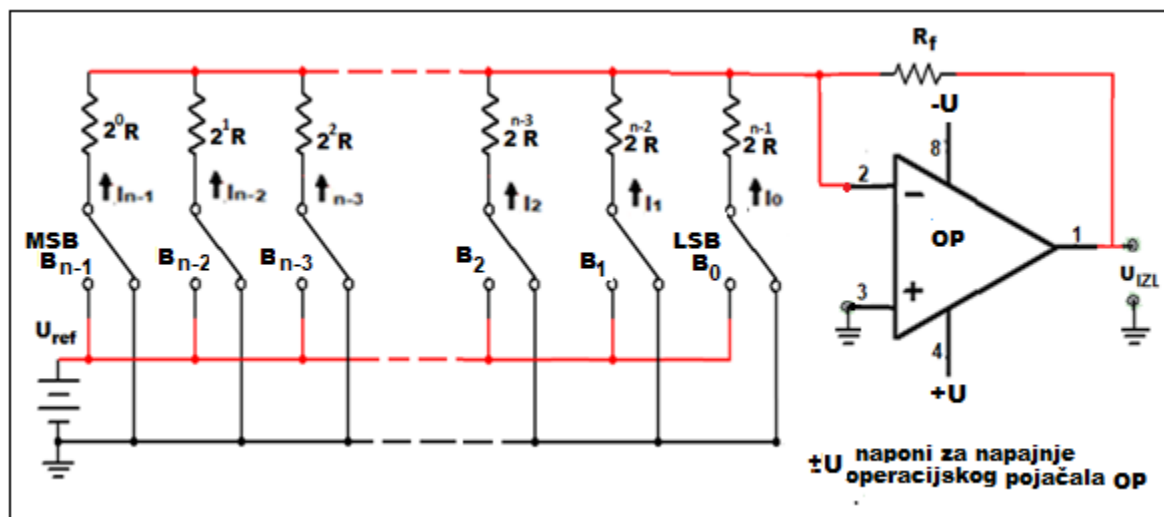
U_{ref} , stoga bit B_2 je najznačajniji za ovaj D/A pretvarač ili MSB. Bit B_0 upravlja sklopkom koja je spojena na otpornik najveće vrijednosti, na slici je to otpornik od 40Ω . Kada je bit B_2 na visokom nivou referentnog napona otpornikom od 40Ω teći će najslabija struja, te je njegov strujni doprinos najmanji stoga ćemo ga ubuduće označavati kraticom LSB.



Slika 2.3 Shema 3 bitnog D/A pretvarača sa rasporedom LSB i MSB

3. D/A PRETVORBA SA TEŽINSKIM PRETVARAČIMA

Na slici 3.1 vidljiva je shema D/A pretvarač sa težinskom mrežom otpornika, rasporedom bitova i struja koje dovodimo operacijskom pojačalu. Operacijsko pojačalo vrši zbrajanje struja dovedenih na invertirajući ulaz.



Slika 3.1 Shema n-bitnog D/A pretvarač sa težinskom vrijednošću otpornika

Na invertirajući ulaz prema slici 3.1 dovodi se najviše n struja s n otpornika koji su po težinskoj vrijednošću u proporciji $1:2:4:8:16: \dots$, odnosno $2^0:2^1:2^2:2^3: \dots : 2^{n-1}$, no ovdje je potrebno paziti da najmanjoj vrijednosti otpora pripada MSB na slici 2.4 označen sa B_{n-1} , a najvećoj vrijednosti pripada LSB na slici 3.1 označen B_0 . Za 4 bitni D/A pretvarač uzimajući da je R najmanja vrijednost tada počevši od MSB prema LSB vrijedi da je vrijednost otpora $R, 2R, 4R, 8R$, koji su u razmjeru $1:2:4:8$ što pisano potencijom baze 2 glasi, $2^0:2^1:2^2:2^3$. Da smo uzeli da je R najveći otpor, znači otpornik LSB tada bi imali vrijednosti otpora od LSB prema MSB oblika: $R, R/2, R/4, R/8$. Da bi se izbjegla pogreška, potrebno je voditi računa o vrijednosti otpornika i redoslijedu. Ide li se od najvećeg prema najmanjem (od LSB prema MSB) ili se ide od najmanjeg prema najvećem (od MSB prema LSB).

Na slici 3.1 prekidačima $B_0, B_1, \dots, B_{n-3}, B_{n-2}, B_{n-1}$ upravljaju bitovi od B_0 do B_{n-1} . Ako je bit B_i na visokoj razini binarno 1 i-ti prekidač spaja pripadajući otpornik na referentni napon, a ako je B_i na niskoj razini, binarno 0 i-ti prekidač spaja pripadajući otpornik na masu.

Jakost struje koja se dovodi na invertirajući ulaz operacijskog pojačala ovisi o stanju uključenosti prekidača na referentni napon, odnosno na uzemljenje. Posljedica toga je da će struja na izlazu iz D/A pretvarača ovisiti o kombinaciji binarnog broja kojim upravljaju prekidači od B_0 do B_{n-1} . Izlazna struja je funkcija binarnih ulaza u D/A pretvarač.

Ova analogija s funkcijama u matematici, npr $y = f(x)$ koristi se za zapisivanje izlaznih struja i napona u funkciji binarnog broja, odnosno dekadskog broja. Na slici 3.1. navedeno je par primjera za neke kombinacije struja i napona.

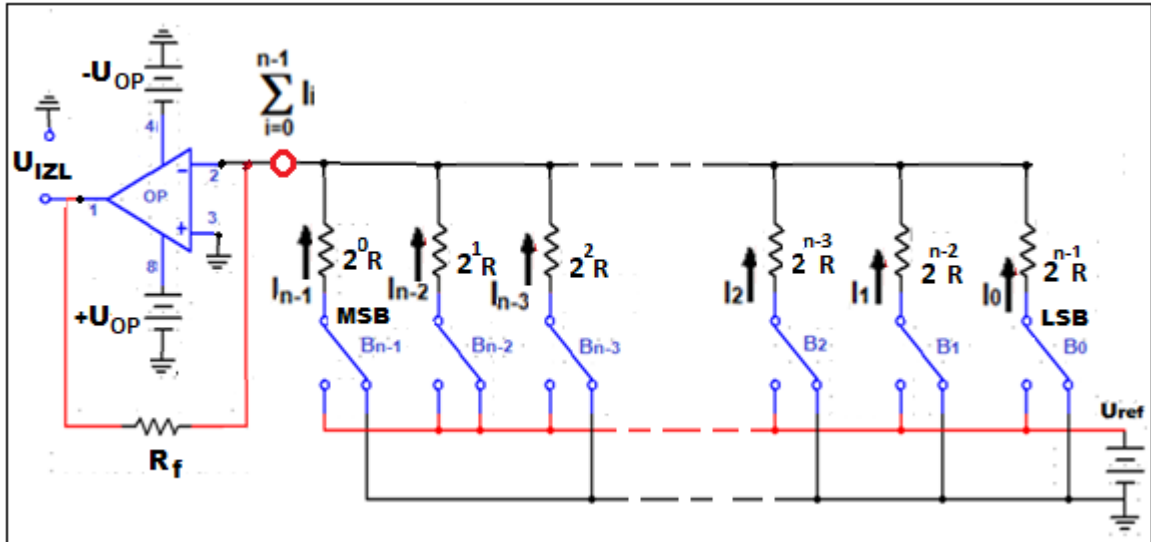
Neka je $n = 3$ (3 bitni D/A pretvarač), tada bi izlazne struje u funkciji digitalnih ulaza odnosno dekadskih ulaza mogli redom zapisati:

$I(000_2) = I(0_{10})$, $I(001_2) = I(1_{10})$, $I(010_2) = I(2_{10})$, $I(011_2) = I(3_{10})$, $I(100_2) = I(4_{10})$, $I(101_2) = I(5_{10})$, $I(110_2) = I(6_{10})$, $I(111_2) = I(7_{10})$, sedam je najveći dekadski broj kojeg je moguće zapisati s 3 bita u binarnom sustavu s bazom 2.

Nadalje je vidljivo da se sa 3 bita može zapisati 8 brojeva u binarnom kao i dekadskom sustavu (0,1,2,3,4,5,6 i 7). Sa n bita moguće je zapisati najveći broj koji se u dekadskom sustavu računa pomoću izraza $2^n - 1$, tako da se uvrsti broj bita umjesto n i dobije se najveći broj u dekadskom sustavu pisan sa tim brojem bita. Tako sa 3 bita najveći dekadski broj je $2^3 - 1 = 7$, a to je kada se sve pozicije u pozicionom zapisu popune najvećom brojevnom znamenkom, a to je u bazi 2 brojeva vrijednost znamenke 1. Za 4 bitni D/A pretvarač najveći broj koji se može javiti na ulazu je $1111_{(2)} = 2^n - 1 = 2^4 - 1 = 15_{(10)}$. Broj stanja na ulazu 4 bitnog D/A pretvarača biti će, od 0 do 15, a to je $16 = 2^4$. Razlog tome je što se stanja D/A pretvarača na ulazu broje od 0 do 15. Za 8 bitni D/A pretvarač broj stanja na ulazu biti će 2^8 što iznosi 256, a najveći broj koji se može zapisati s 8 bita je za jedan manje od broja stanja na ulazu, tj. u matematičkom zapisu, $11111111_{(2)} = 2^8 - 1 = 256 - 1 = 255_{(10)}$. Iz navedenoga moguće je uočiti da najveći broj zapisan u bazi 2 mora biti neparan, jer su sve više jedinice ($2^1, 2^2, 2^3 \dots$) parne, a osnovna jedinica 1 dodana parnom broju je neparan broj.

Najveća struja na izlazu iz težinske mreže D/A pretvarača prema slici 3.2 pojavljuje se kada su svi otpornici preko prekidača spojeni na referentni napon, U_{ref} . Ukupnu struju prema slici 3.2 računamo kao sumu svih pojedinačnih struja:

$$I_{max} = I_0 + I_1 + I_2 + \dots + I_{n-2} + I_{n-1} \quad (3-1)$$



Slika 3.2 Maksimalna struja n bitnog težinskog D/A pretvarača

Svaka pojedinačna struja prema slici 3.2 odredi se prema Ohmovom zakonu:

Struja MSB iznosi:
$$I_{n-1} = \frac{U_{ref}}{2^0 R} \quad (3-2)$$

Struja MSB-1 iznosi:
$$I_{n-2} = \frac{U_{ref}}{2^1 R} \quad (3-3)$$

Struja MSB-2 iznosi:
$$I_{n-3} = \frac{U_{ref}}{2^2 R} \quad (3-4)$$

...

Struja LSB+2 iznosi:
$$I_2 = \frac{U_{ref}}{2^{n-3} R} \quad (3-5)$$

Struja LSB+1 iznosi:
$$I_1 = \frac{U_{ref}}{2^{n-2} R} \quad (3-6)$$

Struja LSB iznosi:
$$I_0 = \frac{U_{ref}}{2^{n-1} R} \quad (3-7)$$

Ako se u izraz (3-1) uvrste jednakosti (3-2 do 3-7) i dobije se:

$$I_{max} = \frac{U_{ref}}{2^0 R} + \frac{U_{ref}}{2^1 R} + \frac{U_{ref}}{2^2 R} + \dots + \frac{U_{ref}}{2^{n-3} R} + \frac{U_{ref}}{2^{n-2} R} + \frac{U_{ref}}{2^{n-1} R} \quad [3] \quad (3-8)$$

Vidljivo je da su odnosi struja u padajućem nizu ako se krene od struje MSB, te vrijedi nejednakost: $I_{n-1} \leq I_{n-2} \leq I_{n-3} \leq \dots \leq I_2 \leq I_1 \leq I_0$, te zato vrijede iskazi: „ najznačajniji bit jer je njegov doprinos strujni i naponski najveći“ i „ najmanje značajan bit, jer je njegov strujni i naponski doprinos je najmanji“.

Iz izraza (3-8) izračuna se maksimalna struja (svi ulazi na visokom nivou U_{ref}) bilo kojeg n bitnog D/A pretvarača s težinskom vrijednošću otpornika. Da bi se izračunale struje bilo koje kombinacije digitalnih ulaza izraze od (3-2) do (3-7) treba pomnožiti sa pripadajućim digitalnim stanjem koji može biti 1 ili 0. Kraći zapis stanja bilo kojeg bita neka je B_i gdje i uzima vrijednosti od 0 do $n-1$, gdje je n broj bita. Znači vrijedi, $B_i = 1$, prekidač i -tog bit spojio otpornik na U_{ref} , odnosno $B_i = 0$, prekidač i -tog bita spojio otpornik na masu. Nakon množenja i sumiranja izraz (3-8) ima zapis:

$$I_{IZL} = B_{n-1} \frac{U_{ref}}{2^0 R} + B_{n-2} \frac{U_{ref}}{2^1 R} + B_{n-3} \frac{U_{ref}}{2^2 R} + \dots + B_2 \frac{U_{ref}}{2^{n-3} R} + B_1 \frac{U_{ref}}{2^{n-2} R} + B_0 \frac{U_{ref}}{2^{n-1} R} \quad (3-9)$$

Doprinos LSB je onaj gdje je struja najmanja, a to je $I_{LSB} = B_0 \frac{U_{ref}}{2^{n-1} R} = \frac{U_{ref}}{2^{n-1} R}$, da bi doprinos postojao očito $B_0 = 1$, doprinos MSB je onaj za kojeg je struja najveća, a to je $I_{MSB} = B_{n-1} \frac{U_{ref}}{2^0 R}$, da bi doprinos postojao očito $B_{n-1} = 1$, strujni doprinos $I_{MSB} = \frac{U_{ref}}{2^0 R} = \frac{U_{ref}}{R}$.

Izraz (3-9) određuje vrijednost struje I_{IZL} za bilo koju kombinaciju digitalnih ulaza n bitnog D/A pretvarača sa težinskim vrijednostima otpora.

Da bi se došlo do izraza (2-1), izraz (3-9) se pojednostavni kako bi se izlučili zajednički faktori iz brojnika i nazivnika.

$$I_{IZL} = \frac{U_{ref}}{R} (B_{n-1} \frac{1}{2^0} + B_{n-2} \frac{1}{2^1} + B_{n-3} \frac{1}{2^2} + \dots + B_2 \frac{1}{2^{n-3}} + B_1 \frac{1}{2^{n-2}} + B_0 \frac{1}{2^{n-1}}) \quad (3-10)$$

Za pretvorbu struje u napon i odvajanje digitalnih signala od analognih koristi se operacijsko pojačalo (skraćeno OP). Prema (slici 3.1) operacijsko pojačalo je u spoju invertirajućeg pojačala, ulazni napon invertirati će se za 180° , tj. pozitivan napon na ulazu pojaviti će se suprotnog polariteta na izlazu i obrnuto.

Sva izlazna struja prolazi otpornikom povratne veze R_f i stvara pad napona koji se očitava na izlaz OP. Prema Ohmovom zakonu je $U = IR$, struja je dana izrazom (3-10), a otpornik kojim protječe izlazna struja je R_f .

$$-U_{IZL} = I_{IZL} R_f [4] \quad (3-11)$$

Izraz (3-10) uvrsti se u izraz (3-11) i dobije se izraz za izlazni napon D/A pretvarača.

$$-U_{IZL} = R_f \frac{U_{ref}}{R} (B_{n-1} \cdot \frac{1}{2^0} + B_{n-2} \cdot \frac{1}{2^1} + B_{n-3} \frac{1}{2^2} + \dots + B_2 \frac{1}{2^{n-3}} + B_1 \frac{1}{2^{n-2}} + B_0 \frac{1}{2^{n-1}}) \quad (3-12)$$

$$-U_{IZL} = \frac{R_f}{R} U_{ref} (B_{n-1} \cdot \frac{1}{2^0} + B_{n-2} \cdot \frac{1}{2^1} + B_{n-3} \frac{1}{2^2} + \dots + B_2 \frac{1}{2^{n-3}} + B_1 \frac{1}{2^{n-2}} + B_0 \frac{1}{2^{n-1}}) \quad (3-13)$$

Naponsko pojačanje invertirajućeg OP označava se skraćeno s A_u i dano je izrazom:

$$A_u = \frac{R_f}{R} \quad (3-14)$$

Gdje je A_u oznaka naponskog pojačanja, R_f otpor povratne veze, a R odabrani otpornik iz produžene proporcije $R : 2R : 4R : 8R : 16R : \dots$ ili $R : R/2 : R/4 : R/8 : R/16 : \dots$

Iz izraza (3.13) očito je da će se izlazni napon D/A pretvarača mijenjati ako se mijenja bilo koji od navedenih parametra:

- a) Promjenom referentni napona, U_{ref}
- b) Promjenom otporna otpornika, R
- c) Promjenom otpora otpornika povratne veze, R_f
- d) Digitalnim ulazom, B_i

Izborom otpornika R i R_f izabrano je se naponsko pojačanje OP, te vrijedi ako je $R = R_f$ onda je naponsko pojačanje $A_u = 1$ prema izrazu (3-14), ako je $R_f = 2R$, onda će naponsko pojačanje OP biti dva puta veće tj. $A_u = R_f/R = 2R/R = 2$. Ako se umjesto konstantnog otpornika povratne veze R_f stavi promjenljivi otpornik, trim potencijometar ili potencijometar izlazni napon može se mijenjati u granicama napajanja operacionog pojačala $\pm U$.

Ako se uz odabir otpornika R i R_f odabere i referentni napon U_{ref} , tada će izlazni napon zavisiti samo od binarnog (dekadskog) broja na ulazu D/A pretvarača.

Da bi se u zagradi izraza (3-13) dobio dekadski (binarni) zapis broja koji u (2-2) ima zapis:

$N_{(10)} = B_{n-1}2^{n-1} + B_{n-2}2^{n-2} + \dots + B_22^2 + B_12^1 + B_02^0$ svaki pribrojnik u zagradi treba proširi sa $\frac{2^{n-1}}{2^{n-1}}$ i dobije se izraz:

$$\begin{aligned} -U_{IZL} = \frac{R_f}{R} U_{ref} & \left(B_{n-1} \frac{1}{2^0} \frac{2^{n-1}}{2^{n-1}} + B_{n-2} \frac{1}{2^1} \frac{2^{n-1}}{2^{n-1}} + B_{n-3} \frac{1}{2^2} \frac{2^{n-1}}{2^{n-1}} + \dots + B_2 \frac{1}{2^{n-3}} \frac{2^{n-1}}{2^{n-1}} + \right. \\ & \left. + B_1 \frac{1}{2^{n-2}} \frac{2^{n-1}}{2^{n-1}} + B_0 \frac{1}{2^{n-1}} \frac{2^{n-1}}{2^{n-1}} \right) \end{aligned} \quad (3-15)$$

Izlučivanjem zajedničkog faktora $\frac{1}{2^{n-1}}$ iz svakog pribrojnika u zagradi izraza (3-15) i dijeljenjem preostale potencije s bazom 2 prema pravilu za dijeljenje potencija jednakih baza dobije se

$$\frac{2^{n-1}}{2^0} = 2^{n-1}, \frac{2^{n-1}}{2^1} = 2^{n-1-1} = 2^{n-2}, \dots, \frac{2^{n-1}}{2^{n-3}} = 2^{n-1-n+3} = 2^2, \frac{2^{n-1}}{2^{n-2}} = 2^{n-1-n+2} = 2^1, \frac{2^{n-1}}{2^{n-1}} = 2^0$$

$$-U_{IZL} = \frac{R_f}{R} U_{ref} \frac{1}{2^{n-1}} (B_{n-1}2^{n-1} + B_{n-2}2^{n-2} + \dots + B_22^2 + B_12^1 + B_02^0) \quad (3-16)$$

Suma u zagradi izraza (3-16) je dekadski broj u bazi 10 koji je u izrazu (2-1) označen s $N_{(10)}$.

Zamjenom sume u zagradi s $N_{(10)}$ dobije se:

$$-U_{IZL} = \frac{R_f}{R} \frac{U_{ref}}{2^{n-1}} N_{(10)} \quad (3-17)$$

Iz (3-16) i (2-1) zaključuje se da je koeficijent proporcionalnosti k izlaznog napona s digitalnim ulazom za D/A pretvarača sa težinskim vrijednostima jednak :

$$k = \frac{R_f}{R} U_{ref} \frac{1}{2^{n-1}} = \frac{R_f U_{ref}}{R 2^{n-1}}$$

Vrijednost izlaznog napona D/A pretvarača s težinskim vrijednostima proporcionalna je s ulaznom binarnom broju, odnosno sa vrijednošću dekadskog broja koji predstavlja binarni ulaz s koeficijentom proporcionalnosti koji predstavlja napon za LSB. Vrijedi jednakost:

$$k = \frac{R_f U_{ref}}{R 2^{n-1}} = A_u \frac{U_{ref}}{2^{n-1}} = U_{LSB} \quad (3-18)$$

gdje je količnik R_f/R zamijenjen oznakom A_u za naponsko pojačanje operacijskog pojačala. Za D/A pretvarač sa težinskom vrijednošću otpora vrijedi tvrdnja iskazana izrazom (2-1). Izraz (3.18) koristi se za rješavanje različitih zadataka u kojima treba odrediti vrijednost jedne od veličina toga izraza uz poznavanje preostalih veličina u izrazu.

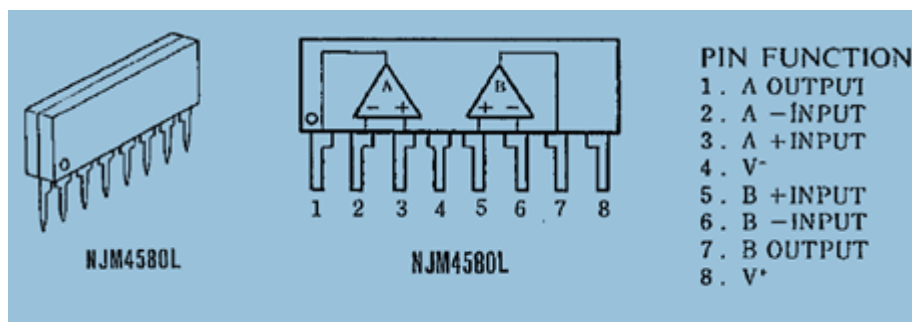
3.1 8-bitni težinski D/A pretvarač u multisim programu

Prema [5] program pod nazivom NI Multisim (skraćena od National Instruments, NI) je jedan od mnogih programa koji se koriste u elektrotehnici za aktivno projektiranje strujnih krugova bez obveze poznavanja nekog od postupaka programiranja. Sa ovim programom može se realizirati bilo koji strujni krug bez obzira na složenost i broj komponenti. Projektirani strujni krug može se „pustiti u rad“ i na njime obaviti sva potrebna mjerenja kako bi se uvjerali u njegovu ispravno i očekivano funkcioniranje, a da ne moramo fizički sagraditi i priključiti na izvore napajanja niti na fizičke mjerne instrumente koji bi se u slučaju neke pogreške u spajanju mogli oštetiti ili uništiti.

Danas aktualne, nove verzije ovoga softvera, pod imenom NI Multisim, uključuju i dodatne programe koji realizaciju projekata vode do samog kraja. Ovi programi mogu načiniti specifikaciju svih komponenti i dijelova, preporučiti će njihove proizvođače, obaviti će kompleksan posao

njihovog optimalnog fizičkog i tehnički ispravnog razmještanja i kreiranje svih veznih putova (vodova) te će na kraju ponuditi sheme (crteže) jednog ili više nivoa za fizičko realiziranje štampane ploče. Licenciranu verziju multisim programa kao i upute za rad u programu moguće je preuzeti sa web stranice: <https://www.ni.com/en-rs/support/downloads/software-products/download.multisim.html#312060>. S iste stranice može se preuzeti besplatna verzija u trajanju od 6 dana te naknadno produživati besplatnu verziju.

U multisim programu realizirana je shema 8-bitnog D/A pretvarača sa težinskim vrijednostima P.3.1. Komponente koje su korištene za praktičnu izvedbu prema simulaciji u multisim programu 8-bitnog D/A pretvarača sa težinskim vrijednostima su: otpornici od MSB prema LSB sa vrijednostima: $1k\Omega$, $2k\Omega$, $4k\Omega$, $8k\Omega$, $16k\Omega$, $32k\Omega$, $64k\Omega$ i $128k\Omega$. Operacijsko pojačalo NJM4580L prema slici 3.3 i podatkovnoj tablici (data sheet) u P.3.2.



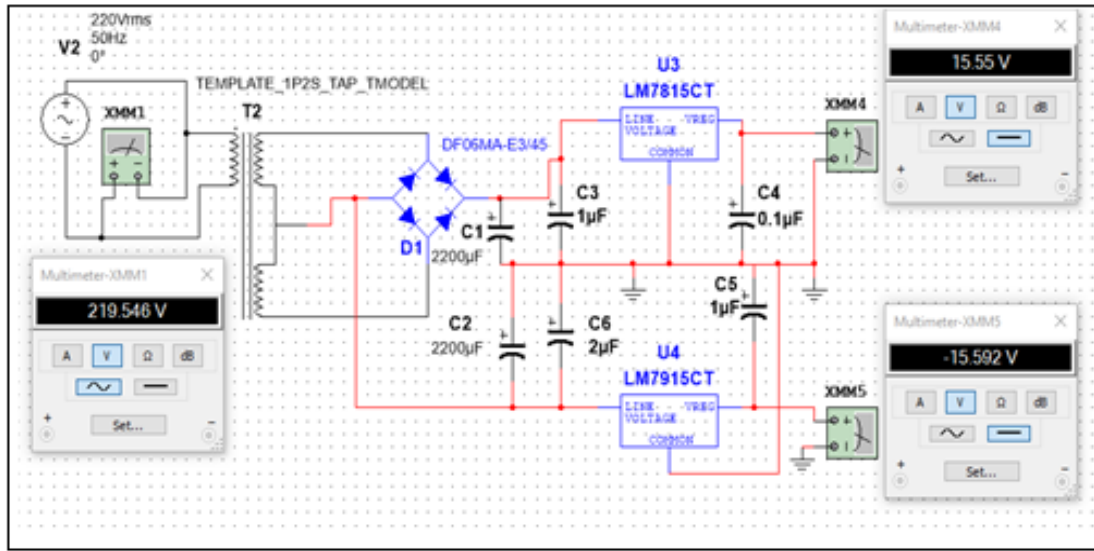
Slika 3.3 Pin funkcije OP i izgled kućišta prema [datasheet] [6]

Prekidači na shemi su tipa SPDT sa tri položaja, materijalni prekidač izgleda kao na slici 3.4.



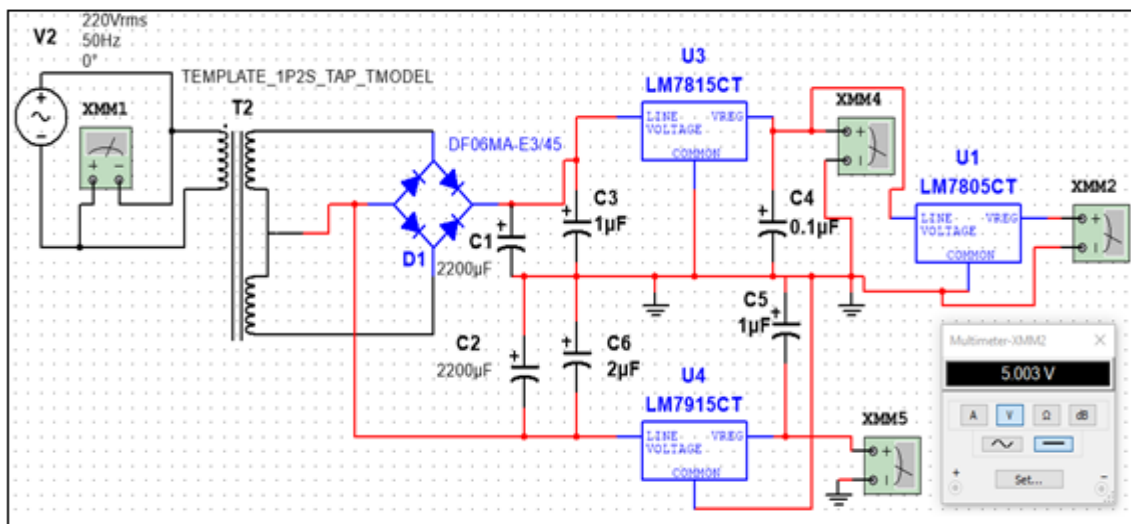
Slika 3.4 SPDT prekidač sa 3 položaja [7]

Referentni napon +5V i simetrični napon $\pm 15V$ za napajanje OP serije NJM4580. Za napajanje operacijskog pojačala i eksperimentiranjem na praktično izvedenom D/A pretvaračima potreban je simetrični napon $\pm 15V$. Prema shemi iz multisim programu prikazana na slici 3.5 može se sastaviti stabilizirani izvor napajanja sa dva IC, LM7815 za pozitivni napon i LM7915 za negativan napon.



Slika 3.5 Shema stabiliziranog simetričnog izvor napajanja u multisim programu

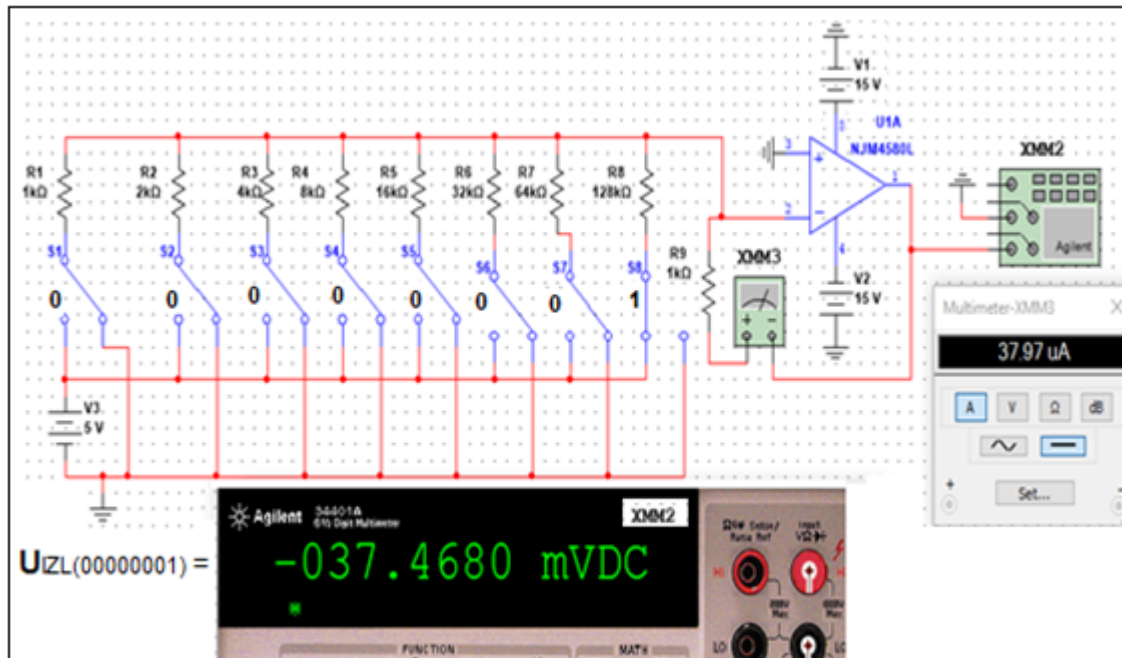
Za dobivanje referentnog napona +5V kada se raspolaže izvorom simetričnog napona kao na slici 3.5 može se prema simulaciji u multisim programu dobiti stabilizirani +5V napon da se iskoristi IC LM7805 i par pasivnih komponenti prema slici 3.6



Slika 3.6 Dobivanje referentnog napona +5V iz simetričnog ispravljača

Multisim programom elektroničari, a i amateri skloni elektrotehnici mogu svoje ideje provjeriti kao da rade sa stvarnim elektroničnim komponentama.

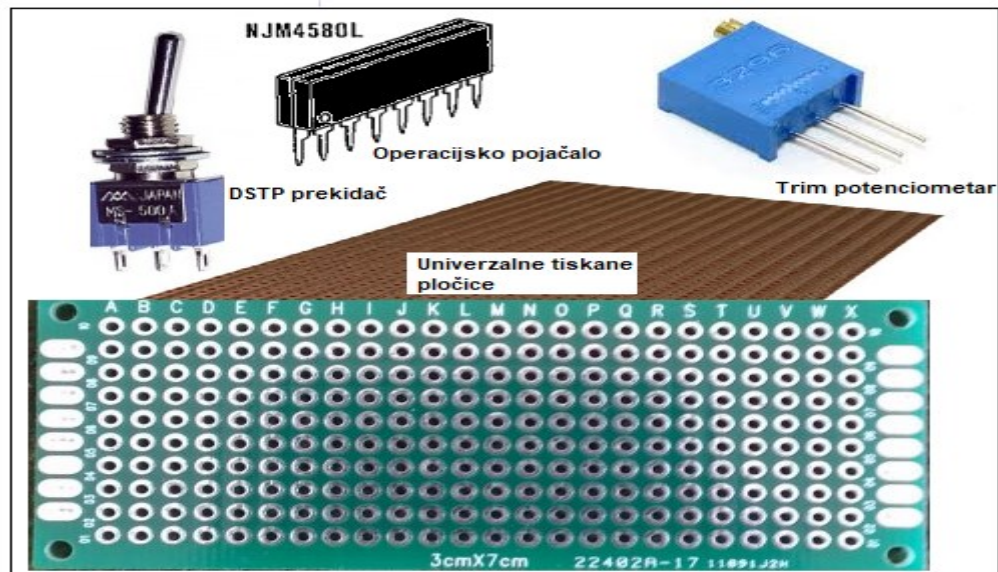
Simulacija u multisim programu prema slici 3.7 daje napon $-U_{IZL}(00000001) = 37,468\text{mV}$



Slika 3.7 Shema težinskog D/A pretvarača u multisim programu s mjerenjem doprinosa LSB

3.2 8-bitni težinski D/A pretvarač-praktična izvedba

Ideja za realizaciju obje praktične izvedbe D/A pretvarača realizirana je nakon izvedene simulacije u multisim programu i nabavljenih elektroničkih elemenata prema slici 3.8. Ostale komponente vidljive su na slikama 3.9 i 3.10 gotove praktične izvedbe.

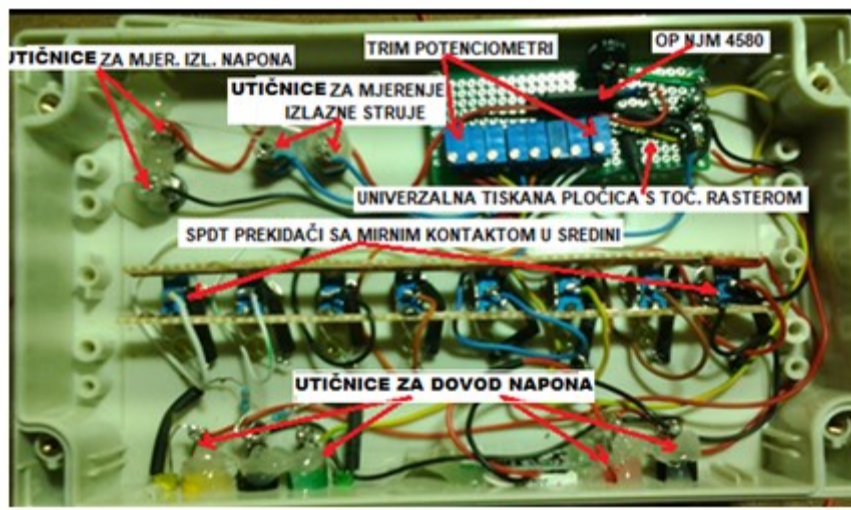


Slika 3.8 Osnovne komponente za realizaciju D/A pretvarača

Poteškoća koja se može javiti prilikom izrade 8-bitnog D/A pretvarača sa težinskim vrijednostima je pronaći otpornike sa razmjerom 1:2:4:8:16:32:128. U multisim programu bez obzira na zadanu toleranciju otpornika rezultati su uvijek blizu teorijskih, jer program ne mari za toleranciju. U praksi je to drugačije, te veoma važnu ulogu ima tolerancija i toplinski koeficijent otpornika, za dobivanje približno točnih rezultata u odnosu na simulaciju i teorijski izračun. Najbolje je posegnuti za otpornikom kojemu je otpor promjenljiv. To je trim potencijometar prikazan na slici 3.8. Za dobivanje traženog razmjera 1:2:4:8:16:32:64:128 vrijednosti trim otpornika trebaju biti sa što manjom razlikom u odnosu na odabrani otpornik. Neka je navedena proporcija vrijednost otpornika u k Ω , tada je najbolje izabrati trim potencijometre što bliže većih vrijednosti od 1 k Ω , 2k Ω , 4k Ω , 8k Ω , 16k Ω , 32k Ω , 64k Ω i 128k Ω radi bržeg podešavanja tražene vrijednosti otpora otpornika. Komponente koje su ugrađene da bi vizualizacija bila potpuna su: LED diode za signalizaciju prisutnosti napona napajanja operacijskog pojačala i referentnog napona. Boje LED

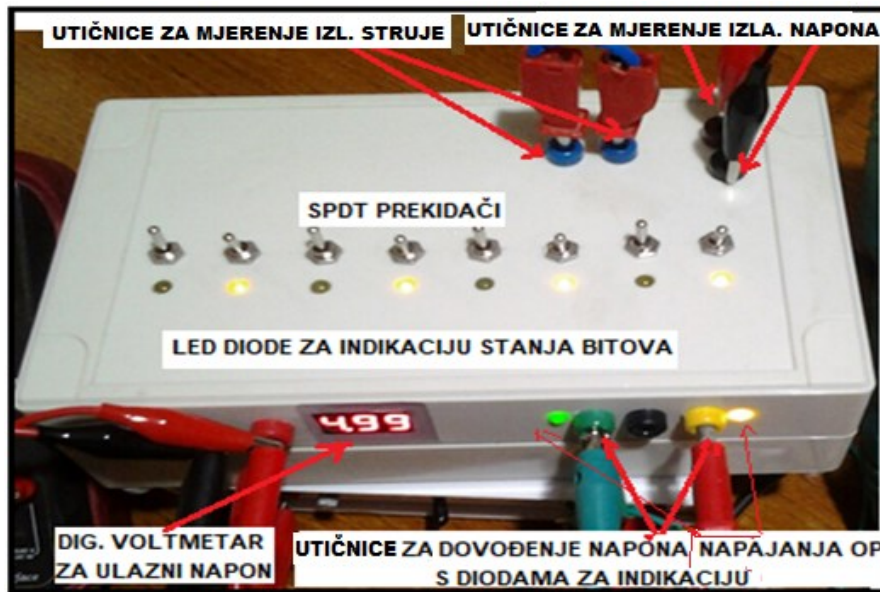
dioda izabrane su prema boji utičnica na koje se dovode navedeni naponi. Za signalizaciju stanja bitova ugrađene su LED diode. Kada dioda svijetli, bit je visoke razine (na referentnom naponu), a kada dioda ne svijetli, bit je na niskoj razini (0V). U ovaj D/A pretvarač ugrađen je digitalni voltmetar za kontrolu referentnog napona sa mjernim područjem od 3,5V do 25V.

Na slici 3.9 vidljiv je unutrašnji izgled težinskog D/A pretvarača sa diskretnim komponentama i razmještaj elemenata kao i način povezivanja. Donja strana može se skinuti odvrtanjem 4 vijka kako bi se pristupilo podešavanjima i eventualnim popravcima uređaja.



Slika 3.9 Unutrašnji izgled težinskog D/A pretvarača

Na slici 3.10 prikazan je vanjski razmještaj elemenata na instalacijskoj kutiji težinskog D/A pretvarača s diskretnim komponentama. Led diode na gornjoj strani indiciraju stanje bita, bitovi idu s lijeva u desno od MSB prema LSB. Na slici je prikazana kombinacija koja pokazuje da se na ulaz D/A pretvarača dovodi kombinacija 01010101. Digitalni voltmetar pokazuje vrijednost referentnog napona doveden na utičnice lijevo od njega. Negativan napon napajanja operacijskog pojačala indicira se zelenom LED diodom, dok pozitivni napon napajanja operacijskog pojačala pokazuje žuta LED dioda.



Slika 3.10 Vanjski raspored elemenata težinskog D/A pretvarača

3.3 Usporedba teorijskih rezultata sa simulacijama i praktičnim radom

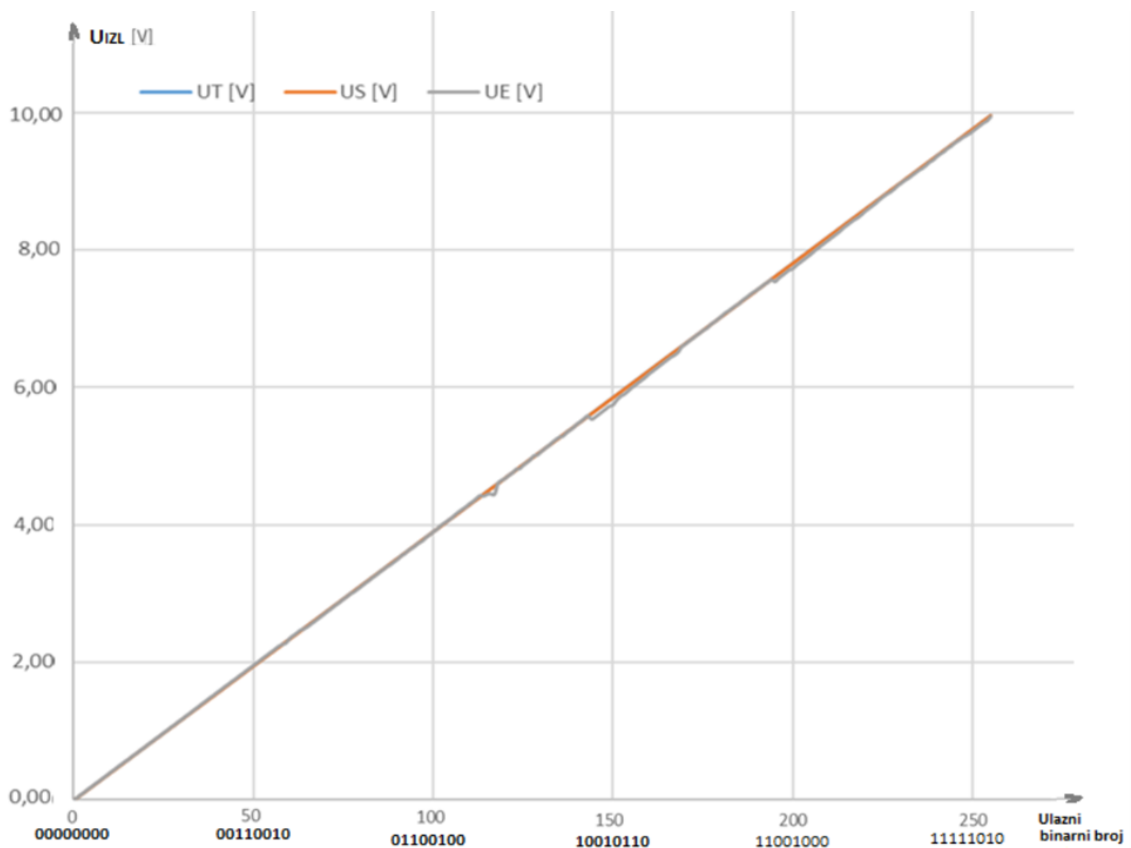
U tablici 3.1 uneseni su podatci za 8-bitne D/A pretvarače koji se dobiju teorijski izračunom, simulacijom u programu multisim i u praktično izvedenim.

Tablica 3.1 Usporedba izlaznih napona i grešaka između teorijskog i praktični izvedenog D/A pretvarača težinskih vrijednosti. Rezultati u multisim programu plavi stupac.

| Binarni ulaz | U_T [V] | U_S [V] | U_E [V] | ΔU_S | ΔU_E | ps [%] | pe [%] |
|--------------|-----------|-----------|-----------|--------------|--------------|--------|--------|
| 0000 0000 | 0,0000 | 0,0016 | 0,0000 | 0,0016 | 0,0000 | - | - |
| 0000 0001 | 0,0391 | 0,0375 | 0,0394 | 0,0016 | 0,0003 | 4,09 | 0,77 |
| 0000 0010 | 0,0781 | 0,0765 | 0,0782 | 0,0016 | 0,0001 | 2,05 | 0,13 |
| 0000 0101 | 0,1953 | 0,1937 | 0,1967 | 0,0016 | 0,0014 | 0,82 | 0,72 |
| 0000 1000 | 0,3125 | 0,3109 | 0,3120 | 0,0016 | 0,0005 | 0,51 | 0,16 |
| 0001 0000 | 0,6250 | 0,6234 | 0,6270 | 0,0016 | 0,0020 | 0,26 | 0,32 |
| 0001 1001 | 0,9766 | 0,9750 | 0,9770 | 0,0016 | 0,0004 | 0,16 | 0,04 |
| 0010 0000 | 1,2500 | 1,2484 | 1,2530 | 0,0016 | 0,0030 | 0,13 | 0,24 |
| 0011 0010 | 1,9531 | 1,9515 | 1,9620 | 0,0016 | 0,0089 | 0,08 | 0,46 |
| 0011 0111 | 2,1484 | 2,1468 | 2,1580 | 0,0016 | 0,0096 | 0,07 | 0,45 |
| 0100 0000 | 2,5000 | 2,4984 | 2,4900 | 0,0016 | 0,0100 | 0,06 | 0,40 |
| 0110 0100 | 3,9063 | 3,9047 | 3,9000 | 0,0016 | 0,0063 | 0,04 | 0,16 |
| 1000 0000 | 5,0000 | 4,9984 | 5,0100 | 0,0016 | 0,0100 | 0,03 | 0,20 |
| 1001 0110 | 5,8594 | 5,8578 | 5,7500 | 0,0016 | 0,1094 | 0,03 | 1,87 |

| | | | | | | | |
|-----------|--------|--------|--------|--------|--------|------|------|
| 1100 1000 | 7,8125 | 7,8109 | 7,7300 | 0,0016 | 0,0825 | 0,02 | 1,06 |
| 1111 1010 | 9,7656 | 9,7640 | 9,7300 | 0,0016 | 0,0356 | 0,02 | 0,36 |
| 1111 1111 | 9,9609 | 9,9593 | 9,9400 | 0,0016 | 0,0209 | 0,02 | 0,21 |

U tablici 3.1 uneseni su podaci za sve jedinice 8 bitnog težinskog D/A pretvarača i neki međubitovi između jediničnih bitova, zadnji uneseni bit je MSB $1111\ 1111_2 = 255_{10}$. U prvome stupcu su osmo-bitni brojevi zapisani u bazi 2. U drugome stupcu su teoretski izračunati rezultati izlaznoga napona (U_T) za pripadajuću kombinaciju iz stupca 1. Treći stupac sadrži rezultate izlaznih napona (U_S) za pripadajuću ulaznu kombinaciju iz multisim programa. Četvrti stupac sadrži podatke za izlazni napon (U_E) dobiven mjerenjem na praktično izvedenim težinskim D/A pretvaračem. Predzadnji stupac sadrže pogreške mjerenja p_s između rezultata dobivenih simulacijom u multisim programu i mjerenja. Zadnji stupac sadrži pogreške p_E između teorijskih rezultata i rezultata mjerenja.



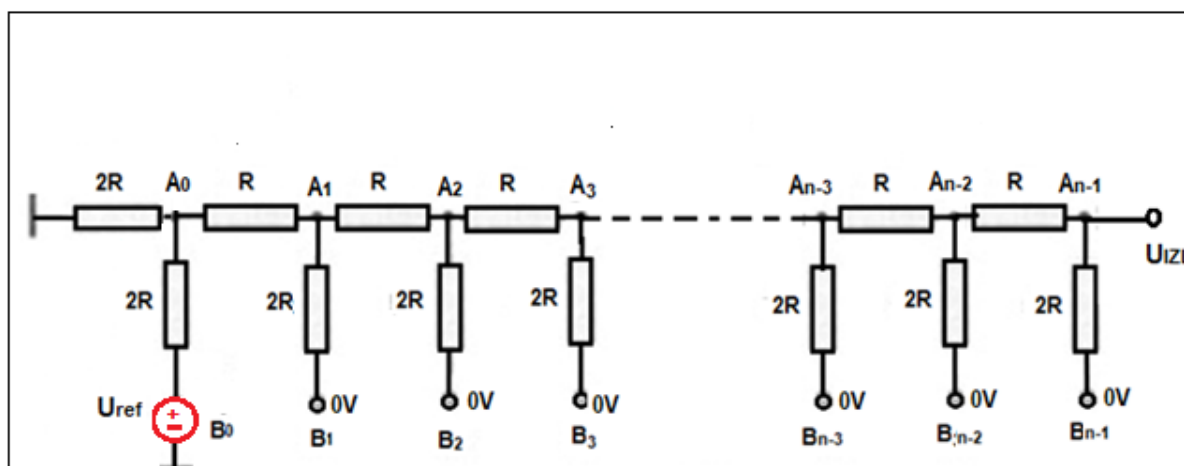
Slika 3.11 Graf zavisnosti izlaznog napona o ulaznoj binarnoj kombinaciji iz tablice 1

Na slici 3.11 u excelu programu nacrtan je graf zavisnosti izlaznoga napona o ulaznom binarnom broju iz tablice 3.1. Plavom linijom je graf za teorijski izračun izlaznog napona o ulaznome binarnom broju na ulazu. Graf je polupravac koji prolazi ishodištem, što govori da je izlazni napon linearno ovisan o ulaznome broju. Ovo je naglašeno u poglavlju 2 izrazom (2-1). Narančasti polupravac je graf rezultata iz multisim programa. Sivi polupravac je graf dobiven mjerenjima na praktično izvedenom D/A pretvaraču. Sa grafa lako se očita da je do većeg odstupanja od teorijskih izračuna nastupilo između ulaza 0110 0100 do ulaza 1100 1000 ili dekadskim brojevima iskazano između 100 i 200.

4. D/A PRETVORBA SA R2R PRETVARAČIMA

Za razliku od D/A pretvarača s težinskom vrijednošću otpora gdje je trebalo n otpornika ovisno koliko bita ima težinski pretvarač. D/A pretvaraču sa R2R ljestvičastom mrežom otpornika potrebno je dva puta više otpornika od broja bitova dok za n bitova treba $2n$ otpornika. Druga razlika ova dva pretvarača je to što kod težinskih pretvarača trebamo n različitih otpornika s proporcijom $1:2:4:\dots$ tj. s proporcijom binarnih jedinica od 2^0 do 2^{n-1} (n je broj bitova). Kod R2R pretvarača potrebne su samo dvije vrste otpornika vrijednosti R i $2R$. R2R pretvarači pogodniji su za tvorničku izradu, tj. za implementaciju na silikonsku pločicu čipa zbog mogućnosti izrade otpornika omjera $R:2R = 1:2$ s velikom točnošću i malim toplinskim odstupanjima.

Za razumijevanje teoretskih postavki D/A pretvarača potrebno je poznavati rješavanja mreža istosmjerne struje metodom superpozicije. Na slici 4.1 prikazana je mreža n -bitnog R2R D/A pretvarača sa bitom najmanjeg doprinosa na referentnom naponu.



Slika 4.1 Ljestvičasti R2R pretvarač čiji je LSB bit na referentnom naponu

Prema teoremu superpozicije gledamo doprinos referentnog napona u B_0 . Treba se odrediti napon u točkama $A_0, A_1, A_2, A_3, \dots, A_{n-3}, A_{n-2}$ i A_{n-1} (za 8 bitni D/A R2R pretvarač $n = 8$, stoga je LSB B_0 , a MSB $B_{n-1} = B_{8-1} = B_7$ stoga su i točke u kojima se traži napon tim redoslijedom označene). Struja I iz U_{ref} teče preko jednakih otpora $2R$ i stvara padove napona $I \cdot 2R$, te je pad

napona na otporniku do B_0 ujedno i napon u točki A_0 . Izrazimo napon U_{A0} preko referentnog napona U_{ref} . Iz toga vrijedi:

$$U_{ref} = I \cdot 2R + I \cdot 2R = U_{A0} + U_{A0} = 2 U_{A0}$$

$$U_{ref} = 2 U_{A0}$$

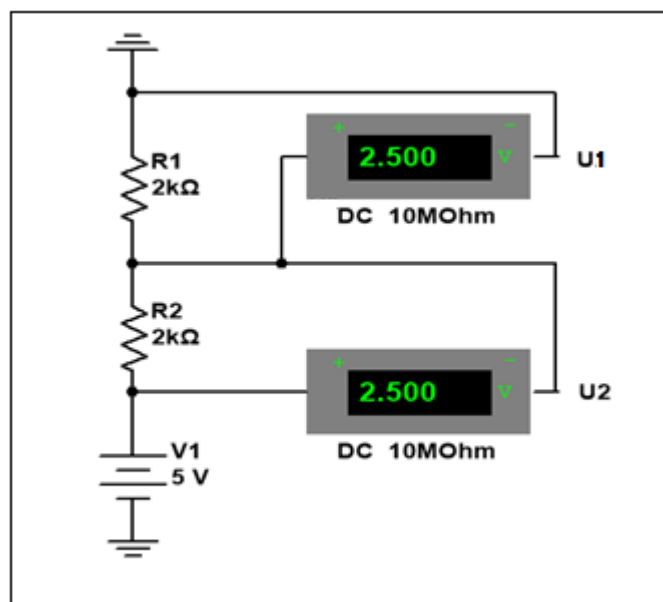
$$U_{A0} = U_{ref} / 2 \quad [8]$$

Struju je moguće izračunati preko referentnog napona i serijske veze otpornika $2R$.

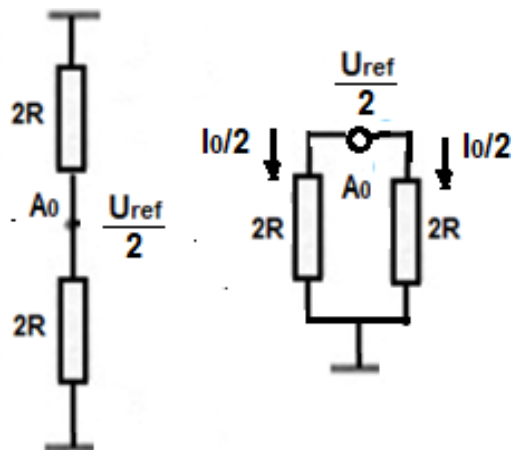
$U_{ref} = I \cdot 2R + I \cdot 2R = I (2R + 2R)$, odakle slijedi da je $I = \frac{U_{ref}}{4R}$. Za praktični DAC otpornici $2R$ su $2k$ što znači da je napon u točki A_0 polovina referentnog napona za $5V$ referentni napon, a napon u točki A_0 biti će $2,5V$, dok je struja $1,25 \text{ mA}$ što prikazuje i simulacija u multisim programu na slici 4.2.

Da bi se odredio ekvivalentni otpor, referentni napon potrebno je spojiti na masu, s time da je napon u točki A_0 polovina referentnoga napona. Prema slici 4.3 moguće je zaključiti da su otpori $2R$ i $2R$ u paraleli gledajući sa strane novog izvora. Na modificiranoj slici to je jasnije naznačeno. Iz U_{A0} struja se dijeli na dvije jednake struje na slici su označene $I_0/2$. Ekvivalentan otpor novog izvora je:

$$R_{ekv} = 2R \parallel 2R = \frac{2R \cdot 2R}{2R + 2R} = \frac{4R \cdot R}{4R} = 2R$$



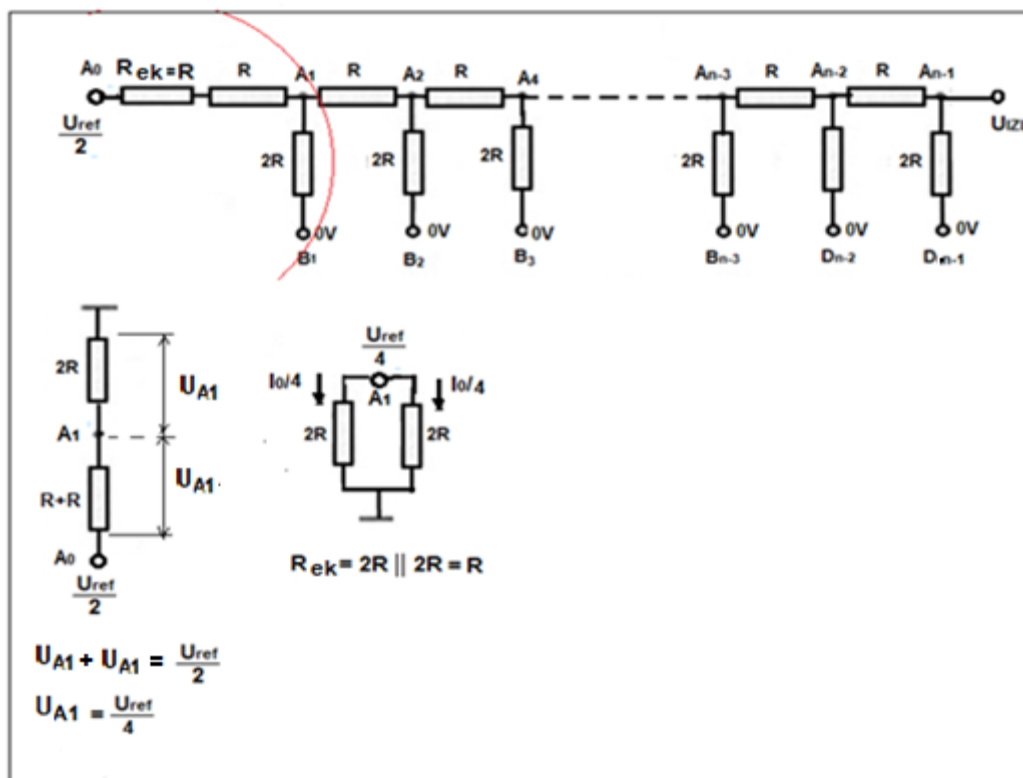
Slika 4.2 Simulacija za izračuna napona u točki A_0 prema slici 4.1



Slika 4.3 Određivanje ekvivalentnog otpora

Sada postoji mogućnost za daljnju analizu. U točki A_0 postoji polovina referentnog napona čiji je unutrašnji otpor R .

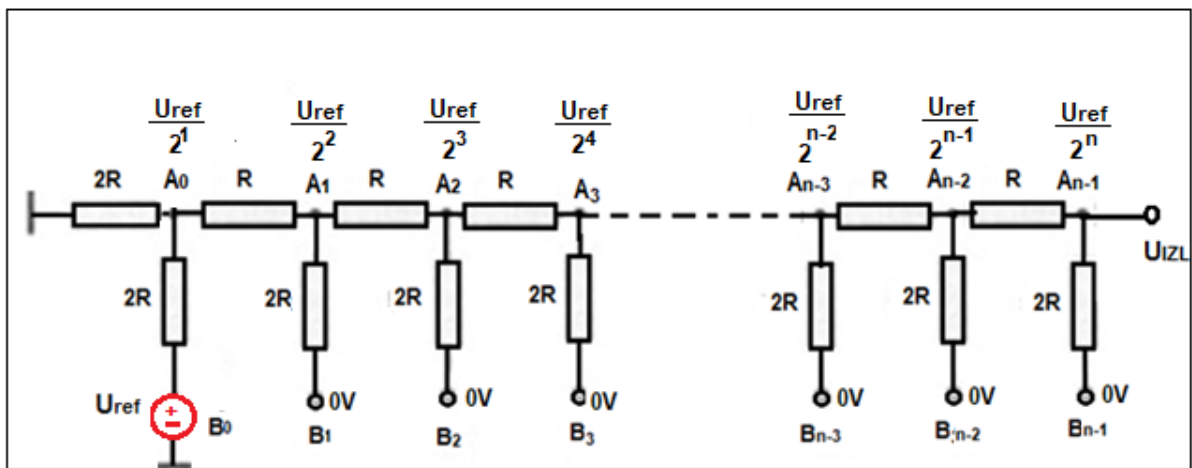
Na slici 4.4 vidi se analogija sa dobivanjem napona u točki A_1 , kao što je bio slučaj sa točkom A_0 .



Slika 4.4 Određivanje napona i ekvivalentnog otpora za čvor A_1

Napon u točki A_0 je polovina referentnog napona, napon u točki A_1 je polovina napona u točki A_0 , tj. četvrtina referentnog napona, napon u točki A_2 biti će polovina napona u prethodnoj točki A_1 , to znači da će biti osmina referentnog napona i tako sve do n -tog bita.

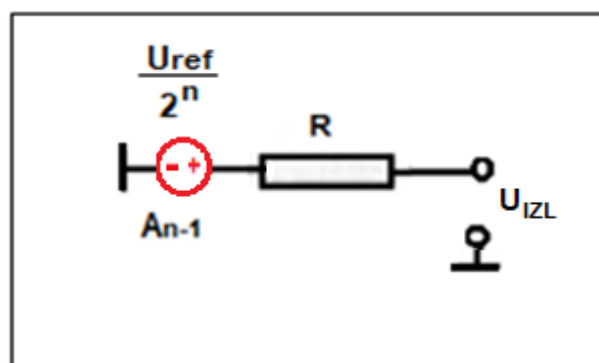
Na slici 4.5 ova zakonitost napona i struja je prikazana na cijelom n bitnom D/A R2R pretvaraču kada je LSB na visokom nivou, a svi ostali digitalni ulazi na 0V. Za n bitni R2R D/A pretvarač izlazni napon LSB biti će $U_{ref}/2^n$, te na slici 4.5 napon u čvoru A_{n-1} .



Slika 4.5 Izlazni napon za LSB u stanju 1 na referentnom naponu, a ostali bitovi u stanju 0

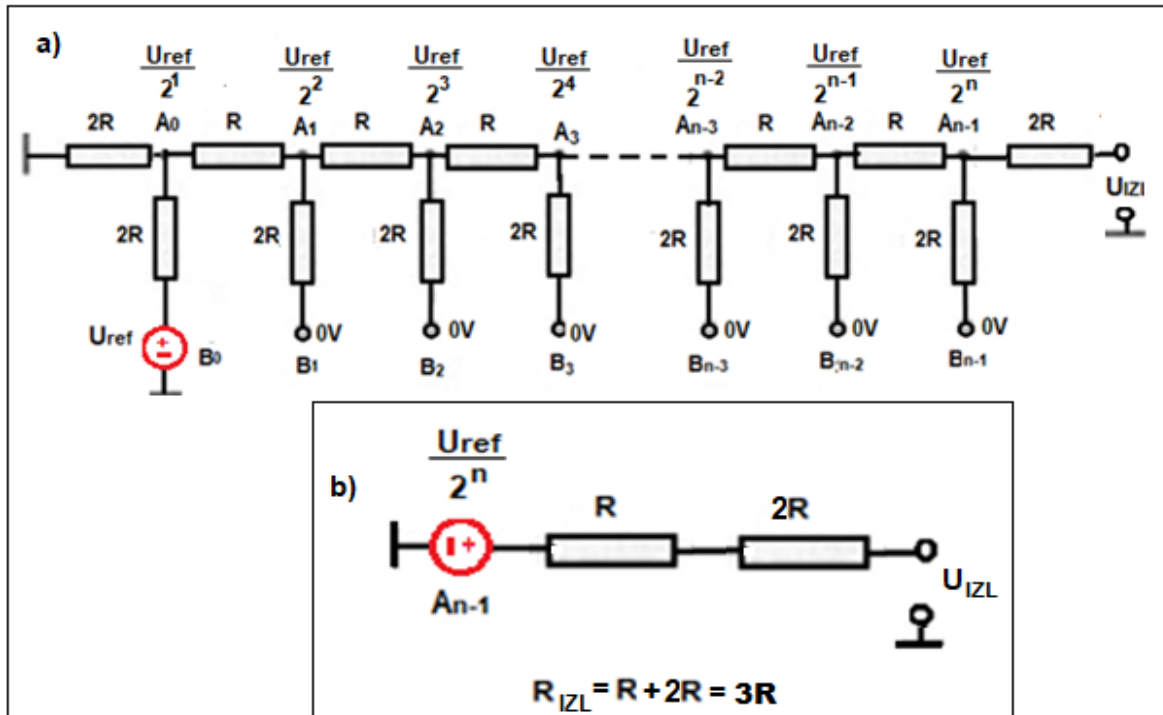
Slijedom prije navedenog desno od točke koju promatramo prema teoremu o superpoziciji otpor je paralela dva otpornika vrijednosti $2R$.

Znači izlazni napon je $\frac{U_{ref}}{2^n}$, a izlazni otpor je $2R \parallel 2R = R$, što je prikazano na slici 4.6.



Slika 4.6 Izlazni napon u točki A_{n-1} kada je LSB na 1, a R je izlazni otpor za cijeli D/A pretvarač

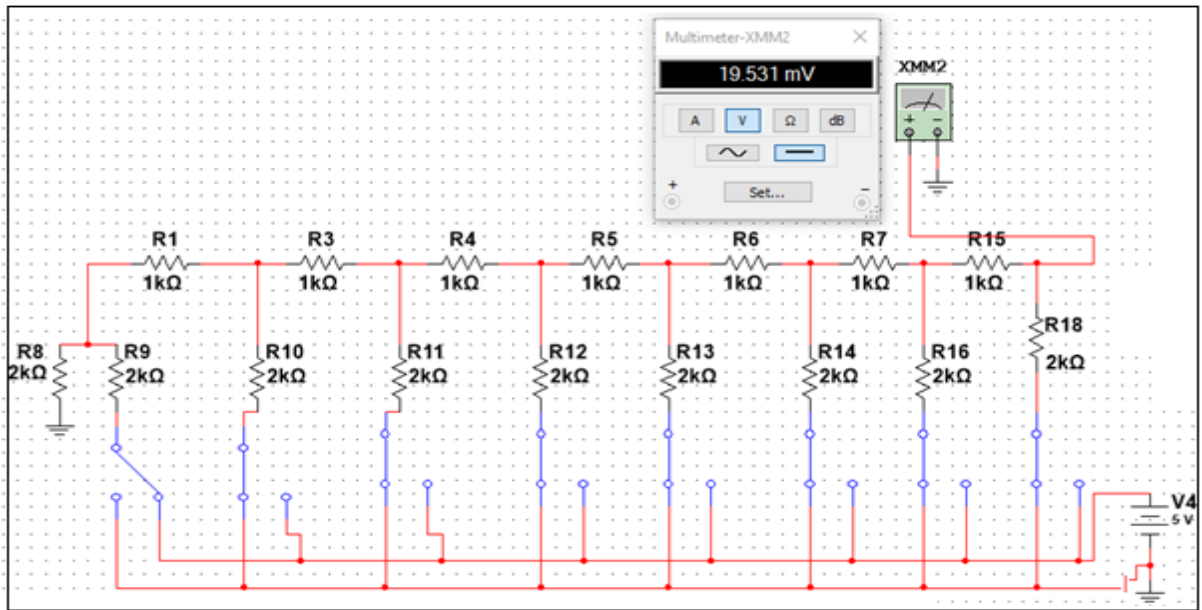
Ako bi izlaz bio simetričan ulazu slika 4.7 pod a, da je izlaz preko invertirajućeg ulaza u OP spojen na virtualnu masu preko otpornika od $2R$, kao što je na ulazu LSB spojen preko otpornika $2R$ na masu, tada će izlazni otpor biti $R \parallel 2R + 2R$ što iznosi $R + 2R = 3R$, slika 4.7 b).



Slika 4.7 a) Simetričan izlaz u odnosu na ulazu D/A pretvarača b) Izlazni otpor simetričnog DA pretvarača

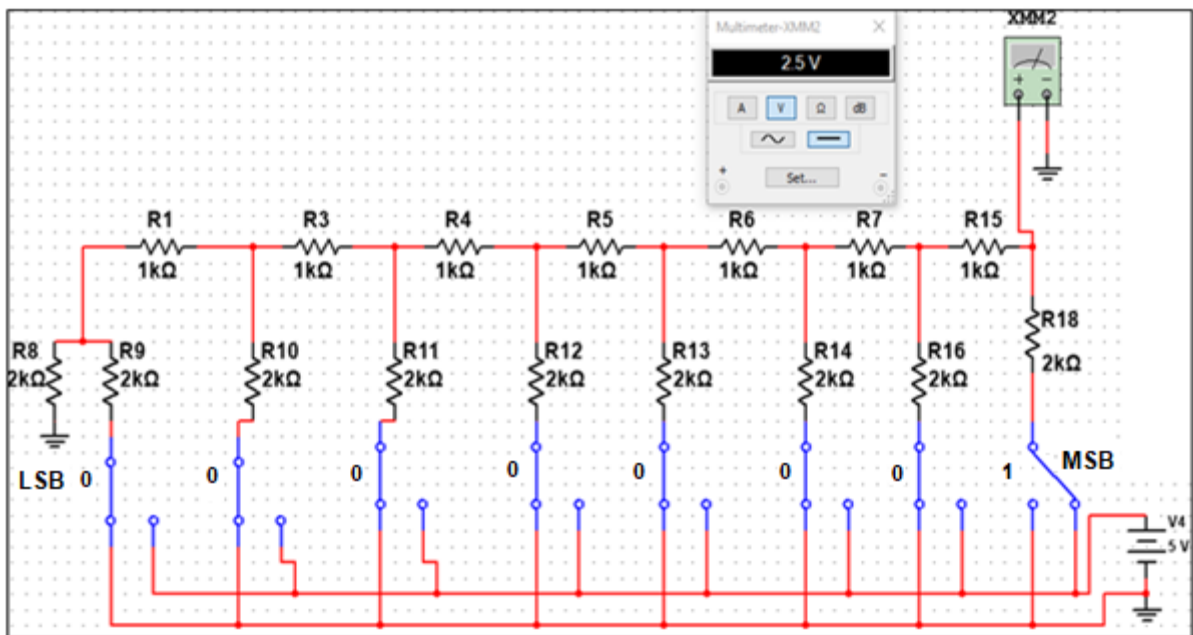
Za 8 bitni D/A pretvarač sa R2R ljestvičastom mrežom napon koji se dobije na izlazu pri 5V referentnom naponu na ulazu LSB iznosi:

$U_{LSB} = 5 : 2^8 = 19,531 \text{ mV}$, a izlazna struja biti će ovisna o izabranoj vrijednosti otpora R .



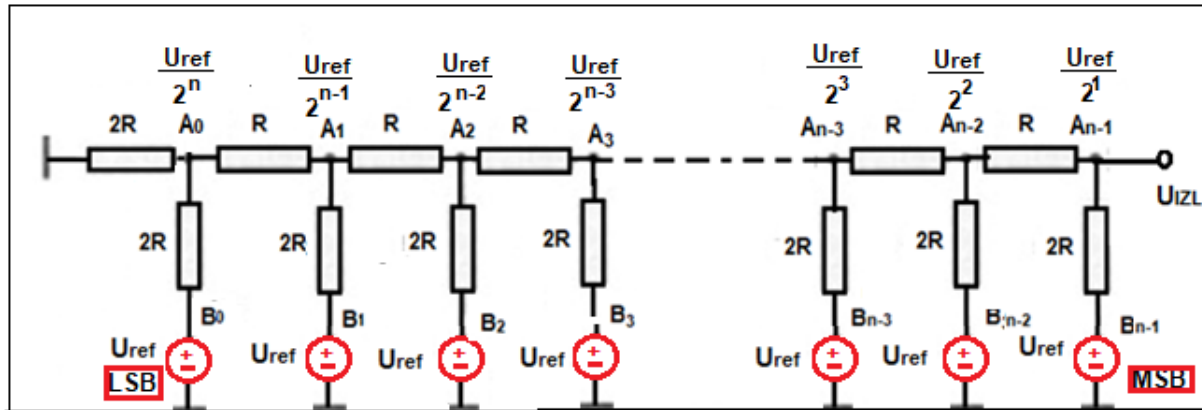
Slika 4.8 Naponski doprinos LSB za referentni naponu 5V

Napon kojim će doprinijeti MSB ovakvog pretvarača očito će biti kao i za LSB u prvom čvoru A_0 . Dakle, MSB u čvoru A_{n-1} dati će polovinu referentnog napona ako su ostali ulazi na 0V što se vidi iz simulacije u Multisim programu na slici 4.9.



Slika 4.9 Doprinos MSB kada je na $U_{ref}=5V$, a ostali bitovi na 0V

N bitni D/A pretvarač sa R2R ljestvičastom mrežom dati će prema teoremu super pozicije sljedeće doprinose ako su svi digitalni ulazi na referentnom naponu, krenuvši od MSB prema slici 4.10.



Slika 4.10 Doprinosi svih bitova kada su na visokoj razini referentnog napona

$$\text{Doprinos MSB u čvoru } A_{n-1}: \quad U_{n-1} = U_{\text{MSB}} = \frac{U_{\text{ref}}}{2}$$

$$\text{Doprinos MSB-1 u čvoru } A_{n-2}: \quad U_{n-2} = U_{\text{MSB-1}} = \frac{U_{\text{ref}}}{4}$$

$$\text{Doprinos MSB-1 u čvoru } A_{n-3}: \quad U_{n-3} = U_{\text{MSB-2}} = \frac{U_{\text{ref}}}{8}$$

$$\text{Doprinos LSB+2 u čvoru } A_2: \quad U_2 = U_{\text{LSB+2}} = \frac{U_{\text{ref}}}{2^{n-2}}$$

$$\text{Doprinos LSB+1 u čvoru } A_1: \quad U_1 = U_{\text{LSB+1}} = \frac{U_{\text{ref}}}{2^{n-1}}$$

$$\text{Doprinos LSB u čvoru } A_0: \quad U_0 = U_{\text{LSB}} = \frac{U_{\text{ref}}}{2^n}$$

Ukupan napon izlaza biti će prema zakonu superpozicije jednak sumi doprinosa svakog bita, što matematički odgovara sumi napona prema prethodnim jednakostima, što se zapisuje kao:

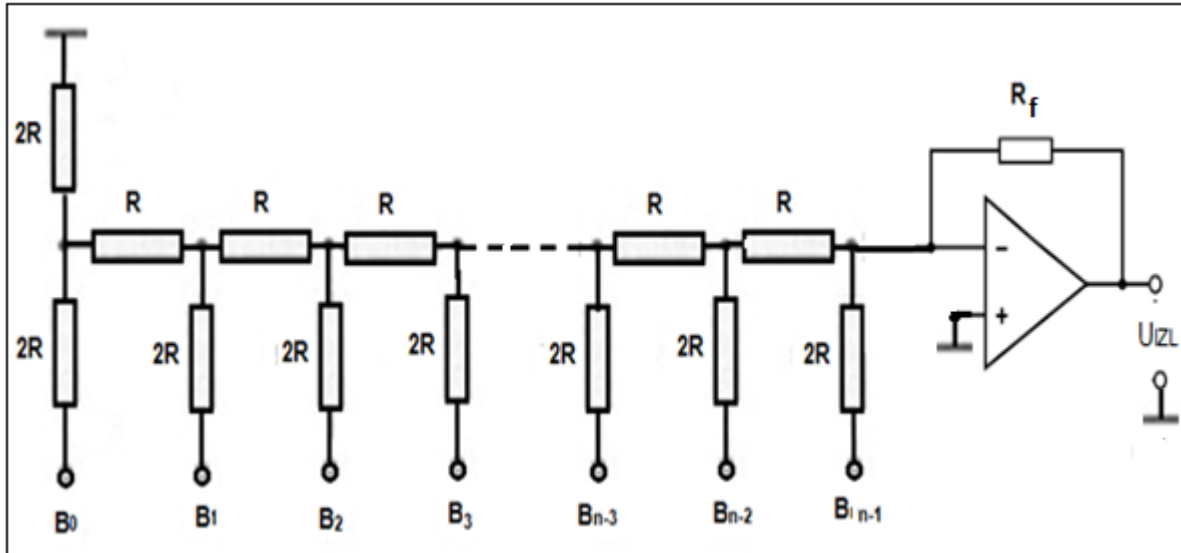
$$U_{\text{IZL}} = \frac{U_{\text{ref}}}{2} + \frac{U_{\text{ref}}}{4} + \frac{U_{\text{ref}}}{8} + \dots + \frac{U_{\text{ref}}}{2^{n-2}} + \frac{U_{\text{ref}}}{2^{n-1}} + \frac{U_{\text{ref}}}{2^n} \quad (4-1)$$

Kako bi se dobile vrijednosti struja koje teku R2R ljestvičastom mrežom, potrebno je pomnožiti izraz (4-1) s 1/R, jer je završni otpor ovakvog pretvarača je R (Ohmov zakon, I=U/R)

$$U_{\text{IZL}}/R = \frac{1}{R} \left(\frac{U_{\text{ref}}}{2} + \frac{U_{\text{ref}}}{4} + \frac{U_{\text{ref}}}{8} + \dots + \frac{U_{\text{ref}}}{2^{n-2}} + \frac{U_{\text{ref}}}{2^{n-1}} + \frac{U_{\text{ref}}}{2^n} \right) \quad (4-2)$$

$$I_{IZL} = \frac{1}{R} \left(\frac{U_{ref}}{2} + \frac{U_{ref}}{4} + \frac{U_{ref}}{8} + \dots + \frac{U_{ref}}{2^{n-2}} + \frac{U_{ref}}{2^{n-1}} + \frac{U_{ref}}{2^n} \right) \quad (4-3)$$

Izlazna struja konvertira se u napon preko OP kao i kod težinskog pretvarača. Struju izlaza potrebno je dovesti na invertirajući ulaz kako je prikazano na slici (4.11)



Slika 4.11 Spajanje R2R D/A pretvarača na invertirajući ulaz OP

Kako bi se dobila zavisnost struja i napona od stanje ulaza $B_{n-1}, B_{n-2}, B_{n-3}, \dots, B_2, B_1, B_0$, potrebno je pomnožiti odgovarajuće napone (struje) s pripadajućim binarnim ulazom B_i . Ako je i -ti bit na visokom nivou $B_i = U_{ref}$, a ako je na niskom nivou, $B_i = 0V$

$$I_{IZL} = \frac{1}{R} \left(\frac{U_{ref}}{2} B_{n-1} + \frac{U_{ref}}{4} B_{n-2} + \frac{U_{ref}}{8} B_{n-3} + \dots + \frac{U_{ref}}{2^{n-1}} B_1 + \frac{U_{ref}}{2^n} B_0 \right) \quad (4-4)$$

Zatim se izluči zajednički faktor iz brojnika, a to je U_{ref} te se dobije:

$$I_{IZL} = \frac{U_{ref}}{R} \left(\frac{1}{2} B_{n-1} + \frac{1}{4} B_{n-2} + \frac{1}{8} B_{n-3} + \dots + \frac{1}{2^{n-1}} B_1 + \frac{1}{2^n} B_0 \right) \quad (4-5)$$

Iz izraza (4-5) vidljivo je da se izlazna struja gledajući da teče od MSB dijeli kao i pripadajući naponi, prema masi u točki A_{n-1} teče $I/2$, u točki A_{n-2} teče $I/4$, a u točki A_0 teče najmanja struja koja iznosi $I/2^n$.

Ako se svaki pribrojnik u zagradi proširi s 2^n i izluči najveća potencija iz nazivnika, izraz u zagradi biti će binarni broj iz kojeg se lako nalazi i njegova dekadaska vrijednost.

$$\begin{aligned}
 I_{IZL} &= \frac{U_{ref}}{R} \left(\frac{1}{2} \frac{2^n}{2^n} B_{n-1} + \frac{1}{4} \frac{2^n}{2^n} B_{n-2} + \frac{1}{8} \frac{2^n}{2^n} B_{n-3} + \dots + \frac{1}{2^{n-1}} \frac{2^n}{2^n} B_1 + \frac{1}{2^n} \frac{2^n}{2^n} B_0 \right) \\
 I_{IZL} &= \frac{U_{ref}}{R} \frac{1}{2^n} \left(\frac{1}{2} \frac{2^n}{1} B_{n-1} + \frac{1}{4} \frac{2^n}{1} B_{n-2} + \frac{1}{8} \frac{2^n}{1} B_{n-3} + \dots + \frac{1}{2^{n-1}} \frac{2^n}{1} B_1 + \frac{1}{1} \frac{2^n}{2^n} B_0 \right) \\
 I_{IZL} &= \frac{U_{ref}}{R} \frac{1}{2^n} \left(B_{n-1} 2^{n-1} + B_{n-2} 2^{n-2} + B_{n-3} 2^{n-3} + \dots + B_1 2^1 + B_0 2^0 \right) \quad (4-6)
 \end{aligned}$$

Izlazna struja teče otpornikom povratne veze R_f i na njemu se stvara pad napona koji se očitava na izlazu OP u invertiranom obliku. Ako se dovodi pozitivan napon očitava se negativan i obrnuto.

$$\text{Vrijedi da je} \quad -U_{IZL} = I_{IZL} \cdot R_f \quad (4-7)$$

Izlaznu struju iz izraza (4-6) potrebno je uvrstiti u izraz (4-7) te se dobije:

$$-U_{IZL} = R_f \frac{U_{ref}}{R} \frac{1}{2^n} \left(B_{n-1} 2^{n-1} + B_{n-2} 2^{n-2} + B_{n-3} 2^{n-3} + \dots + B_1 2^1 + B_0 2^0 \right) \quad (4-8)$$

Kao i kod težinskog A/D pretvarača dobije se da je izlazni napon proporcionalan ulaznom binarnom broju kojeg je lako prevesti u dekadski zapis, dakle vrijedi relacija:

$$-U_{IZL} = k \cdot N_{(10)} \quad (4-9)$$

Koeficijenti proporcionalnosti nisu isti za oba tipa pretvarača, za R2R koeficijent proporcionalnosti kao i kod težinskog predstavlja doprinos LSB. Izražava se uspoređujući desne strane izraza (4-8) i (4-9)

$$k = R_f \frac{U_{ref}}{R} \frac{1}{2^n} = \frac{R_f}{R} \frac{U_{ref}}{2^n} = A_u \frac{U_{ref}}{2^n} \quad (4-10)$$

Ako je referentni napon 5V, a R i R_f po $1k\Omega$ za 8 bitni D/A ljestvičasti pretvarač koeficijent proporcionalnosti iznosi:

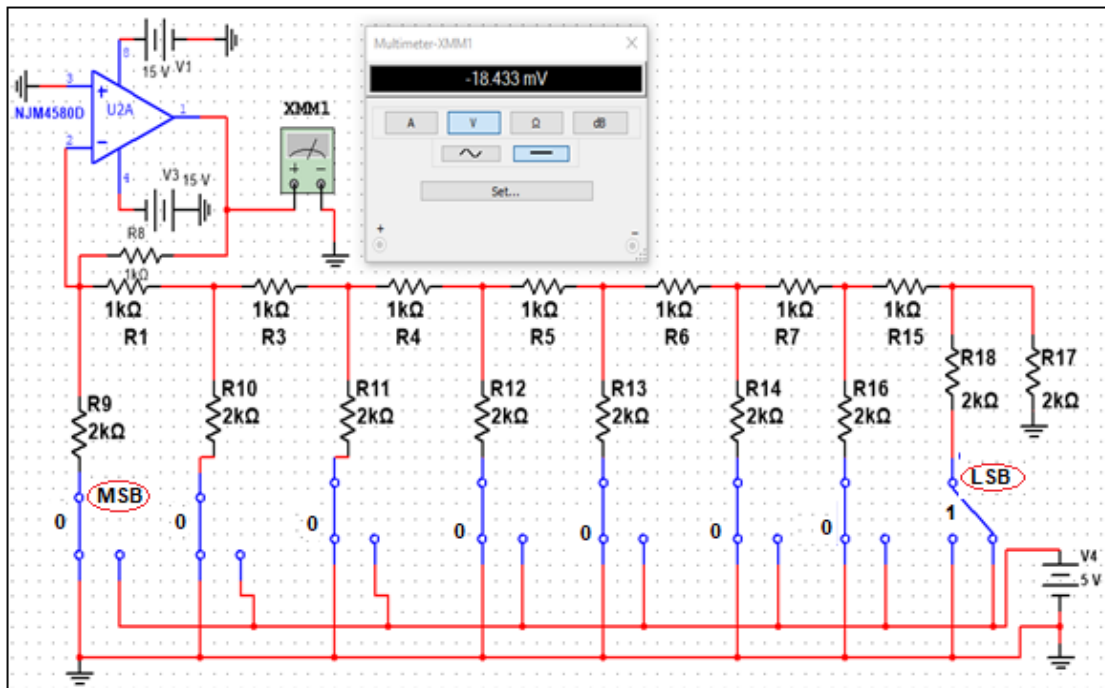
$$k = 1 \cdot \frac{5V}{2^8} = 0,01953125V = 19,531mV$$

Doprinos LSB teoretski za R2R ljestvičasti D/A pretvarač ($R=R_f=1k\Omega$ i $U_{ref}=5V$) jednak je koeficijentu proporcionalnosti k koji će se u daljim proračunima upotrebljavati.

$$U_{LSB} = k = 19,531mV \quad (4-11)$$

4.1 8 bitni R2R D/A pretvarač u multisim programu i usporedba rezultata s mjerenjima

U multisim programu za navedene vrijednosti napona i otpora u P.4.1. dobije se informacija prema slici 4.12. Dopinos LSB u multisim programu iznosi -18,433mV.



Slika 4.12 Izlazni napon za LSB u multisim programu iznosi -18,433mV

Iz izračuna i simulacije vidljivo je da postoji razlika napona za LSB. Ova razlika se javlja zbog offset napona koji je prisutan kod OP kada se na njegove ulaze ne dovodi napon. Offset napon za OP NJM4580L iznosi u multisim programu kako pokazuje slika 4.13, $U_{off} = 1,097\text{mV}$. Izlazni napon uvećan je za offset napon i vrijedi da će se u multisim programu dobiti napon jednak teoretski izračunatom uvećan za offset napon OP.

U tablici 3.2 prikazani su rezultati teorijskog izračuna sa simulacijom u multisim programu i praktično izvedenog R2R ljestvičastog D/A pretvarača. O kvaliteti praktično izvedenog pretvarača govore greške između teorijskog izračuna i izmjerenih napona na praktičnoj izvedbi za istu digitalnu kombinaciju na ulazu.

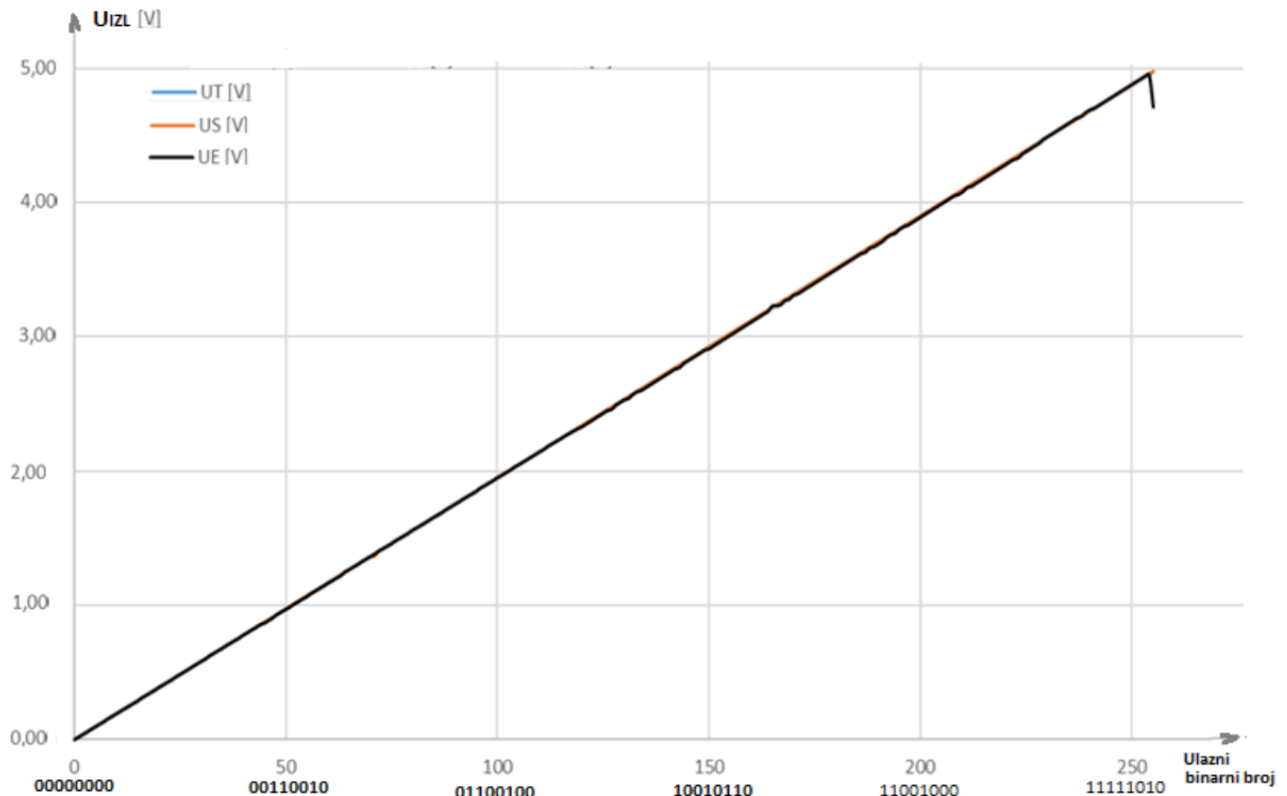
Tablica 4.1 Usporedba izlaznih napona i grešaka između teorijskog, multisim simulacije i praktični izvedenog D/A pretvarača sa R2R mrežom otpornika.

| Binarni ulaz | U_T [V] | U_S [V] | U_E [V] | ΔU_S | ΔU_E | p_S [%] | p_E [%] |
|--------------|-----------|-----------|-----------|--------------|--------------|-----------|-----------|
| 0000 0000 | 0,00000 | 0,00110 | 0,00000 | 0,00110 | 0,00000 | - | - |
| 0000 0001 | 0,01953 | 0,01843 | 0,01850 | 0,00110 | 0,00103 | 5,63 | 5,27 |
| 0000 0010 | 0,03906 | 0,03796 | 0,03800 | 0,00110 | 0,00106 | 2,82 | 2,71 |
| 0000 0011 | 0,05859 | 0,05749 | 0,05620 | 0,00110 | 0,00239 | 1,88 | 4,08 |
| 0000 0100 | 0,07813 | 0,07702 | 0,07770 | 0,00111 | 0,00043 | 1,42 | 0,55 |
| 0000 0101 | 0,09766 | 0,09655 | 0,09590 | 0,00111 | 0,00176 | 1,14 | 1,80 |
| 0000 1000 | 0,15625 | 0,15515 | 0,15640 | 0,00110 | 0,00015 | 0,70 | 0,10 |
| 0000 1100 | 0,23438 | 0,23327 | 0,23200 | 0,00111 | 0,00238 | 0,47 | 1,02 |
| 0001 1001 | 0,48828 | 0,48717 | 0,48500 | 0,00111 | 0,00328 | 0,23 | 0,67 |
| 0010 0000 | 0,62500 | 0,62389 | 0,62500 | 0,00111 | 0,00000 | 0,18 | 0,00 |
| 0011 0010 | 0,97656 | 0,97545 | 0,97000 | 0,00111 | 0,00656 | 0,11 | 0,67 |
| 0100 0000 | 1,25000 | 1,24890 | 1,24900 | 0,00110 | 0,00100 | 0,09 | 0,08 |
| 0110 0100 | 1,95313 | 1,95200 | 1,95000 | 0,00113 | 0,00313 | 0,06 | 0,16 |
| 1000 0000 | 2,50000 | 2,49890 | 2,49000 | 0,00110 | 0,01000 | 0,04 | 0,40 |
| 1100 1000 | 3,90625 | 3,90515 | 3,89000 | 0,00110 | 0,01625 | 0,03 | 0,42 |
| 1111 1010 | 4,88281 | 4,88171 | 4,88000 | 0,00110 | 0,00281 | 0,02 | 0,06 |
| 1111 1111 | 4,98047 | 4,97937 | 4,71000 | 0,00110 | 0,27047 | 5,41 | 5,43 |

U tablici 4.1 uneseni su podaci za sve jedinice 8 bitnog R2R D/A pretvarača i neki među-bitovi između jediničnih bitova, zadnji uneseni bit je MSB $1111\ 1111_2 = 255_{10}$. U prvome stupcu su osmo-bitni ulazi zapisani u bazi 2. U drugome stupcu su teoretski izračunati rezultati izlaznoga napona (U_T) za pripadajuću kombinaciju iz stupca 1. Treći stupac sadrži rezultate izlaznih napona (U_S) za pripadajuću ulaznu kombinaciju iz multisim programa. Četvrti stupac sadrži podatke za izlazni napon (U_E) dobiven mjerenjem na praktično izvedenim R2R D/A pretvaračem. Predzadnji stupac sadrže pogreške mjerenja p_S između rezultata dobivenih simulacijom u multisim programu i mjerenja. Zadnji stupac sadrži pogreške p_E između teorijskih rezultata i rezultata mjerenja.

Na slici 4.13 u excelu programu nacrtan je graf zavisnosti izlaznoga napona o ulaznom binarnom broju iz tablice 4.1. Plavom linijom je graf za teorijski izračun izlaznog napona o ulaznome binarnom broju na ulazu. Graf je polupravac koji prolazi ishodištem, što govori da je izlazni napon linearno ovisan o ulaznome broju. Ovo je naglašeno u poglavlju 2 izrazom (2-1). Narandžasti polupravac je graf dobiven simulacijom u multisim programu. Crni polupravac je graf dobiven

mjerenjima na praktično izvedenom D/A pretvaraču. Sa grafa je vidljivo da nema većih odstupanja teorijskih i izmjerenih rezultata osim za ulaz najvećeg broja 11111111.



Slika 4.13 Graf zavisnost izlaznog napona o ulaznoj binarnoj kombinaciji iz tablice 1

4.2 8 bitni R2R D/A pretvarač praktična izvedba

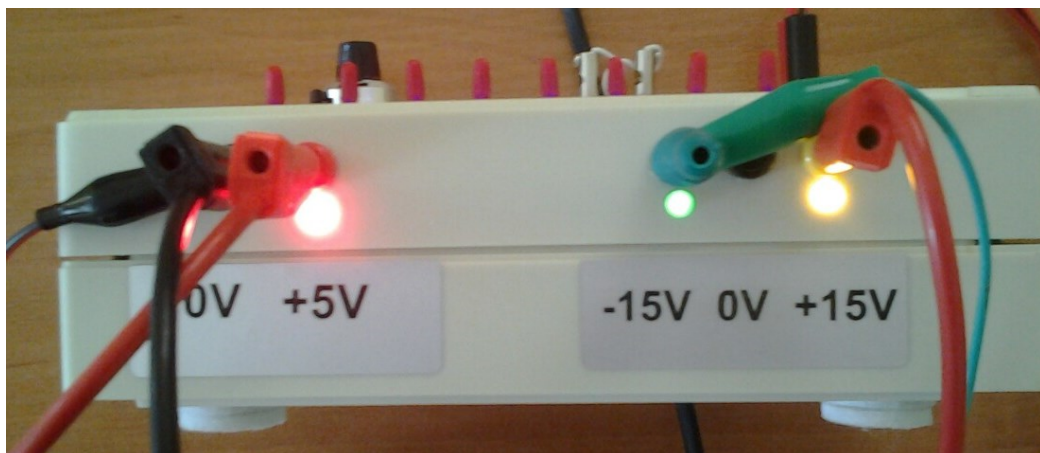
Praktični izvedba R2R 8 bitnog D/A pretvarača izrađena je s diskretnim komponentama. Kod ovog D/A pretvarača ugrađen je promjenljivi više okretni potencijometar u povratnoj vezi za regulaciju naponskog pojačanja OP. Za konverziju struje u napon iskorišteno je operacijsko pojačalo NJM4850L u sip kućišta radi malog offset napona. Za signalizaciju stanja digitalnih ulaza ugrađene su LED diode. Ulazi referentnog napona i napajanja OP imaju signalne LED diode da se zna dali je napon prisutan ili nije. Osim izlaza za mjerenje izlaznog napona, ugrađene su utičnice za mjerenje izlazne struje.



Slika 4.14 Pogled odozgo na praktični izveden R2R D/A pretvarač

Na slici 4.14 vidi se gornja površina D/A R2R pretvarača sa pripadajućim elementima. Za postavljanje ulaza kada je doveden referentni napon služe SPDT prekidači, diode pokazuju stanje ulaza. Na slici ulazna kombinacija je 11111111 jer su sve diode upaljene. U gornjem desnom kutu ugrađene su utičnice za mjerenje izlaznih napona i struja. U lijevom gornjem kutu vidljiv je više okretni potencijometar za regulaciju povratne veze za OP, a time i naponskog pojačanja.

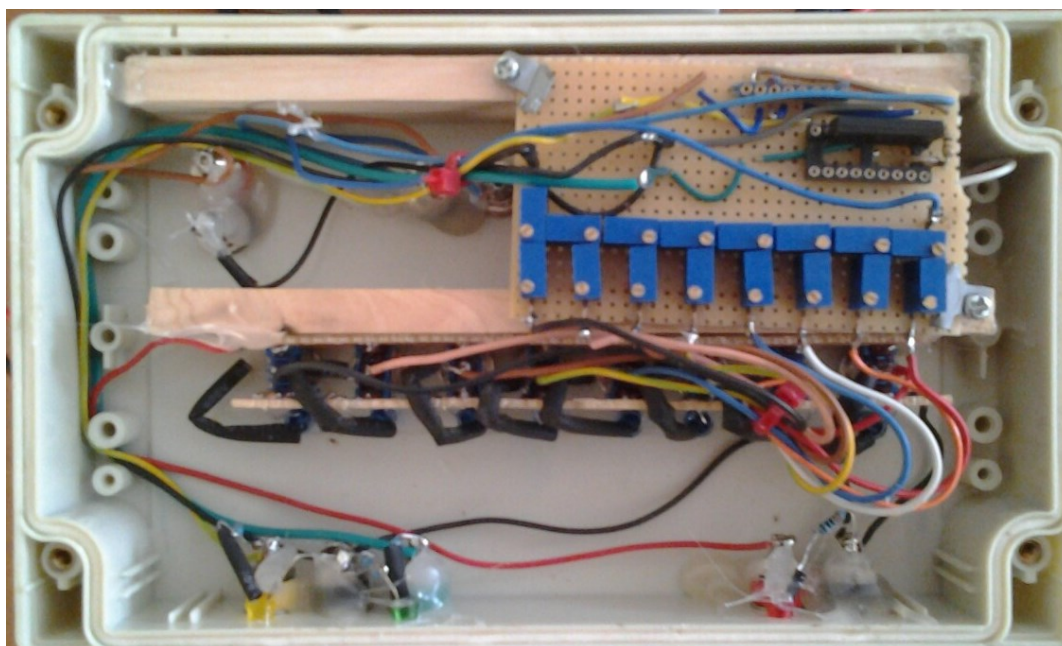
Na slici 4.15 prikazana je prednja strana D/A pretvarača sa kablovima za dovođenje referentnog napona i napajanja operacijskog pojačala.



Slika 4.15 Prednja ploča D/A pretvarača s indikatorima i utičnicama za napajanje

Na prednjoj ploči D/A pretvarača izvedeni su ulazi za referentni napon od 5V (može biti i druge vrijednosti s time da najveći izlazni napon ne premaši napon napajanja OP). OP se napaja iz simetričnog izvora napona $\pm 15V$, zelena led dioda je indikator za negativan napon, a žuta za pozitivan napon kojim se napaja OP. Crvena LED dioda je indikator prisutnosti referentnog napona.

Na slici 4.16 je prikazana unutrašnjost 8-bitnog R2R ljestvičastog D/A pretvarača.



Slika 4.16 Unutrašnji raspored elemenata R2R D/A pretvarača

Na slici 4.16 prikazan je unutrašnji raspored elemenata. Na ugrađene prekidače zalemite su dvije univerzalne tiskane pločice s vodljivim trakama, a na njih su zalemljene signalne led diode. Na tiskanu pločicu gdje su zalemljeni otpornici i OP dovedeni su naponi koristeći boje utičnica da bi izrada bila brža te da se izbjegne pogreška prilikom spajanja komponenti u cjelinu. Izvodi referentnog napona dovedeni su na jednu tiskanu pločicu s trakama, a uzemljenje na drugu tiskanu pločicu s trakama. Srednji izvod SPDT prekidača pri preklapanju u stanju 1 spojen je na referentni napon, au stanju 0 spojen je na uzemljenje (uzemljen je minus pol referentnog napona). Jedini problem je stabilnost referentnog napona što je riješeno izgradnjom ispravljača stabiliziranog napona, za $\pm 15V$ stabilizator iskorišteni su IC 7815 i 7915, a referentni napon je promjenljiv i izgrađen je s IC LM317.

5. ZAKLJUČAK

Izgradnja školskog težinskog D/A pretvarača s diskretnim komponentama predstavljala je mali izazov, osobito kada su prvi radovi na probnoj pločici pokazali da su dobiveni rezultati daleko od teoretskih izračuna i rezultata dobivenih multisim programom. Zadovoljavajući rezultat postignut je ugradnjom trim potenciometara umjesto fiksnih otpornika. Podešavanjem otpora trim potenciometra dobila se otporna mreža koja se približila teoretskim rezultatima.

Kod izgradnje školskog ljestvičastog R2R D/A pretvarača problem se lako riješio što se tiče izbora otpornika otporne mreže, jer trebalo je samo dva otpornika vrijednosti R i $2R$, da bi rezultati bili što bolji posegnulo se kao i kod težinskog za trim potenciometrima da bi se približili što više teoretskim rezultatima. Ova dva praktična rada mogu poslužiti za demonstraciju rada težinskog i R2R D/A pretvarača

6. LITERATURA

KNJIGE

- [2] Aleksandar Szabo, Damir Bošnjak , Digitalna elektronika
- [3] Aleksandar Szabo, Damir Bošnjak , Digitalna elektronika
- [4] Aleksandar Szabo, Damir Bošnjak, Nediljka Furčić , Osnove digitalne elektronike
- [8] Aleksandar Szabo, Damir Bošnjak, Nediljka Furčić , Osnove digitalne elektronike

SLIKE

- [1] Slika 2.1 „Obrada audio signala“ dostupno na: <https://www.elprocus.com/digital-to-analog-converter-dac-applications/>
- [6] Slika 3.3 „Pin funkcije OP i izgled kućišta prema [datasheetu]“ dostupno na :
https://www.alldatasheet.com/datasheet-pdf/pdf/614758/ETC2/NJM4580L.html?fbclid=IwAR3YMPI7NwBEtKp_mS_mSame8Aw-4_ABQ4LUisIX-mDqNkMyWQsRr1TcDpw
- [7] Slika 3.4 „SPDT prekidač sa 3 položaja“ dostupno na: <https://www.robotshop.com/en/mini-panel-mount-spdt-toggle-switch.html>

INTERNET

- [5] Mensur Šakić, ELECTRONIC WORKBENCH MultiSim 8

SAŽETAK

DA PRETVORBA TEŽINSKIM I R2R PRETVARAČIMA

U završnome radu digitalno analogna pretvorba težinskim i R2R pretvaračima opisane su teorijske postavke pretvorbe sa težinskom vrijednošću otpornika i ljestvičastom R2R otpornom mrežom. Teorijske izračuni za oba tipa D/A pretvornika provjereni su simulacijama u multisim programu kao i u praktičnoj izvedbi sa diskretnim komponentama. Rezultate izlaznih analognih napona za sve osmo-bitne kombinacije na ulazu usporedile su se između teorijskih rezultata i rezultata dobivenih simulacijom u multisim programu sa praktično izvedenim pretvaračima kako bi se procijenila kvaliteta praktično izvedenih D/A pretvarača s težinskom i R2R ljestvičastom mrežom otpornika.

Ključne riječi: težinski digitalno analogni pretvarač, digitalno analogni pretvarač sa R2R mrežom otpornika, bit, 8-bitni binarni broj, dekadski broj, referentni napon, digitalni ulaz, analogni izlazni napon, multisim program, praktična izvedba

ABSTRACT

In the final paper, digital-to-analog conversion by weight and R2R converters describes the theoretical conversion settings with resistor weight value and scale R2R resistive network. The theoretical calculations for both types of D / A converters were verified by simulations in the multisim program as well as in practical design with discrete components. The results of the analog output voltages for all eight-bit combinations at the input were compared between the theoretical results and the results obtained by simulation in a multisim program with practically derived converters to evaluate the quality of practically derived D / A converters with a weight and R2R ladder resistor network.

Keywords: weight digital-to-analog converter, digital-to-analog converter with R2R resistor network, bit, 8-bit binary number, decadal number, reference voltage, digital input, analog output voltage, multisim program, practical design

ŽIVOTOPIS

Drago Gelemanović rođen je 24. veljače 1992 u Zagrebu, Republika Hrvatska. Živi u mjestu Ilača. Godine 2007. završava osnovnu školu „Ilača-Banovci“ u Ilači. Iste godine upisuje Tehničku školu Ruđera Boškovića u Vinkovcima, te ju završava 2011. godine. Nakon srednje škole nastavlja obrazovanje na Fakultetu elektrotehnike, računarstva i informacijskih znanosti u Osijeku.

PRILOZI

P.3.1. Shema 8-bitnog težinskog D/A pretvarača iz multisim program

P.3.1.1 DAC TEŽINSKI MULTISIM 12 (CD)

P.3.2. Datasheet OP NJM4580 serije

P.3.3. Usporedbene tablice zavisnosti izlaznih napona o ulaznom 8-bitnom broju na ulazu dobivenih teorijskim izračunom, simulacijom u multisim programu i praktične izvedbe D/A pretvarača s diskretnim komponentama.

P.4.1. Shema 8-bitnog R2R D/A pretvarača iz multisim programa

P.4.1.1 DAC R2R_ MULTISIM 12 (CD)

P.4.2. Usporedbena tablica zavisnosti izlaznih napona o ulaznom 8-bitnom broju na ulazu R2R D/A pretvarača dobivenih teorijskim izračunom, simulacijom u multisim programu i praktične izvedbe D/A pretvarača s diskretnim komponentama.

P.4.3. Praktična izvedba težinskog D/A pretvarača s diskretnim komponentama u slikam

P.4.4. Praktična izvedba 8-bitnog R2R D/A pretvarača s diskretnim komponentama u slikama

P.4.5. Mjerenja izlaznih napona kod oba D/A pretvarača s laboratorijskim izvorima napajanja