

Koncept neprekidnog sustava napajanja snage do 20W baziranog na izmjenjivaču upravljanom s CD4047

Markotić, Petar

Undergraduate thesis / Završni rad

2024

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **Josip Juraj Strossmayer University of Osijek, Faculty of Electrical Engineering, Computer Science and Information Technology Osijek / Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:200:525027>

Rights / Prava: [In copyright](#)/[Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2024-12-24**

Repository / Repozitorij:

[Faculty of Electrical Engineering, Computer Science and Information Technology Osijek](#)



SVEUČILIŠTE JOSIPA JURJA STROSSMAYERA U OSIJEKU

FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA I

INFORMACIJSKIH TEHNOLOGIJA OSIJEK

Sveučilišni studij

**KONCEPT NEPREKIDNOG SUSTAVA NAPAJANJA
SNAGE DO 20W BAZIRANOG NA IZMJENJIVAČU
UPRAVLJANOM S CD4047**

Završni rad

Petar Markotić

Osijek, 2024.

**FERIT**FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA
I INFORMACIJSKIH TEHNOLOGIJA OSIJEK**Obrazac Z1P: Obrazac za ocjenu završnog rada na sveučilišnom prijediplomskom studiju****Ocjena završnog rada na sveučilišnom prijediplomskom studiju**

Ime i prezime pristupnika:	Petar Markotić
Studij, smjer:	Sveučilišni prijediplomski studij Elektrotehnika i informacijska tehnologija
Mat. br. pristupnika, god.	4850, 29.07.2020.
JMBAG:	0165087608
Mentor:	prof. dr. sc. Denis Pelin
Sumentor:	Andrej Brandis, univ. mag. ing. el.
Sumentor iz tvrtke:	
Naslov završnog rada:	Koncept neprekidnog sustava napajanja snage do 20W baziranog na izmjenjivaču upravljanom s CD4047
Znanstvena grana završnog rada:	Elektrostrojarstvo (zn. polje elektrotehnika)
Zadatak završnog rada:	Izraditi neprekidni sustav napajanja snage 20W koji se napaja s 12V izmjenično. Testirati podsustave i ispitati je kroz različite režime rada ovisno o stanju baterije i napona izmjenične pojne mreže. Snimiti karakteristične valne oblike za odabrane režime. Sumentor: Andrej Brandis Rad je rezerviran za studenta Petra Markotića
Datum prijedloga ocjene završnog rada od strane mentora:	16.09.2024.
Prijedlog ocjene završnog rada od strane mentora:	Izvrstan (5)
Datum potvrde ocjene završnog rada od strane Odbora:	25.09.2024.
Ocjena završnog rada nakon obrane:	Izvrstan (5)
Datum potvrde mentora o predaji konačne verzije završnog rada čime je pristupnik završio sveučilišni prijediplomski studij:	27.09.2024.



FERIT

FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA
I INFORMACIJSKIH TEHNOLOGIJA **OSIJEK**

IZJAVA O IZVORNOSTI RADA

Osijek, 27.09.2024.

Ime i prezime Pristupnika:	Petar Markotić
Studij:	Sveučilišni prijediplomski studij Elektrotehnika i informacijska tehnologija
Mat. br. Pristupnika, godina upisa:	4850, 29.07.2020.
Turnitin podudaranje [%]:	13

Ovom izjavom izjavljujem da je rad pod nazivom: **Koncept neprekidnog sustava napajanja snage do 20W baziranog na izmjenjivaču upravljanom s CD4047**

izrađen pod vodstvom mentora prof. dr. sc. Denis Pelin

i sumentora Andrej Brandis, univ. mag. ing. el.

moj vlastiti rad i prema mom najboljem znanju ne sadrži prethodno objavljene ili neobjavljene pisane materijale drugih osoba, osim onih koji su izričito priznati navođenjem literature i drugih izvora informacija.

Izjavljujem da je intelektualni sadržaj navedenog rada proizvod mog vlastitog rada, osim u onom dijelu za koji mi je bila potrebna pomoć mentora, sumentora i drugih osoba, a što je izričito navedeno u radu.

Potpis pristupnika:

SADRŽAJ

1. UVOD	1
1.1. Zadatak završnog rada	1
2. PREGLED PODRUČJA RADA.....	2
3. ANALIZA RADA PRETVARAČA	3
4. IZRADA MAKETE	6
4.1. Izrada tiskane pločice.....	7
4.2. Izrada kućišta	9
5. REŽIMI RADA.....	11
5.1. Mreža kao izvor napajanja.....	11
5.2. Mreža napaja bateriju	11
5.3. Baterija kao izvor napajanja.....	11
6. Rezultati i analiza mjerenja.....	12
6.1. Mjerenja kada je mreža izvor napajanja.....	13
6.2. Mjerenja kada mreža puni bateriju	16
6.3. Mjerenja kada je baterija izvor napajanja.....	18
7. ZAKLJUČAK	24
LITERATURA	25
POPIS OZNAKA	26
SAŽETAK.....	27
SUMMARY	27
ŽIVOTOPIS	28
PRILOZI	29
P1 – kataloški podaci 1N4007	29
P2 – kataloški podaci IRF540	31
P3 – kataloški podaci CD4047BE.....	37

1. UVOD

Izrađena je maketa iz kolegija Osnove energetske elektronike, maketa je pronađena na stranici Blogger, u kategoriji „Power Supply“. Zbog nekih greški uočenih na maketi, shema je kombinirana sa shemom makete koja je pronađena na stranici Solderingmind, pod naslovom „CD4047be inverter circuit – 12v to 220v 100 watts inverter“. Na temelju makete i izrađenog seminara, u dogovoru sa mentorom oni služe kao temelj za ovaj završni rad.

Maketa je zamišljena kao neprekidni sustav napajanja male snage koji bi se napajao iz izmjenične mreže, potom se transformatorom smanjuje efektivna vrijednost napona na 12V i ispravljaao pomoću jednofaznog neupravljivog ispravljača u mosnom spoju. Ispravljeni napon omogućuje punjenje baterije napona 12V. Primarni izvor je izmjenična mreža, a kada se dovod s izmjenične mreže prekine, ulogu izvora preuzima baterija koja napaja trošilo. Dodatno, napaja se upravljački dio izmjenjivača. Izmjenjivanje je bazirano na topologiji izmjenjivača u spoju sa srednjom točkom. Upravljački dio generira pravokutni napon koji okida dva MOSFET-a protutaktno. Na sekundaru transformatora inducira se izmjenični napon pravokutnog oblika efektivne vrijednosti 230V.

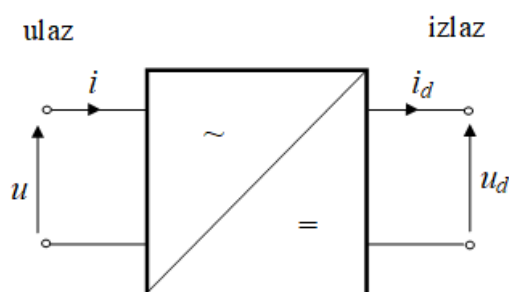
1.1. Zadatak završnog rada

Izraditi neprekidni sustav napajanja snage 20W koji se napaja s 12V izmjenično. Testirati podsustave i ispitati je kroz različite režime rada ovisno o stanju baterije i napona izmjenične pojne mreže. Snimiti karakteristične valne oblike za odabrane režime.

2. PREGLED PODRUČJA RADA

„Izmjenično-istosmjerni pretvarači nazivaju se ispravljači. Namjena im je pretvorba izmjenične ulazne veličine u istosmjernu. Ulazna veličina je najčešće struja ili napon sinusnog ili pravokutnog oblika. Istosmjerna izlazna veličina sastoji se od istosmjerne komponente i od izmjenične komponente koja predstavlja kolebanje oko srednje vrijednosti. To kolebanje naziva se valovitost. Smanjivanje valovitosti ostvaruje se filtriranjem nakon temeljnog procesa ispravljanja.“ [1]

Kao što je citirano [1], proces ispravljanja obavlja se najčešće pomoću diode koja propušta samo jednu pozitivnu poluperiodu izmjeničnog napona, dok drugu blokira. Rezultat je pulsirajući istosmjerni napon na trošilu. Filtriranje napona se najjednostavnije i najčešće izvodi dodavanjem kondenzatora paralelno na izlazu i služi za filtriranje izlaznog napona. Slika 2.1. prikazuje simbol jednofaznog ispravljača napona.



Slika 2.1. Simbol jednofaznog ispravljača napon

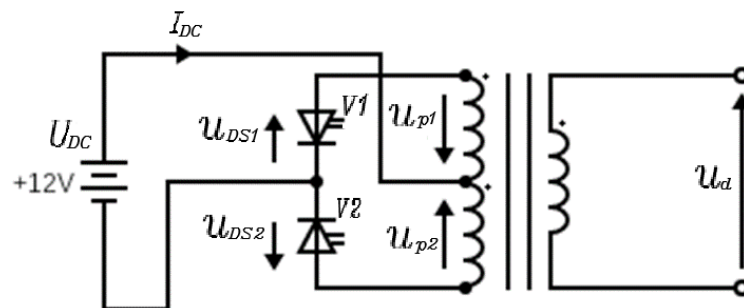
Izmjenjivač (inverter) je uređaj učinkovite elektronike koji povezuje istosmjerni i izmjenični električki sustav. Pri tome je smjer energije iz istosmjernog sustava prema izmjeničnom. Pri pretvorbi istosmjernog napona u izmjenični napon, izmjenjivač može proizvesti napon točno određenog iznosa i frekvencije. Izmjenjivač stvara vlastitu autonomnu izmjeničnu mrežu 230V, 50Hz i zato se on još naziva i autonomni izmjenjivač [2]. Postoji više metoda ostvarivanja izmjenjivača kao što su: autonomni naponski izmjenjivač u punomosnom i polumosnom spoju, autonomni naponski izmjenjivač, PWM izmjenjivač, višerazinski izmjenjivač, rezonantni izmjenjivač, te „Z-Source Inverter“. U ovom radu korišteni autonomni naponski izmjenjivač u polumosnom spoju bazira se na dvije tranzistorske sklopke koje se uključuju i isključuju protutaktno. Najčešće korištene pretvaračke komponente su MOSFET i IGBT. U današnje vrijeme se sve češće koriste izvedbe izmjenjivača sa IGBT-ovima, zbog potrebe velikih frekvencija sklapanja [3]. MOSFET ima tri priključnice poznatije kao Uvod (Source), Odvod (Drain) i Upravljačka elektroda (Gate). Uvod i Odvod su priključnice ili elektrode izvedene iz

slojeva poluvodiča koje se povezuju u takozvani “kanal”. Upravljačkom elektrodom upravlja se naponskim signalom [4].

3. ANALIZA RADA PRETVARAČA

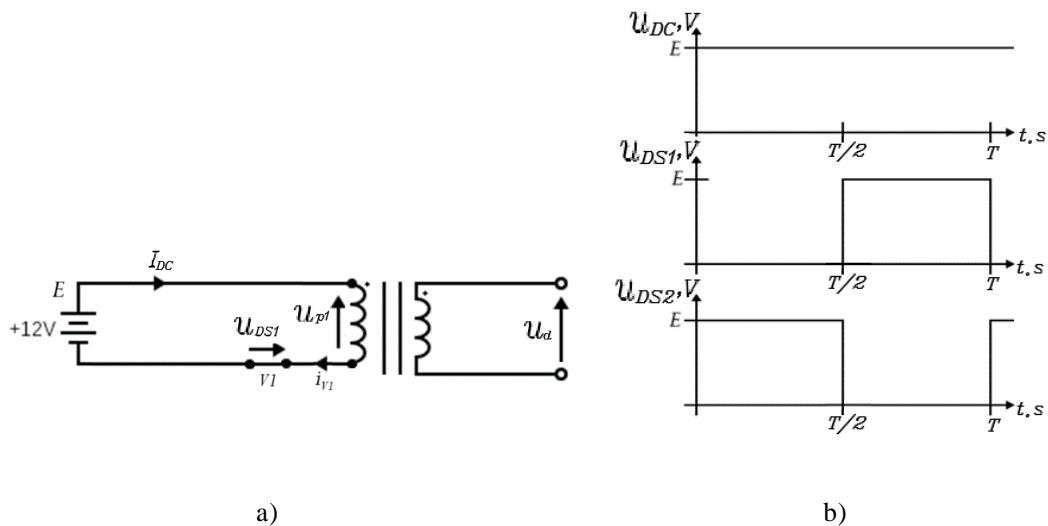
Analiza rada neprekidnog sustava napajanja biti će podijeljena u dvije analize koje će se zasebno promatrati, a to su analiza rada autonomnog naponskog izmjenjivača u polumosnom spoju i analiza rada jednofaznog punovalnog neupravljivog ispravljača u mosnom spoju kapacitivno opterećenog. Analizirani su valni oblici napona i struja koji sudjeluju u procesu pretvorbe.

Analiza autonomnog naponskog izmjenjivača u polumosnom jest analiza izlaza neprekidnog sustava napajanja. Ovdje se obrađuje analiza ulaznog istosmjernog napona spojenog na srednji izvod primarnog namota transformatora, te dva ventila (MOSFET-a) spojena na dva kraja izvoda namota primara transformatora. Spoj je prikazan na slici 3.1.



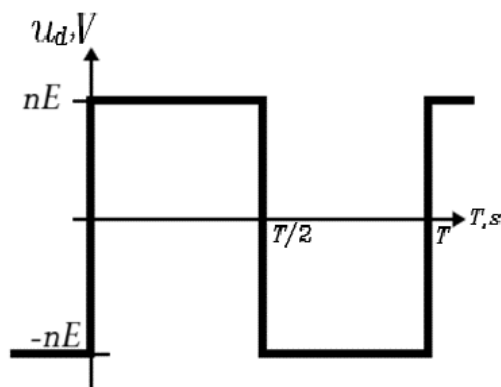
Slika 3.1. Autonomni naponski izmjenjivač u polumosnom spoju

Ventili V1 i V2 dobivaju iz upravljačkog dijela signal za okidanje na upravljačku priključnicu MOSFET-a. Upravljački dio generira pravokutni valni oblik, te upravljački signal okida ventile V1 i V2 protutaktno na frekvenciji 50 Hz. Analiza rada je provedena na osnovu nadomjesne mreže prikazane slikom 3.2. a). Prikazan je interval A, $0 < t < T/2$, u kojem ventil V1 vodi te je napon na njemu $u_{DS1} = 0$, stoga prema kirchhoffovom zakonu za napon vrijedi $u_{p1} - E = 0$. Pretpostavljen je idealni transformator, te vrijedi $nu_{p1} = u_d$. Iz čega se može zaključiti da je $u_d = nE$. Vrijedi da je $u_{DS2} - E = 0$, stoga je $u_{DS2} = E$. U intervalu B, $T/2 < t < T$, je slična mreža mreži na slici 3.2. a), te se na isti način provodi pisanje kirchhoffovih zakona za napone. Analiza napona prikazana je na slici 3.2. b).



Slika 3.2. a) nadomjesna shema za interval A, b) Ulazni napon u_{DC} , napon na ventilu 1 u_{DS1} , napon na ventilu 2 u_{DS2}

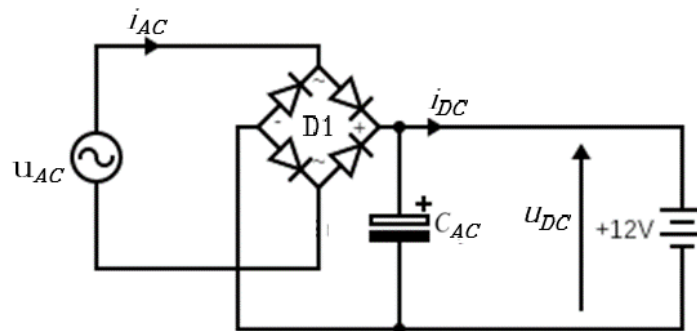
Zbog protutaktnog okidanja ventila V1 i V2 napon vođenja u_{DS} i struja vođenja i_{DS} mijenjaju smjer, te se na sekundaru transformatora inducira izmjenični napon u_d pravokutnog oblika, prikazan na slici 3.3.



Slika 3.3. Valni oblika izlaznog napona u_d na sekundaru transformatora

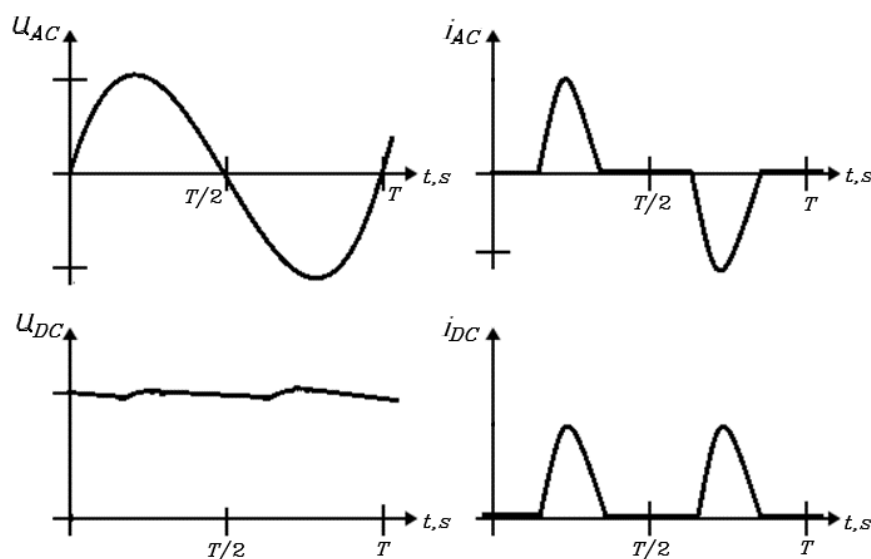
Analiza jednofaznog neupravljivog ispravljača u mosnom spoju kapacitivno opterećenog predstavlja analizu ulaznog pretvarača neprekidnog sustava napajanja. Sastoji se od izmjeničnog izvora, jednofaznog neupravljivog ispravljača u mosnom spoju, te kapacitivnog opterećenja. Jednofazni neupravljivi ispravljač u mosnom spoju (engl. *full-wave bridge circuit*) je punovalni ispravljački mosni spoj s četiri diode ili tiristora. Srednja vrijednost izlaznoga pulsirajućega istosmjernoga napona iznosi 90% efektivne vrijednosti ulaznoga izmjeničnoga napona, a može se povećati dodavanjem kondenzatora na izlazu [5]. Spoj je prikazan

slikom 3.4. C_{AC} je tako odabran da se pri analizi smatra da je izlazi napon ispravljača minimalne valovitosti i da se izlaz može modelirati idealnim naponskim izvorom 12V.



Slika 3.4. Jednofazni neupravljivi ispravljač u mosnom spoju kapacitivno opterećen

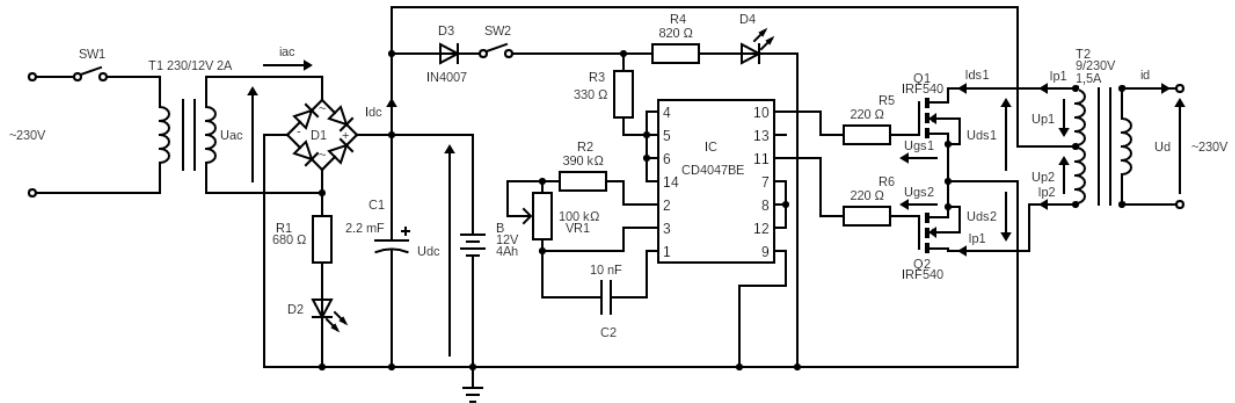
Jednofazni neupravljivi ispravljač u mosnom spoju čine četiri neupravljive diode koje su označene kao jedna jer zajedno čine jedan elektronički sklop. Kada je na diodi negativan napon ne vodi, a kada je pozitivan provede. Kondenzator koji se nalazi služi kako bi „ugladio“ ispravljeni napon koji dolazi nakon jednofaznog neupravljivog ispravljača u mosnom spoju prema trošilu, to se može vidjeti u analizi valnih oblika napona i struje prikazanih na slici 3.5.



Slika 3.5. Valni oblik ulaznog napona u_{AC} , ulazne struje i_{AC} , te ispravljenog napona u_{DC} i ispravljene struje i_{DC}

4. IZRADA MAKETE

Shema prikazana na slici 4.1. prikazuje shemu neprekidnog sustava napajanja prema kojoj je izrađena maketa neprekidnog sustava napajanja.



Slika 4.1. Shema neprekidnog sustava napajanja

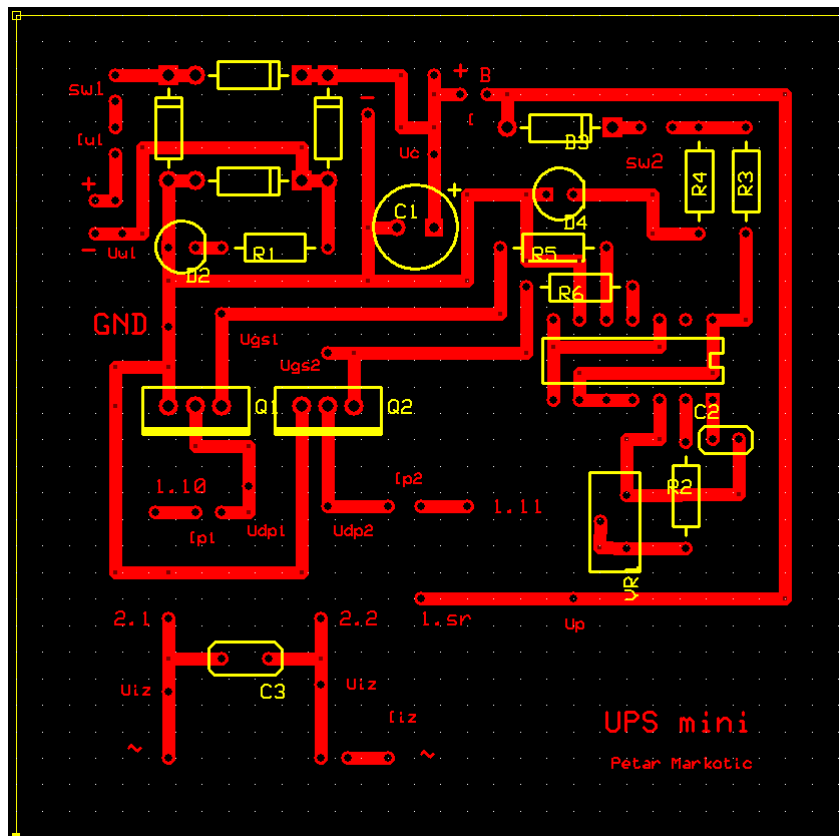
Tablica 4.1. prikazuje komponente koje su korištene za izradu makete neprekidnog sustava napajanja.

Tablica 4.1. Popis komponenti

Naziv	Oznaka	Vrijednost
Transformator	T1	230/12V
	T2	12/230V
Prekidač	SW1	
	SW2	
Baterija	B	12V, 7,2Ah
Greatzov spoj Dioda	D1	1N4007
	D2	LED
	D3	1N4007
	D4	LED
Potenciometar	VR1	100kΩ
Otpornik	R1	680Ω
	R2	390Ω
	R3	330Ω
	R4	820Ω
	R5	220Ω
	R6	220Ω
MOSFET	Q1	IRF540
	Q2	IRF540
Kondenzator	C1	2,2mF
	C2	10nF
Astabilni multivibrator	IC	CD4047

4.1. Izrada tiskane pločice

Proces sastavljanja makete započet je izradom tiskane pločice. Postoji više procesa izrade tiskane pločice, u ovom radu korišten je fotopostupak. Proces izrade tiskane pločice započinje crtanjem sheme spoja, koja je u ovom slučaju bila nacrtana u programu ExpressPCB prema shemi spoja prikazanoj na slici 4.1. Slika 4.2. prikazuje izgled nacrtane tiskane pločice u programu ExpressPCB spremnu za ispis.



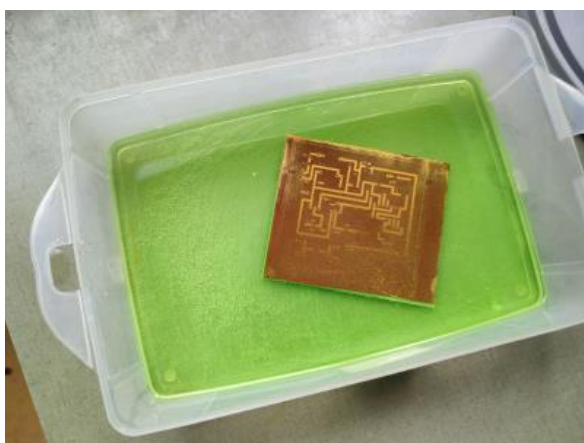
Slika 4.2. Izgled nacrtane sheme u programu

Slika je ispisana na prozirni papir za ispisivanje. „Ploča je podijeljena u tri kategorije: jednostruka, dvostruka i višeslojna. Jedna ploča, na najosnovnijem PCB-u, ima dijelove koncentrirane na jednoj, a žice na drugoj strani. Budući da se vodiči pojavljuju samo na jednoj strani, ovaj se PCB naziva jednostranom pločicom, [6].“ Zbog jednostavnosti spoja u ovom radu korištena je jednostrana tiskana pločica. Ispisani papir sa shemom spoja učvrsti se na tiskanoj pločici, te se stavi pod UV lampu. Slika 4.3. prikazuje postupak osvjetljivanja pločice pod UV lampom.

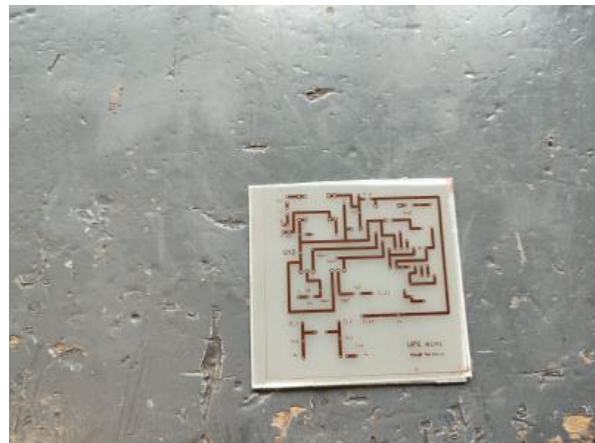


Slika 4.3. Tiskana pločica pod UV lampom

Nakon procesa osvjtljivanja pločica se uranja u solnu kiselinu, čime započinje postupak jetkanja. On nema određeno vrijeme trajanja, nego traje sve dok solna kiselina ne skinе bakreni sloj tiskane pločice koji je bio izložen UV osvjetljenju lampe. Slika 4.4. a) prikazuje tiskanu pločicu u procesu jetkanja. Da bi pločica bila spremna za lemljenje elektroničkih komponenti na nju, potrebno je skinuti zaštitni sloj koji sprječava oksidaciju bakra. Zaštitni sloj može biti lak, oksidni ili drugi materijal koji sprječava koroziju bakra. Zaštitni sloj skida se čeličnom vunom koja je dovoljno gruba da ukloni zaštitni sloj, ali i dovoljno nježna da ne ošteti bakar. Slika 4.4. b) prikazuje tiskanu pločicu bez zaštitnog sloja.



a)



b)

Slika 4.4. Tiskana pločica: a) U procesu jetkanja, b) Bez zaštitnog sloja

Kako bi pločica bila spremna za korištenje potrebno je izbušiti rupe u njoj kroz koje će prolaziti nožice komponenata koje budu korištene za izradu makete. Slika 4.5. prikazuje proces bušenja tiskane pločice.

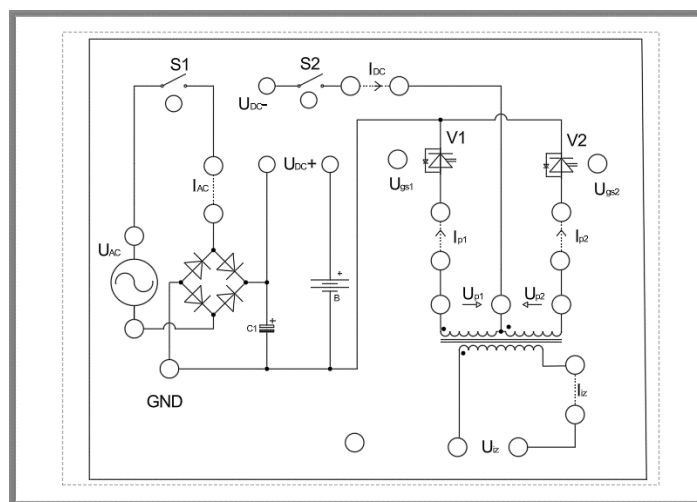


Slika 4.5. Tiskana pločica bez zaštitnog sloja

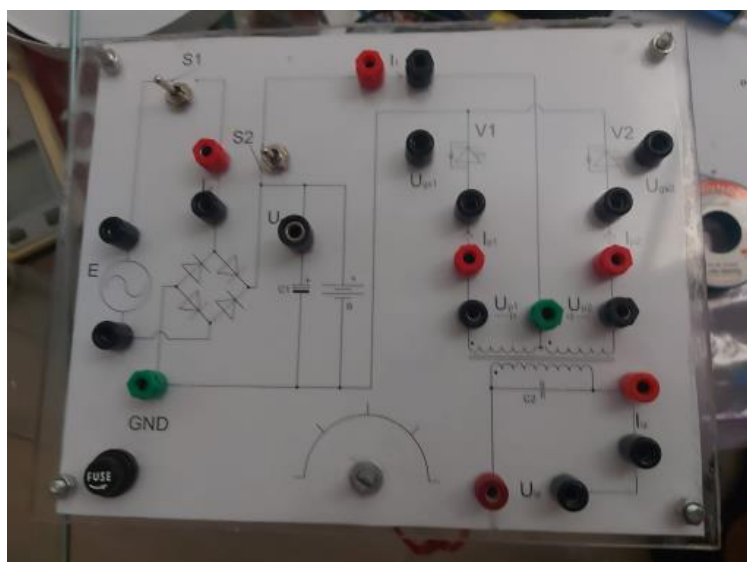
4.2. Izrada kućišta

Sljedeći korak u izradi makete je izrada kućišta u kojem će maketa biti. Pleksiglas debljine 4mm korišten je u ovoj maketi zbog transformatora i baterije većih dimenzija čija je zajednička masa prevelika za pleksiglas debljine 2mm. Dimenzije pleksiglasa prilagodile su se veličini sheme koja će biti na gornjoj ploči pleksiglasa sa mjernim priključcima. Shema za gornju ploču crtana je u programu AutoCAD 2025. Slika 4.6. prikazuje nacrtanu shemu u programu AutoCAD 2025.

Shema je isprintana na A4 papir, te su nepotrebni kutovi papira odsječeni. Papir sa shemom zalijepljen je s donje strane pleksiglasa, te su probušene rupe na mjestu svakog kruga na shemi. Svaki krug prikazuje mjerni priključak. Na mjesto priključaka stavljeni su „Banana priključci ženski“ 4mm. Slika 4.7. prikazuje postavljene mjerne priključke.

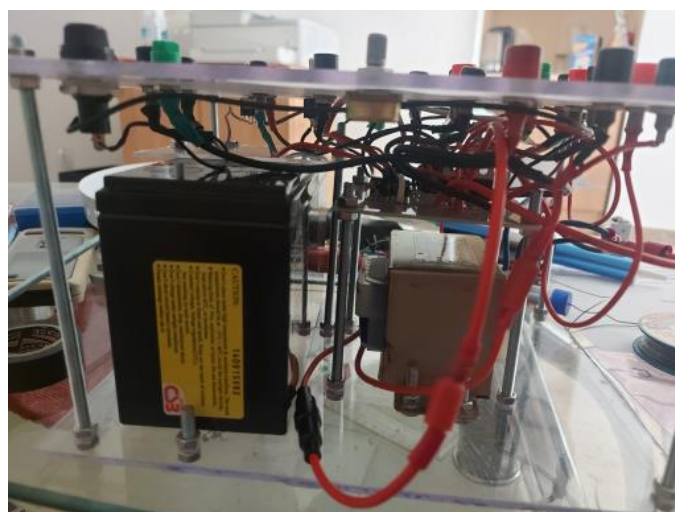


Slika 4.6. Nacrtana shema u AutoCAD-u 2025



Slika 4.7. Postavljeni mjerni priključci

Sljedeći korak u izradi makete je spajanje mjernih priključaka s tiskanom pločicom, baterijom i transformatorom. Sve komponente su učvršćene na kućištu, te izolirane i spojene. Gornja ploča je postavljena na navojne šipke i učvršćena. Slika 4.8. prikazuje izgled makete sprijeda, gdje se mogu vidjeti svi vodovi koji su korišteni.



Slika 4.8. Prikaz makete sprijeda

5. REŽIMI RADA

U ovom poglavlju će se opisati tri režima rada ovog uređaja, a to su: mreža kao izvor napajanja, mreža napaja bateriju, te baterija kao izvor napajanja.

5.1. Mreža kao izvor napajanja

Prvi režim rada, odnosno način u kojem ovaj uređaj treba raditi jest kada kao izvor koristimo izmjeničnu mrežu. Mreža nam predstavlja izvor koji se ne troši, uvijek daje isti napon i struju neovisno o duljini trajanja rada.

Dio ovog režima rada jest kada su mreža i baterija paralelno spojeni, te mreža napaja bateriju i upravljački dio. To je režim u koje neprekidni sustav napajanja treba konstantno raditi. Mreža će napajati bateriju i uz to će paralelno konstantno napajati upravljački dio. Kada se baterija napuni ukoliko dođe do odspajanja mreže ili kvara mreže, baterija će samostalno preuzeti ulogu izvora napajanja.

5.2. Mreža napaja bateriju

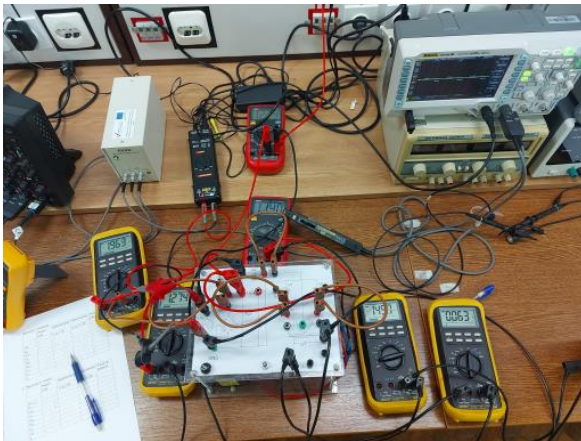
Drugi režim rada je režim u kojem mreža kao izvor napajanja bateriju. Na izvor napajanja nije spojeno ništa osim baterije, koja je u ovom slučaju kapacitivno trošilo. Baterija se puni, te kasnije u radu uređaja je u stanju pripravnosti ukoliko dođe do isključenja ili kvara na mreži.

5.3. Baterija kao izvor napajanja

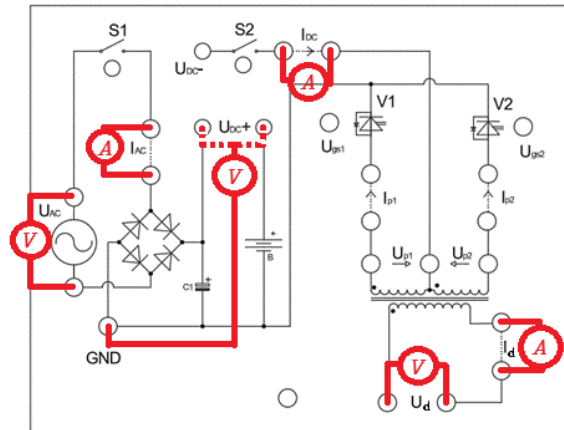
Treći režim rada je kada kao izvor koristimo bateriju. U tom slučaju bateriju koristimo kao izvor napajanja ako je mreža odspojena, prestala raditi ili ako nemamo napajanje iz mreže, a potreban nam je rad uređaja. Baterija ima ograničeno vrijeme koje može napajati uređaj, zato se ona u ovom uređaju koristi samo u nužnim situacijama, ne za stalni rad.

6. REZULTATI I ANALIZA MJERENJA

Mjerenje u laboratoriju vršilo se pomoću osciloskopa i 6 digitalnih multimetara koji su bili korišteni za mjerenje struje i napona. Slika 6.1. a) prikazuje maketu sa spojenim instrumentima za mjerenje. Slika 6.1. b) prikazuje shemu spoja za provedbu mjerenja. Mjerenja su vršena u tri režima rada za dvije vrste opterećenja i prazni hod. Kada je mreža izvor napajanja, kada mreža napaja bateriju i upravljački dio, kada mreža puni isključivo bateriju, te kada je baterija izvor napajanja radnog trošila.



a)



b)

Slika 6.1. Mjerenje u laboratoriju: a) fizički izgled, b) shema za provedbu mjerenja

U tablici 6.1. prikazani su izmjereni rezultati u režimu rada kada je mreža izvor napajanja, u gornjem dijelu tablice rezultati su dani za slučaj kada baterija nije spojena, donji dio tablice prikazuje rezultate mjerenja za slučaj kada mreža napaja bateriju i upravljački dio, te kada mreža puni samo bateriju, a upravljački dio je odspojen.

Tablica 6.1. Rezultati mjerenja kada je mreža izvor napajanja

	<i>Prazni hod</i>	<i>Radno opterećenje (i_{DC}=1A)</i>	<i>Radno opterećenje (i_{DC}=1.3A)</i>
$u_{AC}[V]$	12.56	12.39	12.19
$i_{AC}[A]$	0.601	1.68	1.963
$U_{DC}(0)[V]$	14.13	12.11	11.4
$I_{DC}(0)[A]$	0.32	1	1.274
$u_d[V]$	218.9	166.6	145.7
$i_d[A]$	/	0.048	0.063
$u_d\%[\%]$	/	23.89	33.44

	<i>Punjenje baterije i prazni hod</i>	<i>Punjenje samo baterije</i>
$u_{AC}[V]$	12.05	12.38
$i_{AC}[A]$	1.490	1.66
$U_{DC}(0)[V]$	12.58	12.76
$I_{DC}(0)[A]$	0.297	1.029
$u_d[V]$	194.4	/

Tablica 6.2. Rezultati mjerenja kada je baterija izvor napajanja

	<i>Prazni hod</i>	<i>Radno opterećenje ($i_{DC}=1A$)</i>	<i>Radno opterećenje ($i_{DC}=1.3A$)</i>
$U_{DC}(0)[V]$	11.6	11.2	11.03
$I_{DC}(0)[A]$	0.283	1	1.284
$u_d[V]$	179.8	153.2	142.7
$i_d[A]$	/	0.046	0.064
$u_{d\%}[\%]$	/	14.79	20.63

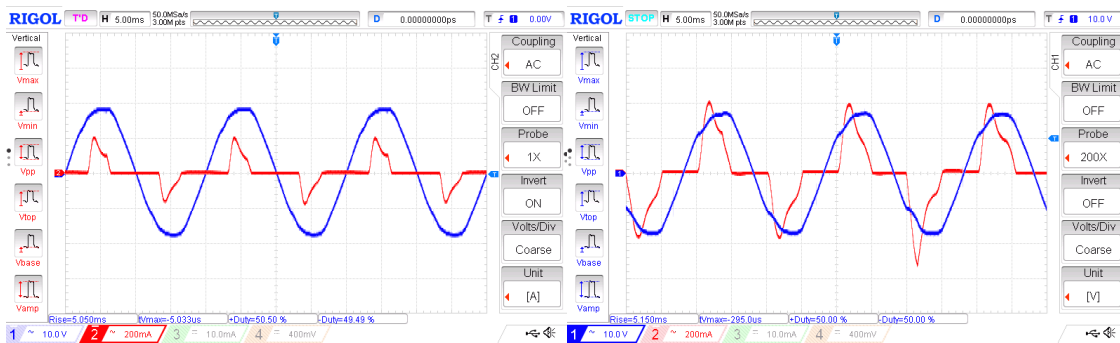
Uspoređujući podatke iz tablica 6.1. i 6.2. vidi se da povećavanjem opterećenja radnog trošila izlazni napon u_d smanjuje. Postotna pogreška $u_{d\%}$ nam prikazuje postotak za koliko se smanjuje napon na izlazu ispravljača pod opterećenjem u odnosu na napon izlaza ispravljača u slučaju praznog hoda. Izračun $u_{d\%}$ prikazan je sljedećom formulom.

$$u_{d\%} = ((u_d(P.H.) - u_d) / u_d(P.H.)) * 100\% \quad (6-1)$$

Tablica 6.2. prikazuje izmjerene rezultate u režimu kada je mreža odspojena, te se upravljački dio i trošilo napajaju iz baterije. Na smanjenje je jako utjecao izbor transformatora. Iz tablice 6.2. se vidi da se napon baterije u_{DC} smanjivao zbog povećanja opterećenja i zbog pražnjenja baterije.

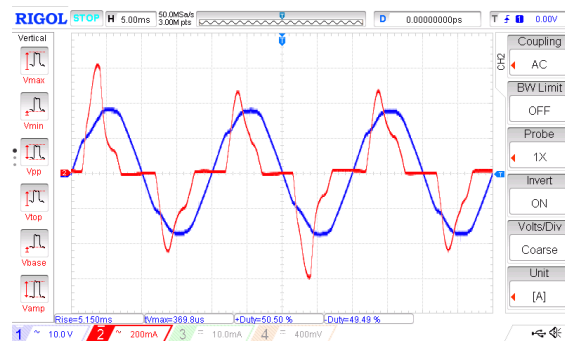
6.1. Mjerenja kada je mreža izvor napajanja

U nastavku slijede slike osciloskopa koje prikazuju valne oblike napona i struje mreže, ispravljenog napona i struje, napona upravljanja u_{GS} , napona vođenja u_{DS} , te izmjeničnog napona i struje na sekundaru transformatora. U trećem režimu rada kao izvor napajanja koristila se baterija, te u tom slučaju nema slike napona mreže i struje mreže. Slike su prikazane na način da predstavljaju rezultate struje i napona, odnosno napona upravljanja u_{GS1} za režim praznog hoda i za 2 radne točke radnog opterećenja. Slike su prikazane istim redom kao i dani rezultati mjerenja u tablicama. Slike 6.2. a), b) i c) prikazuju valne oblike napona mreže u_{AC} i struje mreže i_{AC} . Slike 6.3. a), b) i c) prikazuju valne oblike ispravljenog napona u_{DC} i ispravljene struje i_{DC} kada je mreža izvor napajanja. Slike 6.4. a), b) i c) prikazuju valne oblike napona upravljanja u_{GS1} kada je mreža izvor napajanja. Slike 6.5. a), b) i c) prikazuju valne oblike napona vođenja u_{DS} i struje vođenja i_{DS} jednog MOSFET-a. Slike 6.6. a), b) i c) prikazuju valne oblike izlaznog napona u_d i izlazne struje i_d .



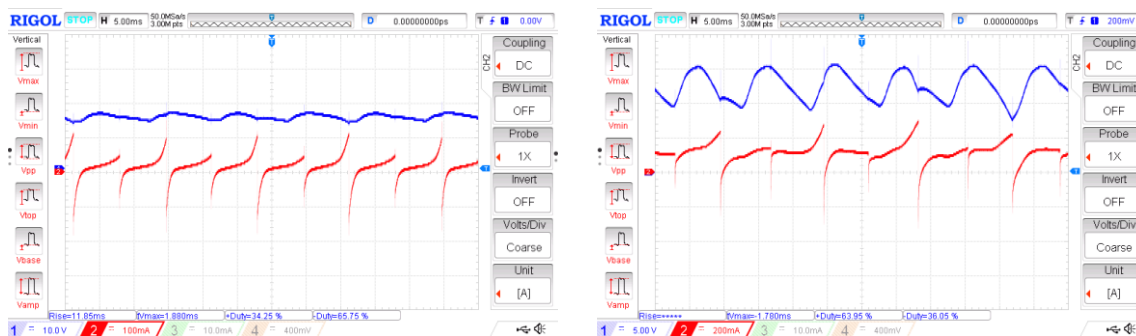
a)

b)



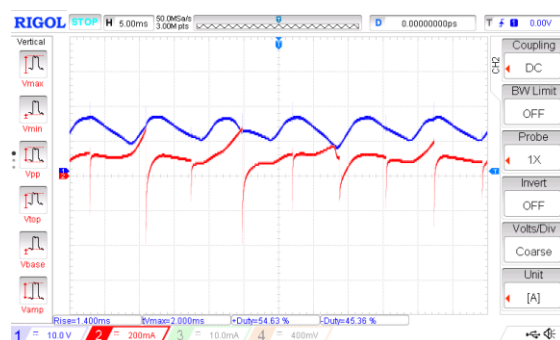
c)

Slika 6.2. Valni oblici napona mreže u_{AC} i struje mreže i_{AC} kada je mreža izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$



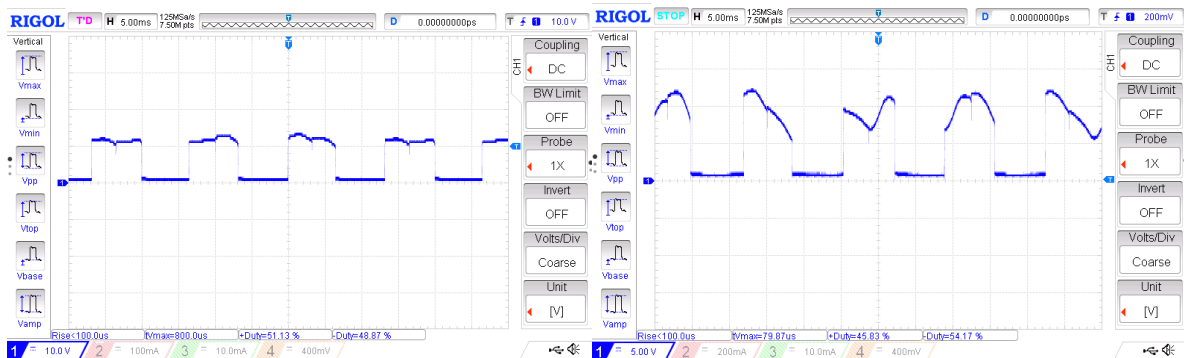
a)

b)



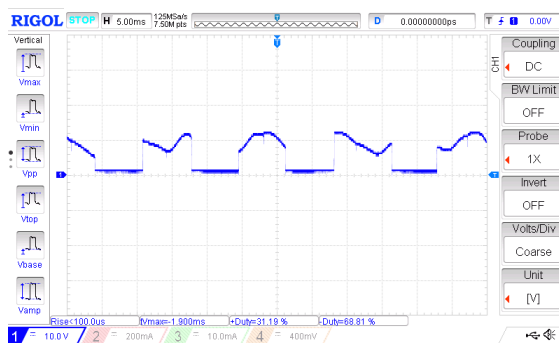
c)

Slika 6.3. Valni oblici ispravljenog napona u_{DC} i struje i_{DC} kada je mreža izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$



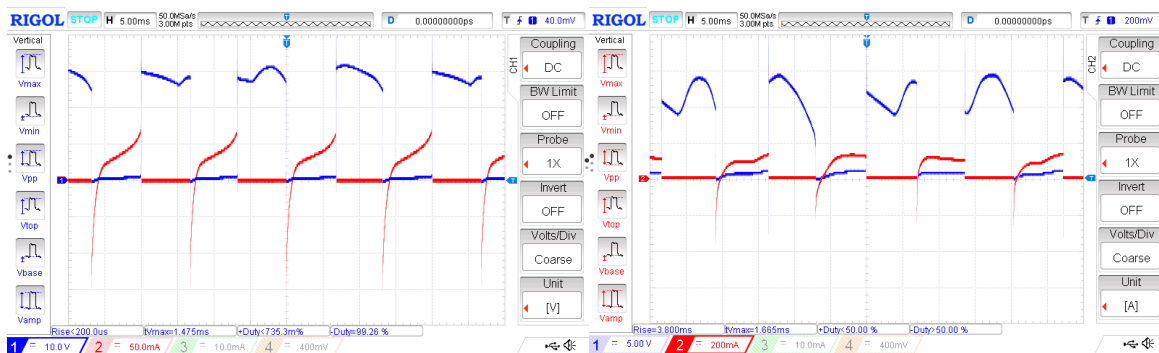
a)

b)



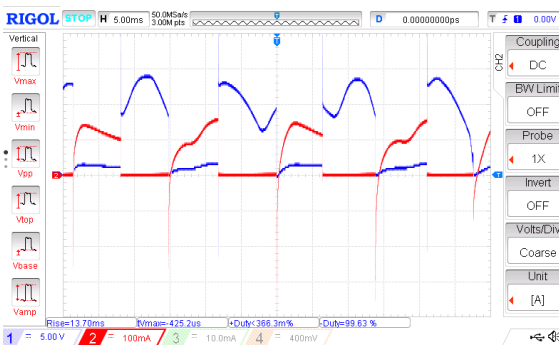
c)

Slika 6.4. Valni oblici napona upravljanja u_{GS} kada je mreža izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$



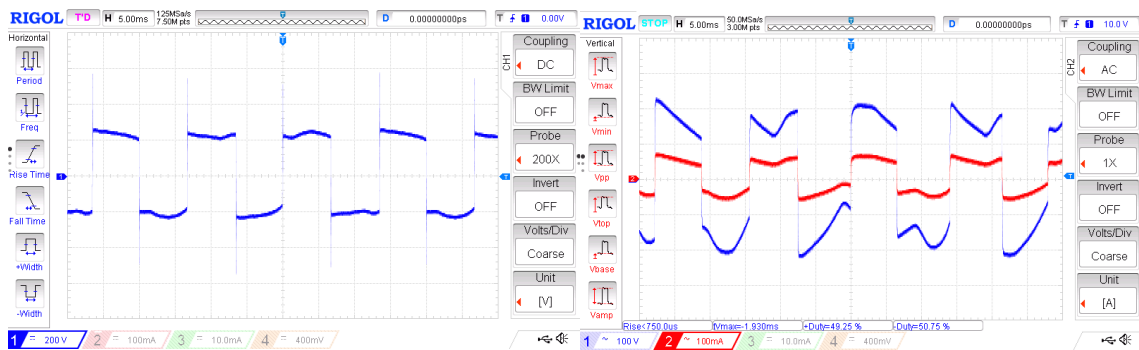
a)

b)



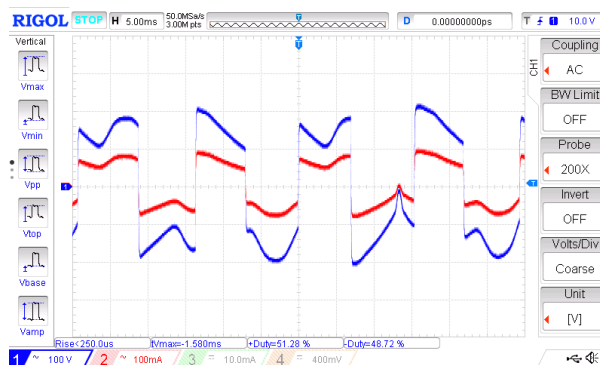
c)

Slika 6.5. Valni oblici napona vođenja u_{DS} i struje vođenja i_{DS} jednog MOSFET-a kada je mreža izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$



a)

b)

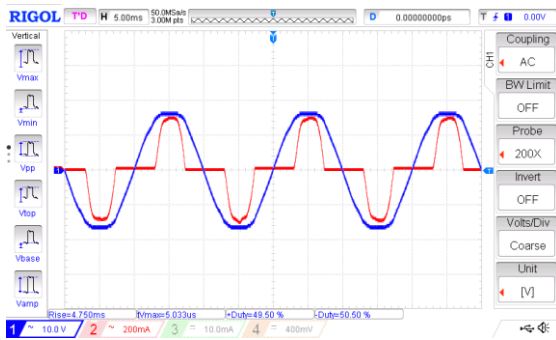


c)

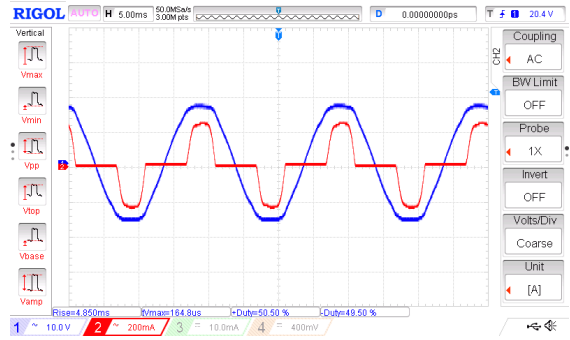
Slika 6.6. Valni oblici napona upravljanja u_a kada je mreža izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$

6.2. Mjerenja kada mreža puni bateriju

Drugi režim rada je slučaj kada mreža puni bateriju i napaja upravljački dio. Ovaj režim snimljen je samo za slučaj praznog hoda. Usporedno s režimom kada mreža puni bateriju i napaja upravljački dio, prikazane su snimljene slike režima kada mreža puni samo bateriju, bez da je spojen upravljački dio. Slike 6.7. a) i b) prikazuju valne oblike napona mreže u_{AC} i struju mreže i_{AC} . Slike 6.8. a) i b) prikazuju valne oblike ispravljenog napona u_{DC} i ispravljene struje i_{DC} . Slika 6.9. prikazuje valni oblik napona upravljanja u_{GS} . Slika 6.10. prikazuje valni oblik napona vođenja u_{DS} i struje vođenja i_{DS} za slučaj kada mreža napaja bateriju i upravljački dio. Slika 6.11. prikazuje valni oblik izlaznog napona u_d u praznom hodu kada mreža napaja bateriju i upravljački dio.

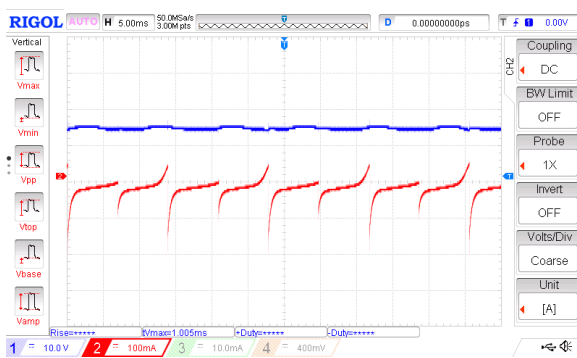


a)

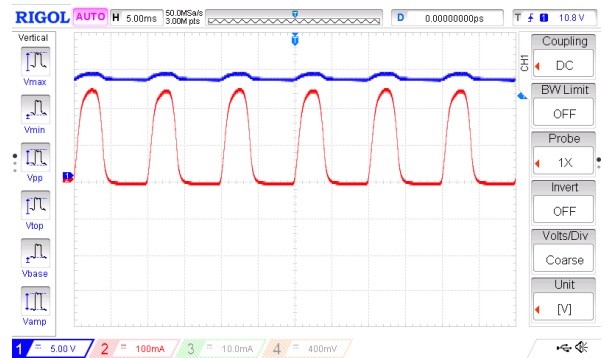


b)

Slika 6.7. Valni oblici napona izvora u_{AC} i struje izvora i_{AC} kada: a) mreža napaja bateriju i upravljački dio, b) mreža puni samo bateriju

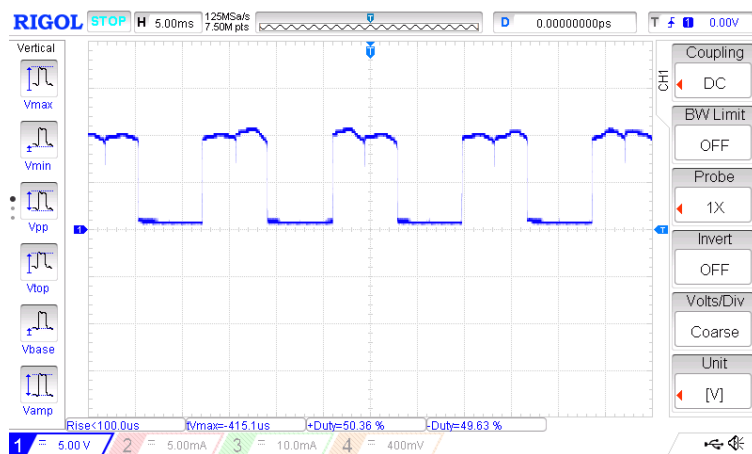


a)

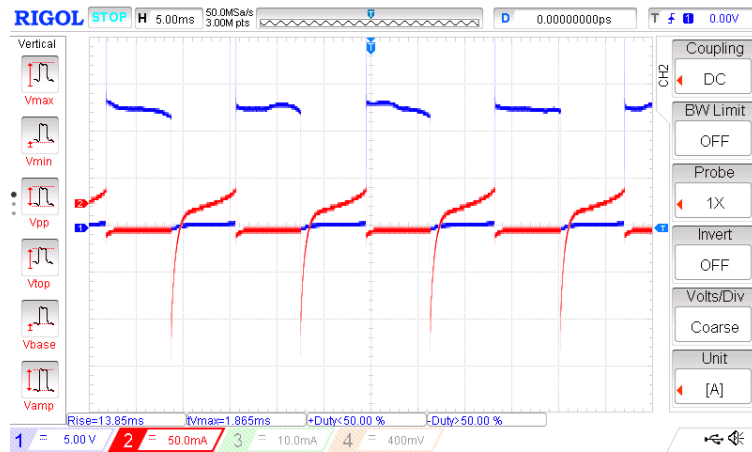


b)

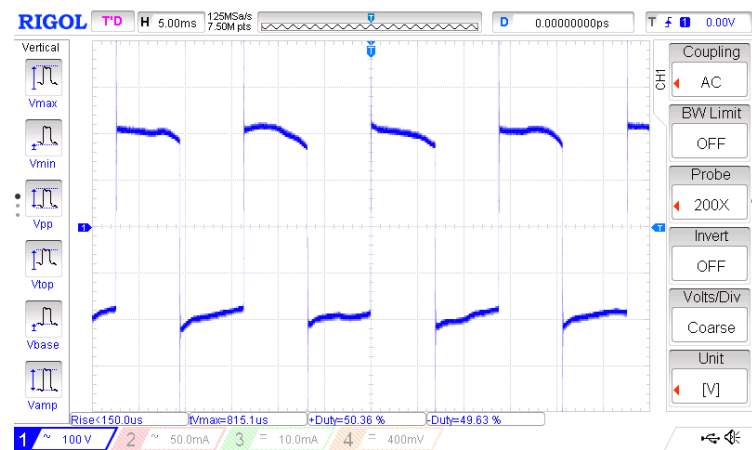
Slika 6.8. Valni oblici ispravljenog napona u_{DC} i ispravljene struje i_{DC} kada: a) mreža napaja bateriju i upravljački dio, b) mreža puni samo bateriju



Slika 6.9. Valni oblik napona upravljanja u_{GS} u slučaju kada mreža napaja bateriju i upravljački dio



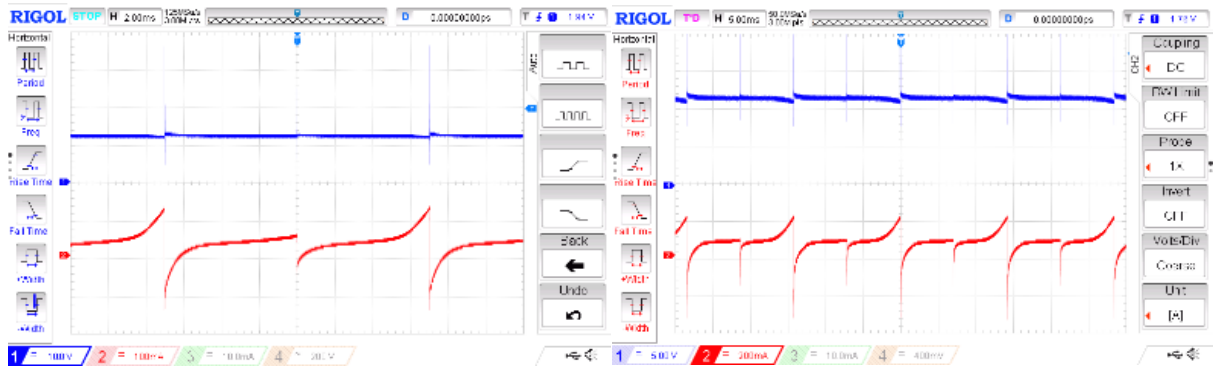
Slika 6.10. Valni oblik napona vođenja u_{DS} i struje vođenja i_{DS} jednog MOSFET-a kada mreža napaja bateriju i upravljački dio



Slika 6.11. Valni oblik izlaznog napona u_d kada su mreža napaja bateriju i upravljački dio

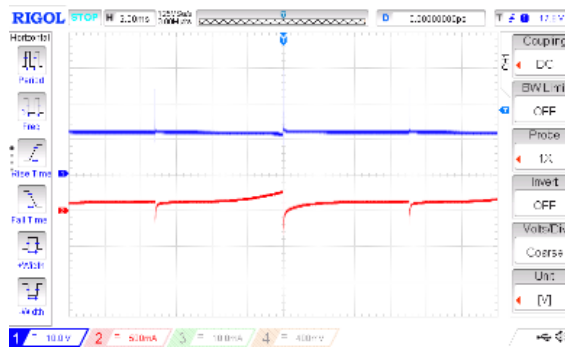
6.3. Mjerenja kada je baterija izvor napajanja

U trećem režimu rada kao izvor napajanja koristila se baterija. U ovom režimu mreža je odspojena, stoga nemamo slike napona mreže u_{AC} i struje mreže i_{AC} . Slike 6.12. a), b) i c) prikazuju slike valnih oblika napona u_{DC} i struje i_{DC} kada je baterija izvor napajanja. Slike 6.13. a), b) i c) prikazuju valne oblike napona upravljanja u_{GS} jednog MOSFET-a za slučaj kada je baterija izvor napajanja. Slike 6.14. a), b) i c) prikazuju valne oblike napona vođenja u_{DS} i struje vođenja i_{DS} kada je baterija izvor napajanja. Slike 6.15. a), b) i c) prikazuju valne oblike izlaznog napona u_d i izlazne struje i_d kada je baterija izvor napajanja.



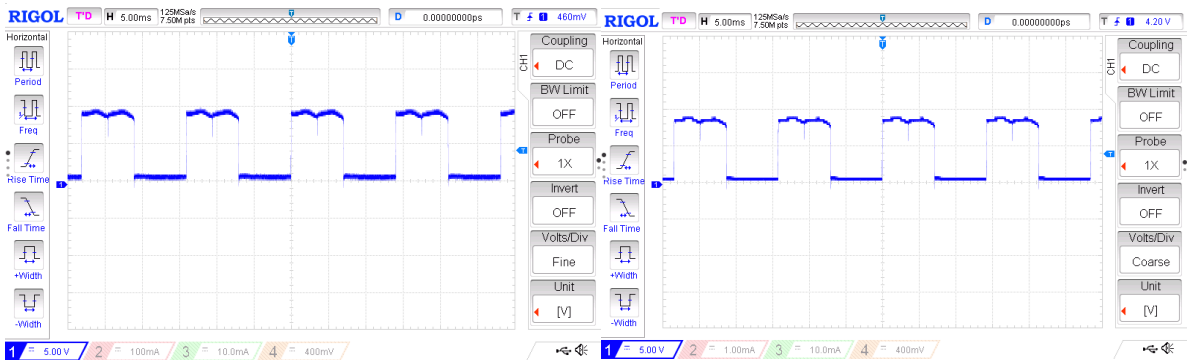
a)

b)



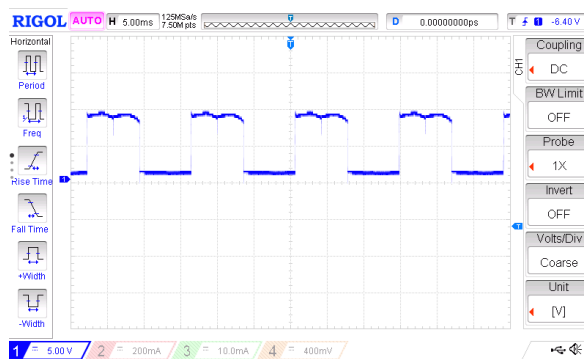
c)

Slika 6.12. Valni oblici napona izvora u_{DC} i struje izvora i_{DC} kada je baterija izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$



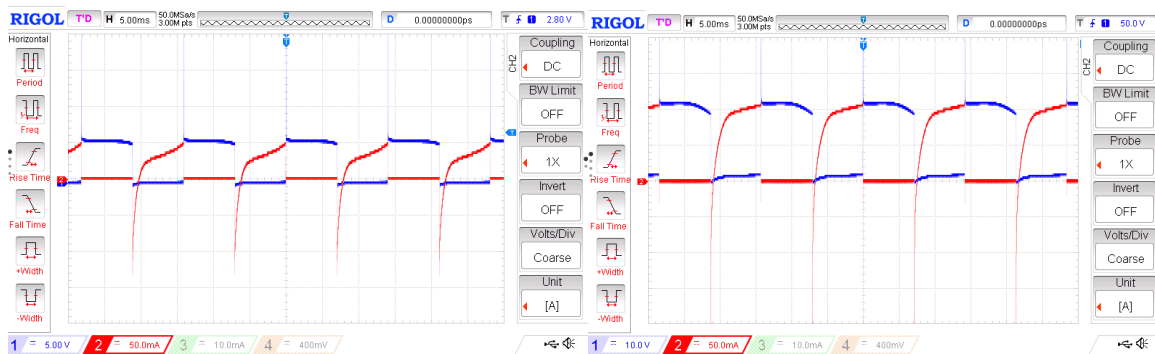
a)

b)



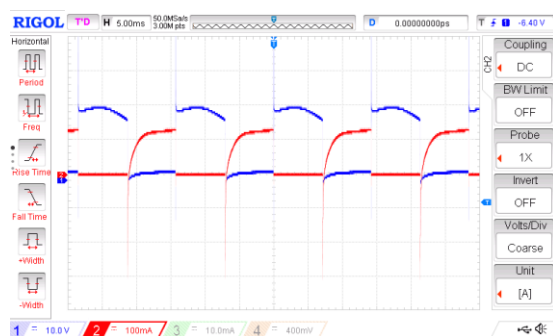
c)

Slika 6.13. Valni oblici napona upravljanja u_{GS1} kada je baterija izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$



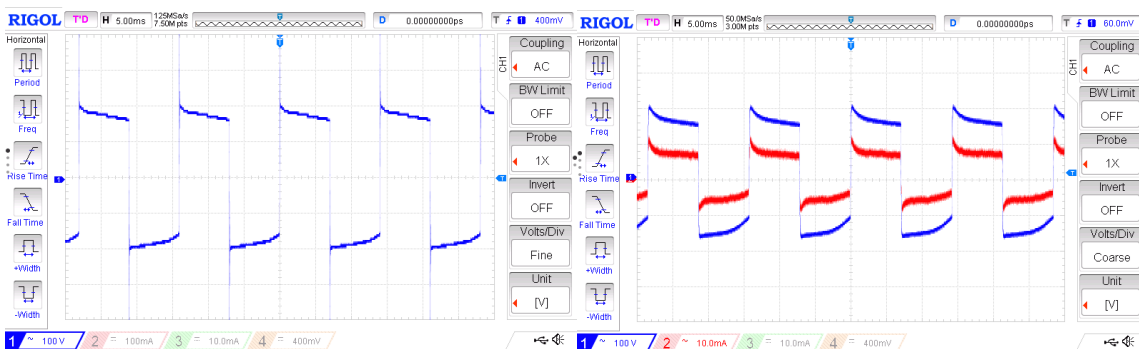
a)

b)



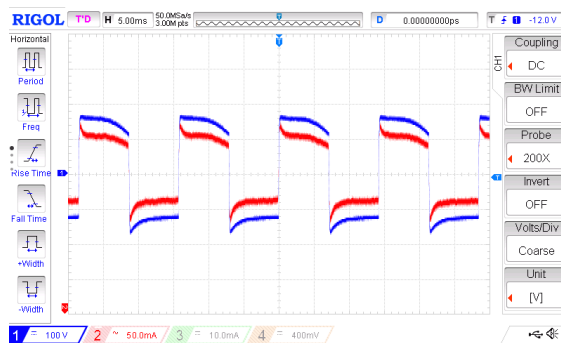
c)

Slika 6.14. Valni oblici napona vođenja u_{ds} i struje vođenja i_{ds} jednog MOSFET-a kada je baterija izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$



a)

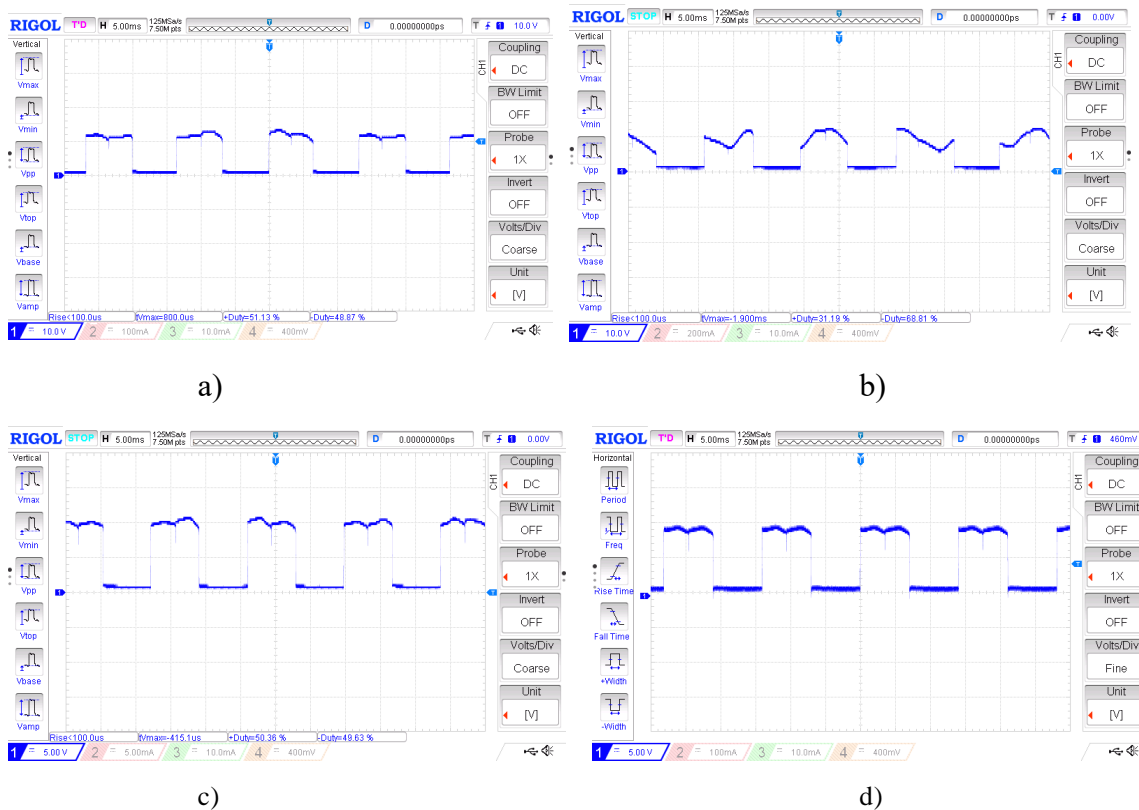
b)



c)

Slika 6.15. Valni oblici izlaznog napona u_d i izlazne struje i_d kada je baterija izvor napajanja: a) prazni hod, b) opterećenje $i_{DC}=1A$, c) opterećenje $i_{DC}=1.3A$

Iz snimljenih valnih oblika napona upravljanja u_{GS} vidimo da postoje odstupanja u valovitosti valnog oblika u odnosu na analizirane valne oblike napona upravljanja u_{GS} , što je vidljivo na slikama 6.16. a), b), c) i d).

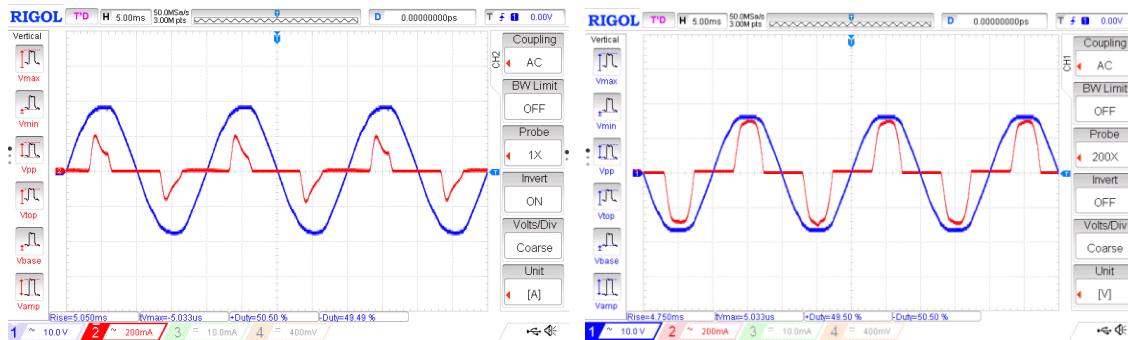


Slika 6.15. Valni oblici napona upravljanja u_{GS} kada: a) mreža izvor napajanja u praznom hodu, b) mreža je izvor napajanja pri opterećenju $i_{DC}=1.3A$, c) mreža napaja bateriju i upravljački dio u praznom hodu, d) baterija je izvor napajanja u praznom hodu

Može se primijetiti da u praznom hodu oblik napona upravljanja u_{GS} je približno pravokutan. Kada je baterija izvor napajanja, napon upravljanja u_{GS} u trenutku impulsa za uključenje nema pravokutan oblik, što je posljedica izlaznog napona transformatora. Kada je mreža izvor napajanja uočava se izražena distorzija valovitosti upravljačkog signala u odnosu na pravokutni signal kada se daje impuls za upravljanje MOSFET-ima, razlog tome je nedovoljno ispravljeni ulazni napon zbog kondenzatora na izlazu ispravljača, osjetljivost integriranog kruga CD4047 na promjenu napona napajanja i utjecaja izlaznog napona transformatora i karakteristika transformatora koje nisu ispitivane u ovom radu. Valovitost upravljačkog napona u_{GS} je posljedica izmjerenih napona na izlaznom kondenzatoru ispravljača, što za posljedicu daje zaključak da taj dio nije dobro dizajniran.

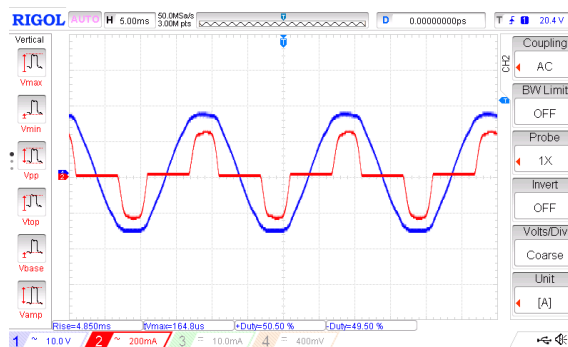
Iz slika 6.16. a), b) i c) napona mreže u_{AC} i struje mreže i_{AC} može se zaključiti da je harmonijski gledano najbolji slučaj je kada mreža napaja bateriju i upravljački dio, jer tada najmanje povratnih harmonika djeluje na mrežu. Kada mreža napaja bateriju i upravljački dio valni oblik

napona mreže i struje mreže najsličniji je valnim oblicima struje i napona dobivenim analitičkom analizom.



a)

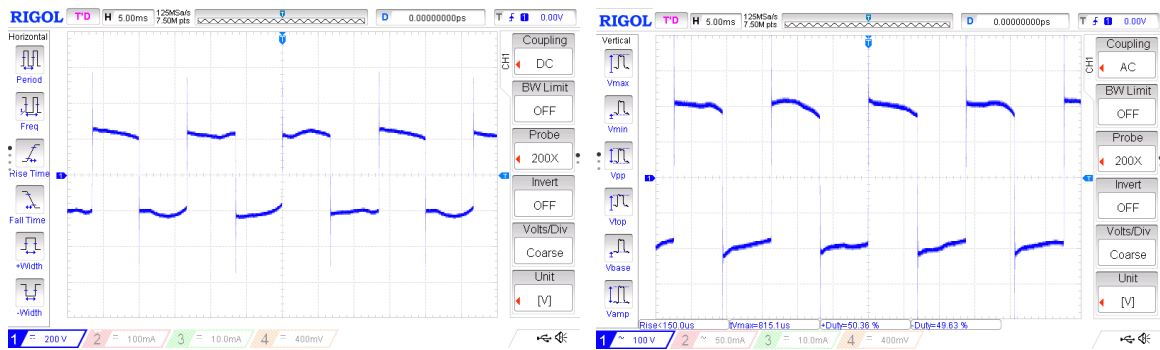
b)



c)

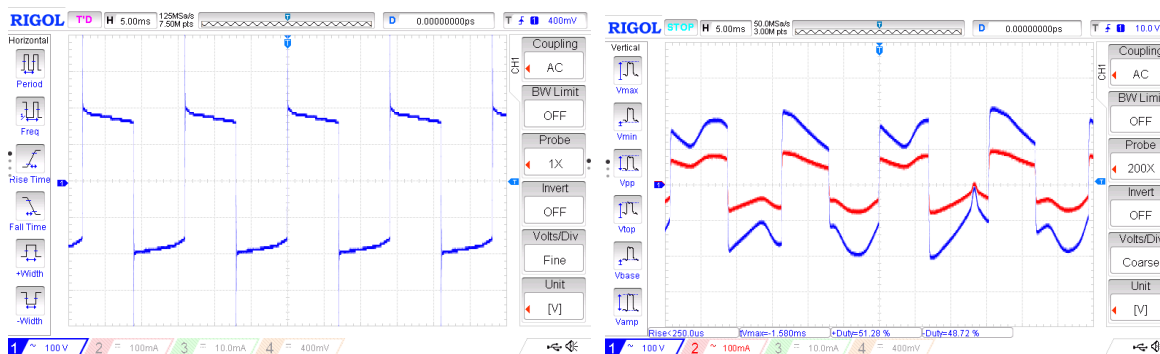
Slika 6.16. Valni oblici ulaznog napona mreže u_{AC} i ulazne struje mreže i_{AC} u praznom hodu: a) mreža izvor napajanja, b) mreža napaja bateriju i upravljački dio, c) mreža puni bateriju

Slika 6.17. a), b) i c) prikazuje valne oblike izlaznog napona u_d u praznom hodu, te slika 6.17. d) prikazuje valni oblik izlaznog napona u_d i izlazne struje i_d kada je mreža izvor napajanja pri radnom opterećenju. Uspoređujući valni oblik izlaznog napona u_d u analitičkoj analizi i snimljenih valnih oblika izlaznog napona u_d , uočeno je odstupanje izlaznog napona u_d od trenutka uključenja do trenutka isključenja u praznom hodu i pod opterećenjem. Signal izlaznog napona u_d se postupno smanjivao nakon trenutka uključenja, a analizom je dobiveno da izlazni napon nakon trenutka uključenja treba održati konstantnu vrijednost do trenutka isključenja. Odstupanje se povećavalo s povećanjem opterećenja.



a)

b)



c)

d)

Slika 6.17. Valni oblici izlaznog napona u_a u praznom hodu: a) Mreža kao izvor napajanja, b) Mreža napaja bateriju i upravljački dio, c) Baterija kao izvor napajanja, d) Mreža kao izvor napajanja pri opterećenju $i_{DC}=1.3A$

7. ZAKLJUČAK

Prema izmjerenim vrijednostima izlaznog napona u_d vidjelo se da povećavanjem opterećenja radnog trošila izlazni napon u_d smanjuje. Postotna pogreška $u_d\%$ nam je prikazala postotak za koliko se smanjuje napon na izlazu ispravljača pod opterećenjem u odnosu na napon izlaza ispravljača u slučaju praznog hoda. Najveća postotna pogreška iznosila je 33.44% u režimu kada je mreža izvor napajanja pri radnom opterećenju $i_{DC}=1.3A$. Uspoređivanjem rezultata postotne pogreške može se zaključiti da nastaju veći gubiti izlaznog napona kada je mreža izvor napajanja u odnosu na režim kada je baterija izvor napajanja.

Iz snimljenih valnih oblika napona upravljanja u_{GS} vidjelo se da postoje odstupanja u valovitosti valnog oblika u odnosu analizirane valne oblike napona upravljanja u_{GS} . Može se primijetiti da u praznom hodu oblik napona upravljanja u_{GS} je približno pravokutan. Kada je baterija izvor napajanja, napon upravljanja u_{GS} u trenutku impulsa za uključenje nije pravokutan do trenutka isključenja, što je posljedica izlaznog napona transformatora. Kada je mreža izvor napajanja uočava se izražena distorzija valovitosti upravljačkog signala u odnosu na pravokutni signal kada se daje impuls za upravljanje MOSFET-ima, razlog tome je nedovoljno ispravljeni ulazni napon zbog kondenzatora na izlazu ispravljača, osjetljivost integriranog kruga CD4047 na promjenu napona napajanja i utjecaja izlaznog napona transformatora i karakteristika transformatora koje nisu ispitivane u ovom radu. Kod upravljačkog signala je zamijećeno značajno distorziran signal što je posljedica lošeg dizajniranja pobudnog sklopa i integriranog kruga koji je preosjetljiv na ulazni napon za napajanje istoga.

Iz napona mreže u_{AC} i struje mreže i_{AC} može se zaključiti da je harmonijski gledano najbolji slučaj je kada mreža napaja bateriju i upravljački dio, tada ima najmanje povratnih harmonika koji djeluju na mrežu. Kada je mreža napajala bateriju i upravljački dio valni oblik napona mreže i struje mreže najbliži je valnim oblicima struje i napona dobivenim analitičkom analizom.

Prikazani su valni oblici izlaznog napona u_d u praznom hodu i pri radnom opterećenju. Uspoređivanjem valnog oblika izlaznog napona u_d u analitičkoj analizi i snimljenih valnih oblika izlaznog napona u_d , uočena su odstupanja izlaznog napona u_d od trenutka uključanja do trenutka isključenja u praznom hodu i pod opterećenjem, te se to odstupanje znatno povećavalo s povećanjem radnog opterećenja.

LITERATURA

- [1] M. Vukšić, Elektronički pretvarači, Sveučilište u Splitu, Split, 2019.
- [2] Schrack Technik „Autonomni izmjenjivač (inverter), dostupno na:
<https://schracktrainingcenter.com/kb/autonomni-izmjenjivac-inverter/> [18.8.2024.]
- [3] Electronics Tutorial, „Single phase full bridge inverter“, 2017., dostupno na:
<https://www.electronics-tutorial.net/dc-to-ac-inverter/single-phase-full-bridge-inverter/>
[15.8.2024.]
- [4] SOLDERED, ŠTO JE TO MOSFET?
<https://soldered.com/hr/learn/sto-je-to-mosfet/?srsltid=AfmBOop0-lmotONNTssSxKO1YIm35ZuuaJgg-wohj134GL43r5e1uIUr> [18.8.2024.]
- [5] Tehnički leksikon, Graetzov spoj, dostupno na:
<https://tehnicki.lzmk.hr/clanak/graetzov-spoj> [19.8.2024]
- [6] Zhejiang NeoDen Technology Co., Ltd., Što je tiskana pločica?, dostupno na:
<https://hr.pnpmachine.com/news/what-is-a-printed-circuit-board-45325410.html> [17.8.2024.]

POPIS OZNAKA

u_{AC}	Napon mreže
i_{AC}	Struja mreže
u_{DC}	Ispravljeni napon (napon baterije)
i_{DC}	Ispravljena struja (struja baterije)
u_d	Izlazni izmjenični napon
i_d	Izlazna izmjenična struja
V1	Ventil 1
V2	Ventil 2
u_{GS}	Upravljački napon na MOSFET-u između Gate i Source
u_{DS}	Napon vođenja na MOSFET-u između Drain i Source
u_p	Napon na primaru transformatora
$u_{d\%}$	Postotna pogreška izlaznog napona

SAŽETAK

Napravljena je analiza autonomnog naponskog izmjenjivača u polumosnom spoju i analiza jednofaznog punovalnog neupravljivog ispravljača u mosnom spoju kapacitivno opterećenog.

Prikazan je postupak izrade neprekidnog sustava napajanja. Objašnjeni su režimi rada uređaja, te su prikazani rezultati mjerenja u laboratoriju. Analizirani su rezultati mjerenja s obzirom na različite režime rada.

KLJUČNE RIJEČI: CD4047, izmjenjivač u polumosnom spoju, neprekidni izvor napajanja, neupravljivi ispravljač u mosnom spoju.

SUMMARY

The concept of a continuous power supply system up to 20W based on an inverter controlled by CD4047

An analysis of an autonomous voltage inverter in a half-bridge configuration and an analysis of a single-phase full-wave uncontrolled rectifier in a bridge configuration with capacitive loading have been carried out. The procedure for creating an uninterruptible power supply system is presented. The operating modes of the device are explained, and the results of laboratory measurements are shown. The measurement results were analyzed with respect to different operating modes.

KEY WORDS: CD4047, half-bridge inverter, uninterruptible power supply, uncontrolled bridge rectifier.

ŽIVOTOPIS

Petar Markotić rođen je u Slavonskom Brodu 18.lipnja 2001. godine. Živi u Gundincima gdje pohađa i osnovnu školu. Godine 2016., upisuje Tehničku Školu Slavonski Brod, smjer Elektrotehniku. Tijekom osnovne i srednje škole osvaja brojne medalje u natjecanjima šaha. Po završetku srednjoškolskog obrazovanja odlučuje nastaviti studirati elektrotehniku, te upisuje Fakultet elektrotehnike, računarstva i informacijskih tehnologija u Osijeku, smjer Elektrotehnika. Na drugoj godini preddiplomskog sveučilišnog studija opredjeljuje se za smjer Elektroenergetika.

PRILOZI

P1 – kataloški podaci 1N4007

P2 – kataloški podaci IRF540

P3 – kataloški podaci CD4047

P1 – kataloški podaci 1N4007

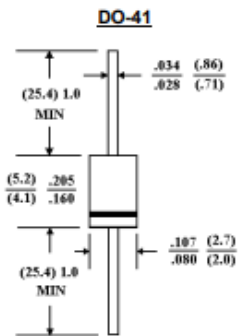
1N4001 THRU 1N4007 PLASTIC SILICON RECTIFIER VOLTAGE - 50 to 1000 Volts CURRENT - 1.0 Ampere

FEATURES

- Low forward voltage drop
- High current capability
- High reliability
- High surge current capability
- Exceeds environmental standards of MIL-S-19500/228

MECHANICAL DATA

Case: Molded plastic, DO-41
 Epoxy: UL 94V-O rate flame retardant
 Lead: Axial leads, solderable per MIL-STD-202, method 208 guaranteed
 Polarity: Color band denotes cathode end
 Mounting Position: Any
 Weight: 0.012 ounce, 0.3 gram



Dimensions in inches and (millimeters)

MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

Ratings at 25 °C ambient temperature unless otherwise specified.

Single phase, half wave, 60 Hz, resistive or inductive load.

For capacitive load, derate current by 20%.

	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	UNITS
Maximum Recurrent Peak Reverse Voltage	50	100	200	400	600	800	1000	V
Maximum RMS Voltage	35	75	140	280	420	560	700	V
Maximum DC Blocking Voltage	50	100	200	400	600	800	1000	V
Maximum Average Forward Rectified Current .375"(9.5mm) Lead Length at T _A =75 °C	1.0							A
Peak Forward Surge Current 8.3ms single half sine-wave superimposed on rated load (JEDEC method)	30							A
Maximum Forward Voltage at 1.0A DC and 25 °C	1.1							V
Maximum Full Load Reverse Current Full Cycle Average at 75 °C Ambient	30							Eg A
Maximum Reverse Current at T _A =25 °C	5.0							Eg A
At Rated DC Blocking Voltage T _A =100 °C	500							Eg A
Typical Junction capacitance (Note 1)	15							pF
Typical Thermal Resistance (Note 2) R _{EKJA}	50							°C/W
Typical Thermal resistance (NOTE 2) R _{EKJL}	25							°C/W
Operating and Storage Temperature Range T _J , T _{STG}	-55 to +150							°C

NOTES:

1. Measured at 1 MHz and applied reverse voltage of 4.0 VDC.
2. Thermal Resistance Junction to Ambient and from junction to lead at 0.375"(9.5mm) lead length P.C.B mounted.

RATING AND CHARACTERISTIC CURVES
1N4001 THRU 1N4007

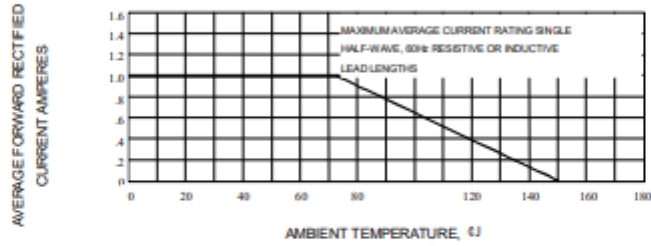


Fig. 1-TYPICAL FORWARD CURRENT DERATING CURVE

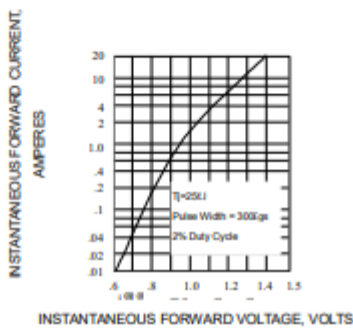


Fig. 2-TYPICAL FORWARD CHARACTERISTICS

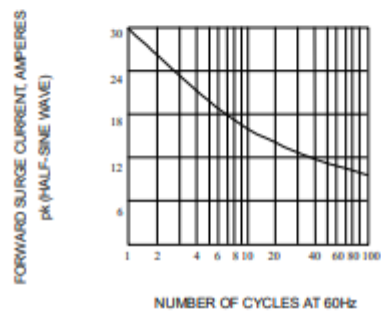


Fig. 3-MAXIMUM NON-REPETITIVE FORWARD SURGE CURRENT

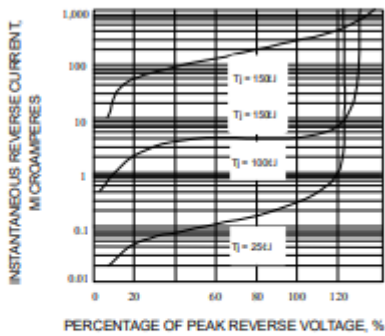


Fig. 4-TYPICAL REVERSE CHARACTERISTICS

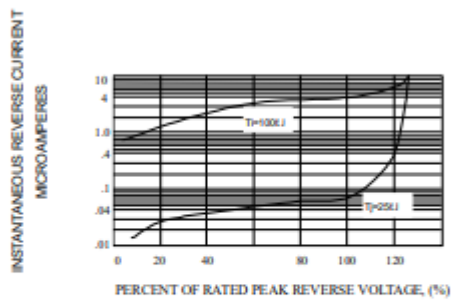


Fig. 5-TYPICAL REVERSE CHARACTERISTICS

P2 – kataložki podaci IRF540



**IRF540
IRF540FI**

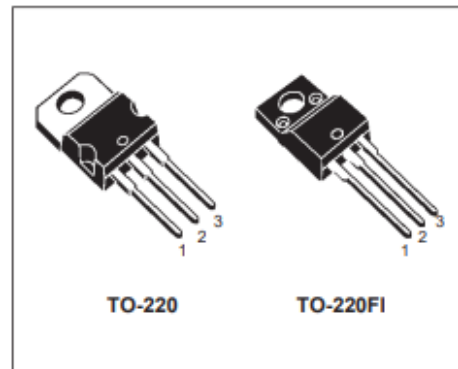
**N - CHANNEL 100V - 0.050Ω - 30A - TO-220/TO-220FI
POWER MOSFET**

TYPE	V _{DSS}	R _{DS(on)}	I _D
IRF540	100 V	< 0.077 Ω	30 A
IRF540FI	100 V	< 0.077 Ω	16 A

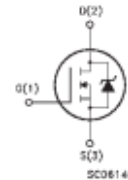
- TYPICAL R_{DS(on)} = 0.050 Ω
- AVALANCHE RUGGED TECHNOLOGY
- 100% AVALANCHE TESTED
- REPETITIVE AVALANCHE DATA AT 100°C
- LOW GATE CHARGE
- HIGH CURRENT CAPABILITY
- 175°C OPERATING TEMPERATURE
- APPLICATION ORIENTED CHARACTERIZATION

APPLICATIONS

- HIGH CURRENT, HIGH SPEED SWITCHING
- SOLENOID AND RELAY DRIVERS
- DC-DC & DC-AC CONVERTER
- AUTOMOTIVE ENVIRONMENT (INJECTION, ABS, AIR-BAG, LAMP DRIVERS Etc.)



INTERNAL SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value		Unit
		IRF530	IRF530FI	
V _{DSS}	Drain-source Voltage (V _{GS} = 0)	100		V
V _{DGR}	Drain- gate Voltage (R _{GS} = 20 kΩ)	100		V
V _{GS}	Gate-source Voltage	± 20		V
I _D	Drain Current (continuous) at T _c = 25 °C	30	17	A
I _D	Drain Current (continuous) at T _c = 100 °C	21	12	A
I _{DM} (*)	Drain Current (pulsed)	120	120	A
P _{tot}	Total Dissipation at T _c = 25 °C	150	45	W
	Derating Factor	1	0.3	W/°C
V _{iso}	Insulation Withstand Voltage (DC)	-	2000	V
T _{stg}	Storage Temperature	-65 to 175		°C
T _j	Max. Operating Junction Temperature	175		°C

(*) Pulse width limited by safe operating area

(†) I_{SD} ≤ 30 A, di/dt ≤ 200 A/μs, V_{DS} ≤ V_{DSR(DSS)}, T_j ≤ T_{JMAX}

IRF540/IRF540FI

THERMAL DATA

			TO-220	TO220-FI	
$R_{thj-case}$	Thermal Resistance Junction-case	Max	1	3.33	$^{\circ}C/W$
$R_{thj-amb}$	Thermal Resistance Junction-ambient	Max	62.5		$^{\circ}C/W$
$R_{thc-sink}$	Thermal Resistance Case-sink	Typ	0.5		$^{\circ}C/W$
T_l	Maximum Lead Temperature For Soldering Purpose		300		$^{\circ}C$

AVALANCHE CHARACTERISTICS

Symbol	Parameter	Max Value	Unit
I_{AR}	Avalanche Current, Repetitive or Not-Replicative (pulse width limited by T_j max)	30	A
E_{AS}	Single Pulse Avalanche Energy (starting $T_j = 25^{\circ}C$, $I_D = I_{AR}$, $V_{DD} = 25 V$)	200	mJ

ELECTRICAL CHARACTERISTICS ($T_{case} = 25^{\circ}C$ unless otherwise specified)

OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_{(BR)DSS}$	Drain-source Breakdown Voltage	$I_D = 250 \mu A$ $V_{GS} = 0$	100			V
I_{DSS}	Zero Gate Voltage Drain Current ($V_{GS} = 0$)	$V_{DS} = \text{Max Rating}$ $V_{DS} = \text{Max Rating}$ $T_c = 125^{\circ}C$			1 10	μA μA
I_{GSS}	Gate-body Leakage Current ($V_{DS} = 0$)	$V_{GS} = \pm 20 V$			± 100	nA

ON (*)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS} = V_{GS}$ $I_D = 250 \mu A$	2	3	4	V
$R_{DS(on)}$	Static Drain-source On Resistance	$V_{GS} = 10V$ $I_D = 15 A$		0.05	0.077	Ω
$I_{D(on)}$	On State Drain Current	$V_{DS} > I_{D(on)} \times R_{DS(on)max}$ $V_{GS} = 10 V$	30			A

DYNAMIC

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$g_{fs} (*)$	Forward Transconductance	$V_{DS} > I_{D(on)} \times R_{DS(on)max}$ $I_D = 15 A$	10	20		S
C_{iss}	Input Capacitance	$V_{DS} = 25 V$ $f = 1 MHz$ $V_{GS} = 0$		2600	3600	pF
C_{oss}	Output Capacitance			350	500	pF
C_{rss}	Reverse Transfer Capacitance			85	120	pF

ELECTRICAL CHARACTERISTICS (continued)**SWITCHING ON**

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(on)}$	Turn-on Time	$V_{DD} = 50\text{ V}$ $I_D = 15\text{ A}$		20	28	ns
t_r	Rise Time	$R_G = 4.7\ \Omega$ $V_{GS} = 10\text{ V}$		60	85	ns
Q_g	Total Gate Charge	$V_{DD} = 80\text{ V}$ $I_D = 30\text{ A}$ $V_{GS} = 10\text{ V}$		80	110	nC
Q_{gs}	Gate-Source Charge			13		nC
Q_{gd}	Gate-Drain Charge			28		nC

SWITCHING OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{r(Voff)}$	Off-voltage Rise Time	$V_{DD} = 80\text{ V}$ $I_D = 30\text{ A}$		22	30	ns
t_f	Fall Time	$R_G = 4.7\ \Omega$ $V_{GS} = 10\text{ V}$		25	35	ns
t_c	Cross-over Time			55	75	ns

SOURCE DRAIN DIODE

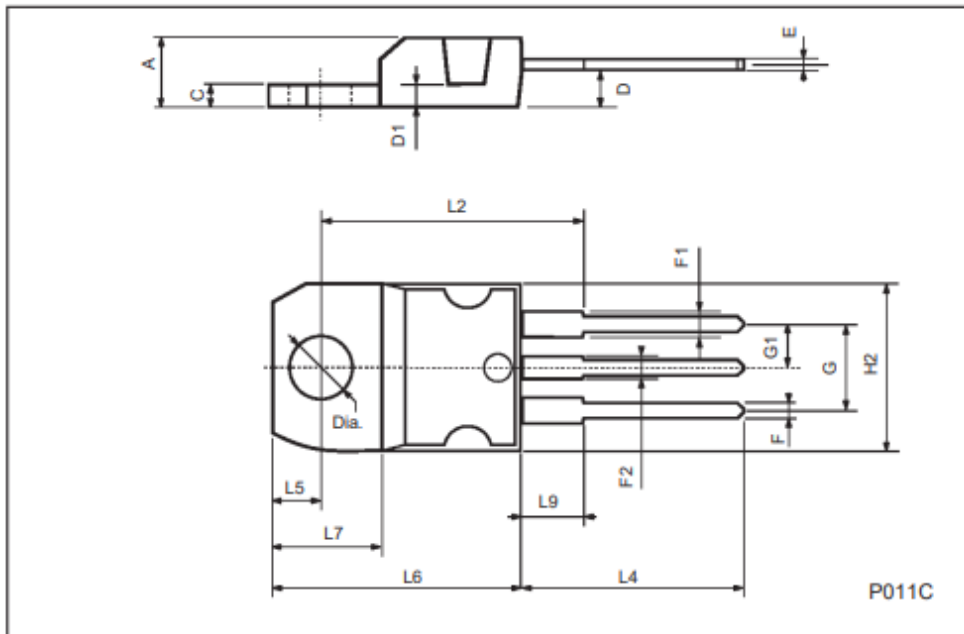
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{SD}	Source-drain Current				30	A
$I_{SDM}(\bullet)$	Source-drain Current (pulsed)				120	A
$V_{SD}(\ast)$	Forward On Voltage	$I_{SD} = 50\text{ A}$ $V_{GS} = 0$			1.5	V
t_{rr}	Reverse Recovery Time	$I_{SD} = 30\text{ A}$ $dI/dt = 100\text{ A}/\mu\text{s}$ $V_{DD} = 30\text{ V}$ $T_J = 150\text{ }^\circ\text{C}$		175		ns
Q_{rr}	Reverse Recovery Charge			1.1		μC
I_{RRM}	Reverse Recovery Current			12.5		A

(\ast) Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %

(\bullet) Pulse width limited by safe operating area

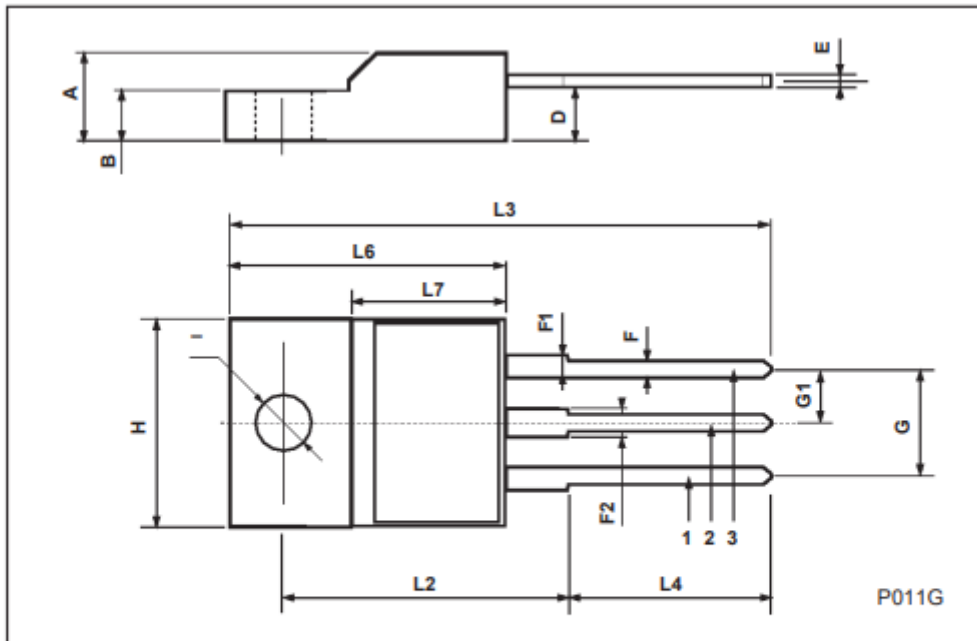
TO-220 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	4.40		4.60	0.173		0.181
C	1.23		1.32	0.048		0.051
D	2.40		2.72	0.094		0.107
D1		1.27			0.050	
E	0.49		0.70	0.019		0.027
F	0.61		0.88	0.024		0.034
F1	1.14		1.70	0.044		0.067
F2	1.14		1.70	0.044		0.067
G	4.95		5.15	0.194		0.203
G1	2.4		2.7	0.094		0.106
H2	10.0		10.40	0.393		0.409
L2		16.4			0.645	
L4	13.0		14.0	0.511		0.551
L5	2.65		2.95	0.104		0.116
L6	15.25		15.75	0.600		0.620
L7	6.2		6.6	0.244		0.260
L9	3.5		3.93	0.137		0.154
DIA.	3.75		3.85	0.147		0.151



ISOWATT220 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	4.4		4.6	0.173		0.181
B	2.5		2.7	0.098		0.106
D	2.5		2.75	0.098		0.108
E	0.4		0.7	0.015		0.027
F	0.75		1	0.030		0.039
F1	1.15		1.7	0.045		0.067
F2	1.15		1.7	0.045		0.067
G	4.95		5.2	0.195		0.204
G1	2.4		2.7	0.094		0.106
H	10		10.4	0.393		0.409
L2		16			0.630	
L3	28.6		30.6	1.126		1.204
L4	9.8		10.6	0.385		0.417
L6	15.9		16.4	0.626		0.645
L7	9		9.3	0.354		0.366
Ø	3		3.2	0.118		0.126



Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1998 SGS-THOMSON Microelectronics - Printed in Italy - All Rights Reserved

SGS-THOMSON Microelectronics GROUP OF COMPANIES
Australia - Brazil - Canada - China - France - Germany - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands -
Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A



October 1987
Revised May 1999

CD4047BC Low Power Monostable/Astable Multivibrator

General Description

The CD4047B is capable of operating in either the monostable or astable mode. It requires an external capacitor (between pins 1 and 3) and an external resistor (between pins 2 and 3) to determine the output pulse width in the monostable mode, and the output frequency in the astable mode.

Astable operation is enabled by a high level on the astable input or low level on the astable input. The output frequency (at 50% duty cycle) at Q and \bar{Q} outputs is determined by the timing components. A frequency twice that of Q is available at the Oscillator Output; a 50% duty cycle is not guaranteed.

Monostable operation is obtained when the device is triggered by LOW-to-HIGH transition at + trigger input or HIGH-to-LOW transition at - trigger input. The device can be retriggered by applying a simultaneous LOW-to-HIGH transition to both the + trigger and retrigger inputs.

A high level on Reset input resets the outputs Q to LOW, \bar{Q} to HIGH.

Features

- Wide supply voltage range: 3.0V to 15V
- High noise immunity: 0.45 V_{DD} (typ.)
- Low power TTL compatibility: Fan out of 2 driving 74L or 1 driving 74LS

SPECIAL FEATURES

- Low power consumption: special CMOS oscillator configuration
- Monostable (one-shot) or astable (free-running) operation

- True and complemented buffered outputs
- Only one external R and C required

MONOSTABLE MULTIVIBRATOR FEATURES

- Positive- or negative-edge trigger
- Output pulse width independent of trigger pulse duration
- Retriggerable option for pulse width expansion
- Long pulse widths possible using small RC components by means of external counter provision
- Fast recovery time essentially independent of pulse width
- Pulse-width accuracy maintained at duty cycles approaching 100%

ASTABLE MULTIVIBRATOR FEATURES

- Free-running or gatable operating modes
- 50% duty cycle
- Oscillator output available
- Good astable frequency stability
typical= $\pm 2\% + 0.03\%/^{\circ}\text{C}$ @ 100 kHz
frequency= $\pm 0.5\% + 0.015\%/^{\circ}\text{C}$ @ 10 kHz
deviation (circuits trimmed to frequency $V_{DD} = 10V$ $\pm 10\%$)

Applications

- Frequency discriminators
- Timing circuits
- Time-delay applications
- Envelope detection
- Frequency multiplication
- Frequency division

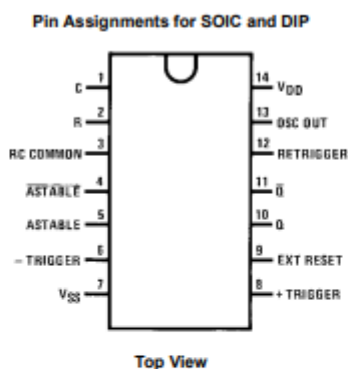
Ordering Code:

Order Number	Package Number	Package Description
CD4047BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
CD4047BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

CD4047BC Low Power Monostable/Astable Multivibrator

Connection Diagram

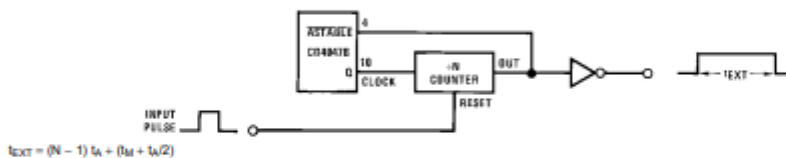


Function Table

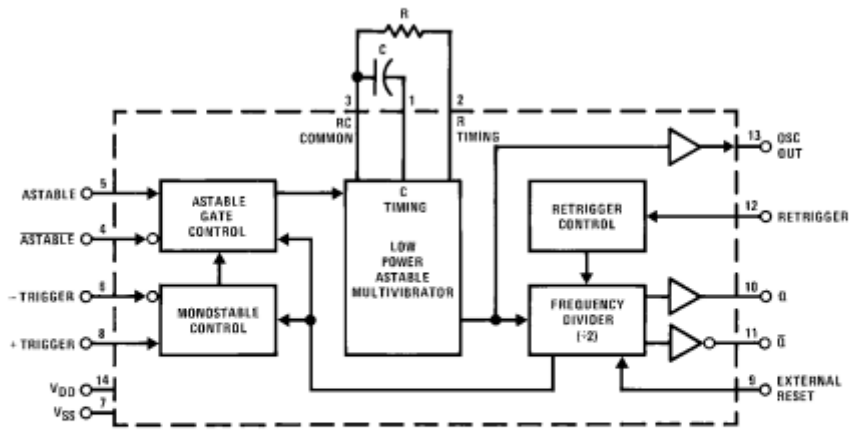
Function	Terminal Connections			Output Pulse From	Typical Output Period or Pulse Width
	To V _{DD}	To V _{SS}	Input Pulse To		
Astable Multivibrator					
Free-Running	4, 5, 6, 14	7, 8, 9, 12		10, 11, 13	$t_A(10, 11) = 4.40 RC$
True Gating	4, 6, 14	7, 8, 9, 12	5	10, 11, 13	$t_A(13) = 2.20 RC$
Complement Gating	6, 14	5, 7, 8, 9, 12	4	10, 11, 13	
Monostable Multivibrator					
Positive-Edge Trigger	4, 14	5, 6, 7, 9, 12	8	10, 11	
Negative-Edge Trigger	4, 8, 14	5, 7, 9, 12	6	10, 11	$t_M(10, 11) = 2.48 RC$
Retriggerable	4, 14	5, 6, 7, 9	8, 12	10, 11	
External Countdown (Note 1)	14	5, 6, 7, 8, 9, 12	Figure 1	Figure 1	Figure 1

Note 1: External resistor between terminals 2 and 3. External capacitor between terminals 1 and 3.

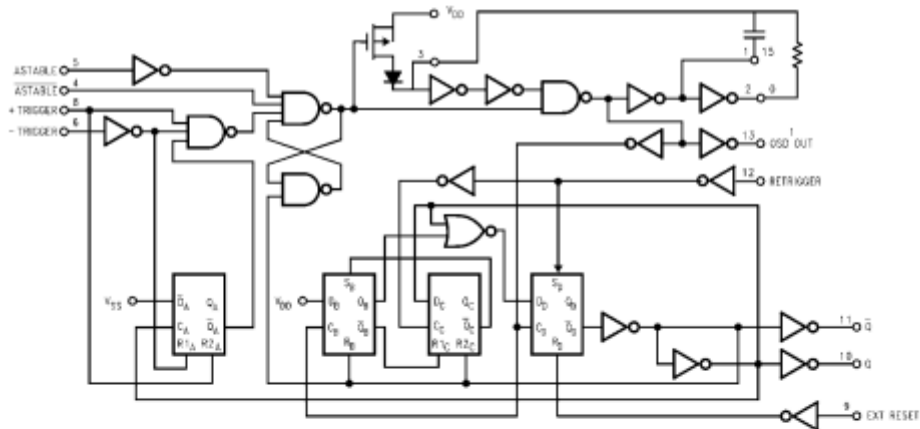
Typical Implementation of External Countdown Option



Block Diagram



Logic Diagram



*Special input protection circuit to permit larger input-voltage swings.

Absolute Maximum Ratings (Note 2)

(Note 3)

DC Supply Voltage (V_{DD})	-0.5V to +18 V_{DC}
Input Voltage (V_{IN})	-0.5V to $V_{DD} + 0.5V_{DC}$
Storage Temperature Range (T_S)	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating Conditions (Note 3)

DC Supply Voltage (V_{DD})	3V to 15 V_{DC}
Input Voltage (V_{IN})	0 to $V_{DD} V_{DC}$
Operating Temperature Range (T_A)	-40°C to +85°C

Note 2: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 3: $V_{SS} = 0V$ unless otherwise specified.

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	-40°C		25°C			85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$		20			20		150	μA
		$V_{DD} = 10V$		40			40		300	μA
		$V_{DD} = 15V$		80			80		600	μA
V_{OL}	LOW Level Output Voltage	$ I_O < 1 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
V_{OH}	HIGH Level Output Voltage	$ I_O < 1 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95		V
		$V_{DD} = 10V$	9.95		9.95	10		9.95		V
V_{IL}	LOW Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or $4.5V$		1.5		2.25	1.5		1.5	V
		$V_{DD} = 10V, V_O = 1V$ or $9V$		3.0		4.5	3.0		3.0	V
		$V_{DD} = 15V, V_O = 1.5V$ or $13.5V$		4.0		6.75	4.0		4.0	V
V_{IH}	HIGH Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or $4.5V$	3.5		3.5	2.75		3.5		V
		$V_{DD} = 10V, V_O = 1V$ or $9V$	7.0		7.0	5.5		7.0		V
		$V_{DD} = 15V, V_O = 1.5V$ or $13.5V$	11.0		11.0	8.25		11.0		V
I_{OL}	LOW Level Output Current (Note 4)	$V_{DD} = 5V, V_O = 0.4V$	0.52		0.44	0.88		0.36		mA
		$V_{DD} = 10V, V_O = 0.5V$	1.3		1.1	2.25		0.9		mA
		$V_{DD} = 15V, V_O = 1.5V$	3.6		3.0	8.8		2.4		mA
I_{OH}	HIGH Level Output Current (Note 4)	$V_{DD} = 5V, V_O = 4.6V$	-0.52		-0.44	-0.88		-0.36		mA
		$V_{DD} = 10V, V_O = 9.5V$	-1.3		-1.1	-2.25		-0.9		mA
		$V_{DD} = 15V, V_O = 13.5V$	-3.6		-3.0	-8.8		-2.4		mA
I_{IN}	Input Current	$V_{DD} = 15V, V_{IN} = 0V$		-0.3		-10 ⁻⁵	-0.3		-1.0	μA
		$V_{DD} = 15V, V_{IN} = 15V$		0.3		10 ⁻⁵	0.3		1.0	μA

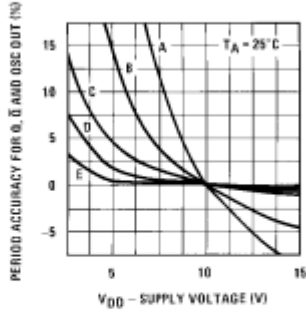
Note 4: I_{OH} and I_{OL} are tested one output at a time.

AC Electrical Characteristics (Note 5)						
T _A = 25°C, C _L = 50 pF, R _L = 200k, input t _r = t _f = 20 ns, unless otherwise specified.						
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t _{PHL} , t _{PLH}	Propagation Delay Time Astable, Astable to Osc Out	V _{DD} = 5V		200	400	ns
		V _{DD} = 10V		100	200	ns
		V _{DD} = 15V		80	160	ns
t _{PHL} , t _{PLH}	Astable, $\overline{\text{Astable}}$ to Q, \overline{Q}	V _{DD} = 5V		550	900	ns
		V _{DD} = 10V		250	500	ns
		V _{DD} = 15V		200	400	ns
t _{PHL} , t _{PLH}	+ Trigger, - Trigger to \overline{Q}	V _{DD} = 5V		700	1200	ns
		V _{DD} = 10V		300	600	ns
		V _{DD} = 15V		240	480	ns
t _{PHL} , t _{PLH}	+ Trigger, Retrigger to \overline{Q}	V _{DD} = 5V		300	600	ns
		V _{DD} = 10V		175	300	ns
		V _{DD} = 15V		150	250	ns
t _{PHL} , t _{PLH}	Reset to Q, \overline{Q}	V _{DD} = 5V		300	600	ns
		V _{DD} = 10V		125	250	ns
		V _{DD} = 15V		100	200	ns
t _{THL} , t _{TLH}	Transition Time Q, \overline{Q} , Osc Out	V _{DD} = 5V		100	200	ns
		V _{DD} = 10V		50	100	ns
		V _{DD} = 15V		40	80	ns
t _{WL} , t _{WH}	Minimum Input Pulse Duration	Any Input				
		V _{DD} = 5V		500	1000	ns
		V _{DD} = 10V		200	400	ns
t _{PHL} , t _{PLH}	+ Trigger, Retrigger, Rise and Fall Time	V _{DD} = 5V			15	µs
		V _{DD} = 10V			5	µs
		V _{DD} = 15V			5	µs
C _{IN}	Average Input Capacitance	Any Input		5	7.5	pF

Note 5: AC Parameters are guaranteed by DC correlated testing.

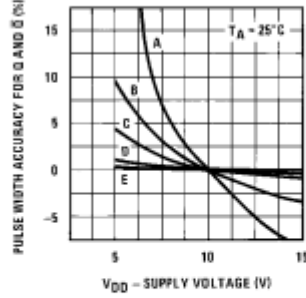
Typical Performance Characteristics

Typical Q, \bar{Q} , Osc Out Period Accuracy vs Supply Voltage (Astable Mode Operation)



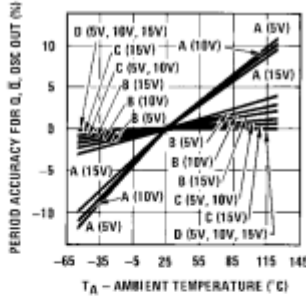
$f_{Q, \bar{Q}}$	R	C
A 1000 kHz	22k	10 pF
B 100 kHz	22k	100 pF
C 10 kHz	220k	100 pF
D 1 kHz	220k	1000 pF
E 100 Hz	2.2M	1000 pF

Typical Q, \bar{Q} , Pulse Width Accuracy vs Supply Voltage Monostable Mode Operation



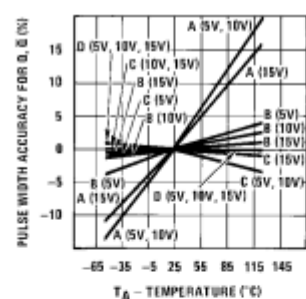
t_M	R	C
A 2 μ s	22k	10 pF
B 7 μ s	22k	100 pF
C 60 μ s	220k	100 pF
D 550 μ s	220k	1000 pF
E 5.5 ms	2.2M	1000 pF

Typical Q, \bar{Q} and Osc Out Period Accuracy vs Temperature Astable Mode Operation



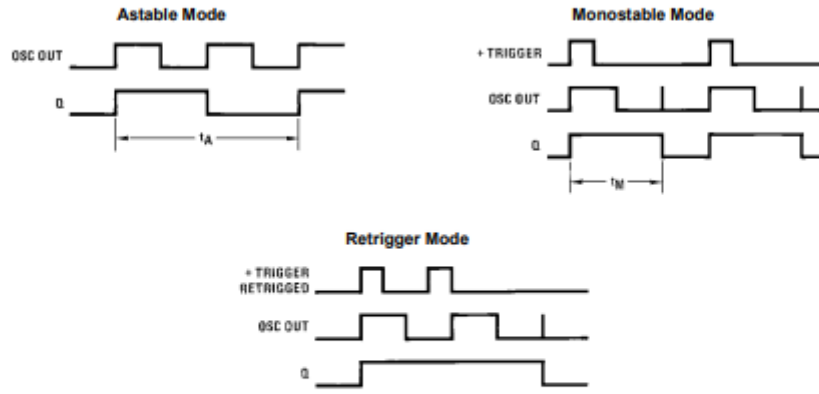
$f_{Q, \bar{Q}}$	R	C
A 1000 kHz	22k	10 pF
B 100 kHz	22k	100 pF
C 10 kHz	220k	100 pF
D 1 kHz	220k	1000 pF

Typical Q and \bar{Q} Pulse Width Accuracy vs Temperature Monostable Mode Operation

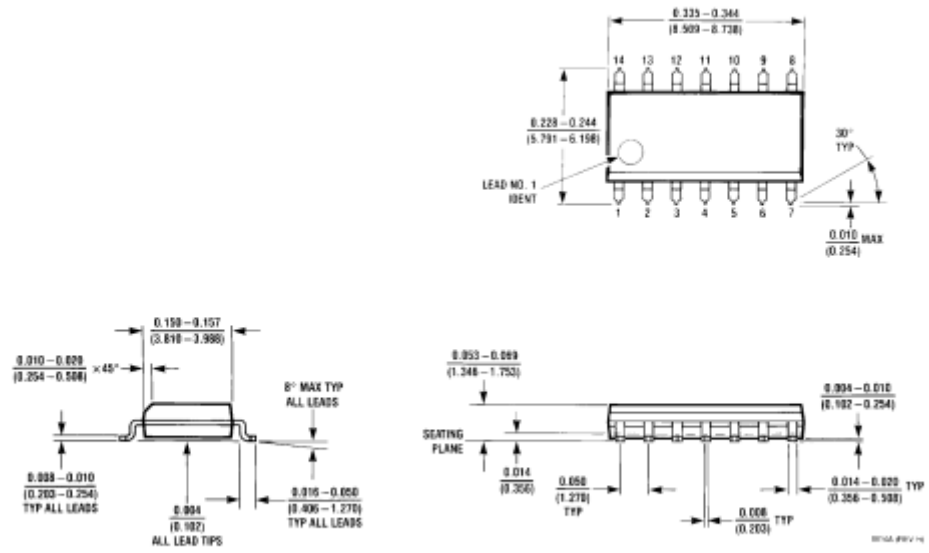


t_M	R	C
A 2 μ s	22k	10 pF
B 7 μ s	22k	100 pF
C 60 μ s	220k	100 pF
D 550 μ s	220k	1000 pF

Timing Diagrams

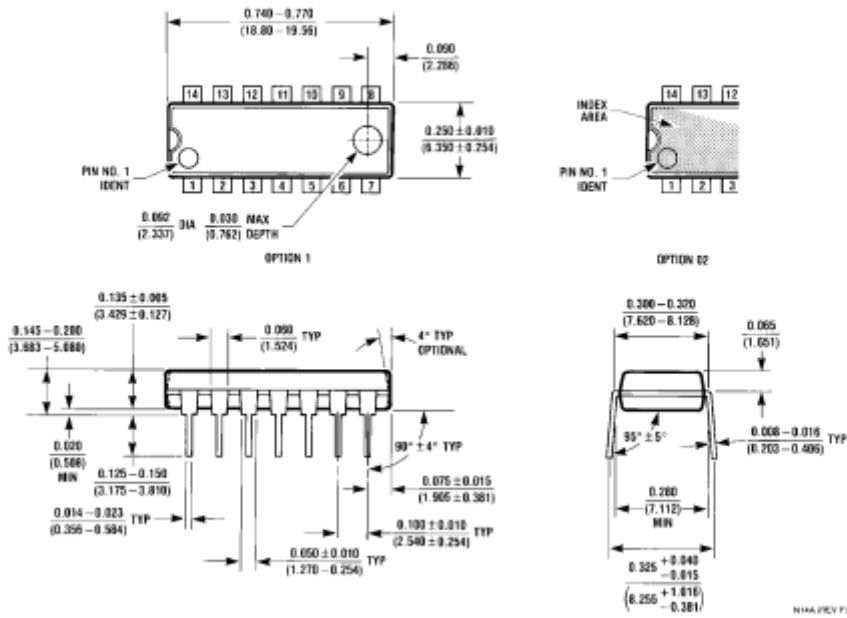


Physical Dimensions inches (millimeters) unless otherwise noted



**14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
Package Number M14A**

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide Package Number N14A

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.