

# Primjena vremensko-digitalnog pretvornika za impulsno frekvencijsku demodulaciju

---

**Bosanac, Ljubica**

**Undergraduate thesis / Završni rad**

**2016**

*Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj:* **Josip Juraj Strossmayer University of Osijek, Faculty of Electrical Engineering, Computer Science and Information Technology Osijek / Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek**

*Permanent link / Trajna poveznica:* <https://um.nsk.hr/um:nbn:hr:200:198297>

*Rights / Prava:* [In copyright](#)/[Zaštićeno autorskim pravom.](#)

*Download date / Datum preuzimanja:* **2024-07-15**

*Repository / Repozitorij:*

[Faculty of Electrical Engineering, Computer Science and Information Technology Osijek](#)



**SVEUČILIŠTE JOSIPA JURJA STROSSMAYERA U OSIJEKU  
FAKULTET ELEKTROTEHNIKE, RAČUNARSTVA I  
INFORMACIJSKIH TEHNOLOGIJA**

**Sveučilišni studij**

**PRIMJENA VREMENSKO-DIGITALNOG  
PRETVORNIKA ZA IMPULSNO FREKVENCIJSKU  
DEMODULACIJU**

**Završni rad**

**Ljubica Bosanac**

**Osijek, 2016.**

**ETFOS**

ELEKTROTEHNIČKI FAKULTET OSIJEK

Sveučilište Josipa Jurja Strossmayera u Osijeku

**Obrazac Z1P - Obrazac za ocjenu završnog rada na preddiplomskom studiju**

Osijek, 28. lipnja 2016.

Odboru za završne i diplomske ispite

**Prijedlog ocjene završnog rada**

<b>Ime i prezime studenta:</b>	Ljubica Bosanac
<b>Studij, smjer:</b>	Sveučilišni preddiplomski studij elektrotehnike, Komunikacije i informatika
<b>Mat. br. studenta, godina upisa:</b>	0165058247, 2013.
<b>Mentor:</b>	Doc. dr. sc. Tomislav Matić
<b>Sumentor:</b>	
<b>Naslov završnog rada:</b>	Primjena vremensko-digitalnog pretvornika za impulsno frekvencijsku demodulaciju
<b>Primarna znanstvena grana rada:</b>	Elektronika
<b>Sekundarna znanstvena grana (ili polje) rada:</b>	
<b>Predložena ocjena završnog rada:</b>	
<b>Kratko obrazloženje ocjene prema Kriterijima za ocjenjivanje završnih i diplomskih radova:</b>	Primjena znanja stečenih na fakultetu: Postignuti rezultati u odnosu na složenost zadatka: Jasnoća pismenog izražavanja: Razina samostalnosti:
<b>Potpis sumentora:</b>	<b>Potpis mentora:</b>

Dostaviti:

1. Studentska služba

Potpis predsjednika Odbora:  
\_\_\_\_\_

Dostaviti:

1. Studentska služba



**ETFOS**  
ELEKTROTEHNIČKI FAKULTET OSIJEK



Sveučilište Josipa Jurja Strossmayera u Osijeku

## IZJAVA O ORIGINALNOSTI RADA

**Osijek, 4. rujna 2016.**

**Ime i prezime studenta:**

Ljubica Bosanac

**Studij :**

Sveučilišni preddiplomski studij elektrotehnike

**Mat. br. studenta, godina upisa:**

0165058247, 2013.

Ovom izjavom izjavljujem da je rad pod nazivom:

izrađen pod vodstvom mentora doc. dr. sc. Tomislava Matića

i sumentora

moj vlastiti rad i prema mom najboljem znanju ne sadrži prethodno objavljene ili neobjavljene pisane materijale drugih osoba, osim onih koji su izričito priznati navođenjem literature i drugih izvora informacija.

Izjavljujem da je intelektualni sadržaj navedenog rada proizvod mog vlastitog rada, osim u onom dijelu za koji mi je bila potrebna pomoć mentora, sumentora i drugih osoba, a što je izričito navedeno u radu.

Potpis studenta:

# SADRŽAJ

1.	UVOD.....	1
1.1.	Zadatak završnog rada.....	1
2.	VREMENSKO-DIGITALNI PRETVORNIK .....	2
2.1.	Karakteristike .....	2
2.2.	Arhitekture .....	4
2.2.1.	Tehnika strujne integracije.....	4
2.2.2.	Tehnike bazirane na brojačima .....	5
2.2.3.	Tehnika fazno zaključane petlje.....	6
2.2.4.	Tehnika petlje zaključane kašnjenjem .....	7
2.3.	Primjena .....	8
3.	IMPULSNO FREKVENCIJSKA DEMODULACIJA.....	9
3.1.	Frekvencijska modulacija.....	9
3.2.	Impulsna modulacija .....	10
3.3.	Primjena .....	11
4.	SIMULACIJA .....	12
4.1.	Simulacijski model.....	12
4.2.	Rezultati .....	13
4.3.	Proračun .....	16
	ZAKLJUČAK .....	18
	LITERATURA.....	19
	POPIS KRATICA .....	20
	SAŽETAK.....	21
	ABSTRACT .....	22
	ŽIVOTOPIS .....	23
	PRILOZI.....	24

Prilog 1 .....	24
----------------	----

## 1. UVOD

Tema završnog rada je Primjena vremensko-digitalnog pretvornika za impulsno frekvencijsku demodulaciju. Koristeći vremensko-digitalni pretvornik potrebno je demodulirati impulsni niz čiji su razmaci između susjednih impulsa proporcionalni ulaznom naponu. Rad je podijeljen u nekoliko segmenata u kojima će se objasniti teorijske pozadine vremensko-digitalnog pretvornika te impulsno frekvencijske demodulacije, njihove glavne značajke i primjene. Simulacijski model izrađen u Multisimu bit će detaljno analiziran kao i rezultati simulacije s objašnjenjima.

Vremensko-digitalni pretvornik (engl. *Time-to-Digital Converter*, skraćeno TDC) uređaj je koji vrijeme, odnosno vremenski interval u kojem je određeni događaj nastupio, pretvara u digitalni, najčešće binarni oblik. Koristi se pri obradi signala za mjerenje vremenskih intervala u kojem su signali nastupili i potom za pretvorbu vremenskih intervala u binarni kod. Vremensko-digitalni pretvornik u ovom radu služi kao demodulator impulsnog niza te je sačinjen od sekvencijalnih sklopova.

Impulsno frekvencijska demodulacija (engl. *Pulse Frequency Demodulation*, skraćeno PFDM) vrsta je demodulacije pri kojoj se demodulira frekvencija u krugu koji generira impulse. Postupak se vrši na prijemnoj strani.

Glavni dio simulacijskog modela čini vremensko-digitalni pretvornik sačinjen od sekvencijalnih sklopova. Simulacijski model sadržava još i analogni signal koji se prvo modulira u impulsni niz, a potom demodulira primjenom navedenog vremensko-digitalnog pretvornika i impulsno frekvencijske demodulacije.

### 1.1. Zadatak završnog rada

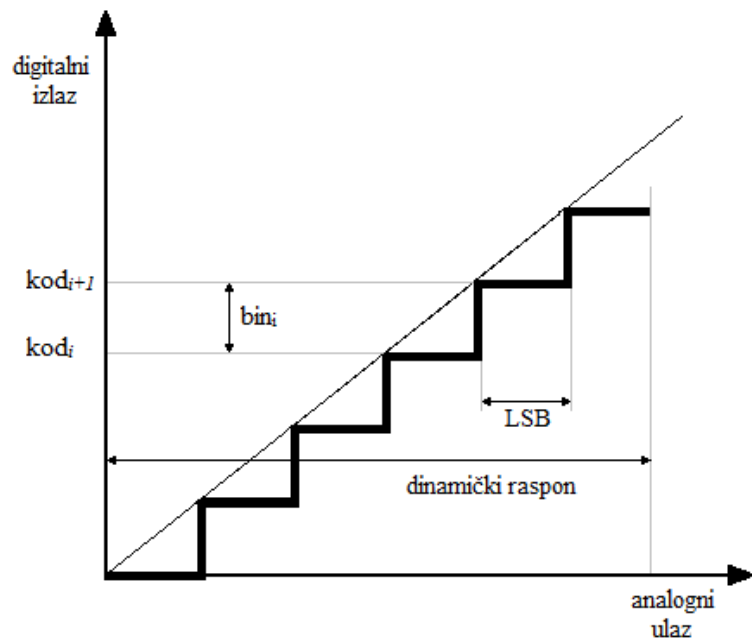
Zadatak završnog rada je izrada simulacijskog modela u Multisimu za modulaciju analognog signala u impulsni niz kojem je razmak između susjednih impulsa proporcionalan ulaznom naponu. Impulsni niz potrebno je demodulirati primjenom vremensko-digitalnog pretvornika koji je sačinjen od sekvencijalnih sklopova.

## 2. VREMENSKO-DIGITALNI PRETVORNIK

Vremensko-digitalni pretvornik (engl. *Time-to-Digital Converter*, skraćeno TDC) pretvara vremenski interval u binarni kod. Pretvorba podrazumijeva kvantizirane amplitude što znači da prijenosna funkcija ima oblik stepenica.

### 2.1. Karakteristike

Najmanji značajni bit (engl. *Least Significant Bit*, skraćeno LSB) i dinamički raspon pretvornika (engl. *Dynamic Range*) karakteriziraju idealni TDC. Na Slici 2.1. vidljiva je prijenosna funkcija idealnog 3-bitnog pretvornika. LSB predstavlja najmanje kašnjenje koje se može izdvojiti, a dinamički raspon veće mjerljivo kašnjenje. Svaka stepenica prijenosne funkcije odgovara kodovima kojih nakon pretvorbe postoji diskretan, odnosno konačan broj.  $bin_i$  predstavlja kašnjenje za trajanje manje od trajanja koda  $i+1$  ( $kod_{i+1}$ ), a veće od trajanja  $i$ -tog koda ( $kod_i$ ) [2, str. 18].



Slika 2.1. Prijenosna funkcija idealnog 3-bitnog pretvornika [2]

Realne pretvornike karakteriziraju diferencijalna i integralna nelinearnost, greška dobitka i ofset. Diferencijalna nelinearnost (engl. *Differential Non-Linearity*, skraćeno DNL) je odstupanje izlazne veličine  $bin$ -a od idealne vrijednosti LSB-a. Za dani  $bin_i$ , DNL se računa prema formuli (2-1).  $d_i$  je kumulativno kašnjenje od početka do  $i$ -tog koda ( $kod_i$ ).



$$DNL_i = \frac{d_{i+1} - d_i - LSB}{LSB}, i = 0, \dots, N - 1 \quad (2-1)$$

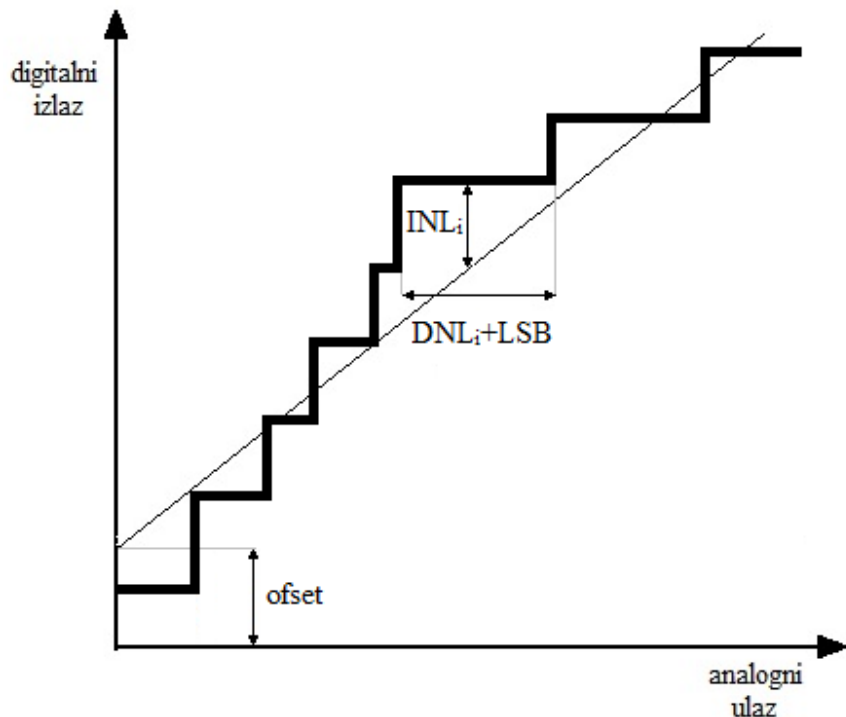
Integralna nelinearnost (engl. *Integral Non-Linearity*, skraćeno INL) predstavlja odstupanje ulazno-izlazne karakteristike od pravca idealnog dobitka koje najbolje odgovara krivulji dobivenoj dodavanjem ofseta idealnoj prijenosnoj karakteristici. Za definiranje INL-a vrijednost greške dobitka (engl. *Gain error*) je nula. INL se računa prema formuli (2-2).

$$INL_i = \frac{d_i - O_{delay} - LSB}{LSB}, i = 0, \dots, N - 1 \quad (2-2)$$

Greška dobitka (engl. *Gain error*) je odstupanje od nagiba pravca idealnog dobitka. Ofset (engl. *Offset*) je vertikalni odsječak pravca s kojim se prijenosna funkcija uspoređuje u izračunu INL-a. Označava se s  $O_{delay}$  i takav je da je kvadrat  $\epsilon_i$  minimalan [2, str. 19, 20].

$$\epsilon_i = d_i - O_{delay} - i \cdot LSB, i = 0, \dots, N - 1 \quad (2-3)$$

Na slici 2.2. vidljiva je karakteristika realnog pretvornika koja objedinjuje prethodno navedena odstupanja.



**Slika 2.2.** Prijenosna funkcija realnog pretvornika [2]

## 2.2. Arhitekture

U prošlosti je predstavljeno nekoliko tehnika za točno mjerenja vremena. Tradicionalne tehnike se mogu podijeliti u četiri kategorije: tehnike bazirane na brojačima, nonius tehnike, tehnike preklapanja impulsa i tehnike zasnovane na strujnoj integraciji. TDC krugovi se izgrađuju pomoću diskretnih standardnih komponenata. Tradicionalne tehnike teško ispunjavaju zahtjeve za većom integracijom sustava i manjom disipacijom snage. Pojava sub-mikronskih digitalnih CMOS tehnologija omogućuje nastanak novih TDC arhitektura. Interpolacija vremena, koristeći arhitekture bazirane na liniji kašnjenja, postiže rezultate koji se mogu usporediti s tradicionalnim tehnikama, ali i prednjačiti zbog novih mogućnosti što se tiče povezanosti i disipacije snage. U poglavlju će se objasniti četiri najčešće korištene arhitekture vremensko-digitalnog pretvornika, a to su tehnika strujne integracije, tehnike bazirane na brojačima, tehnika fazno zaključane petlje i tehnika petlje zaključane kašnjenjem [2, str. 27].

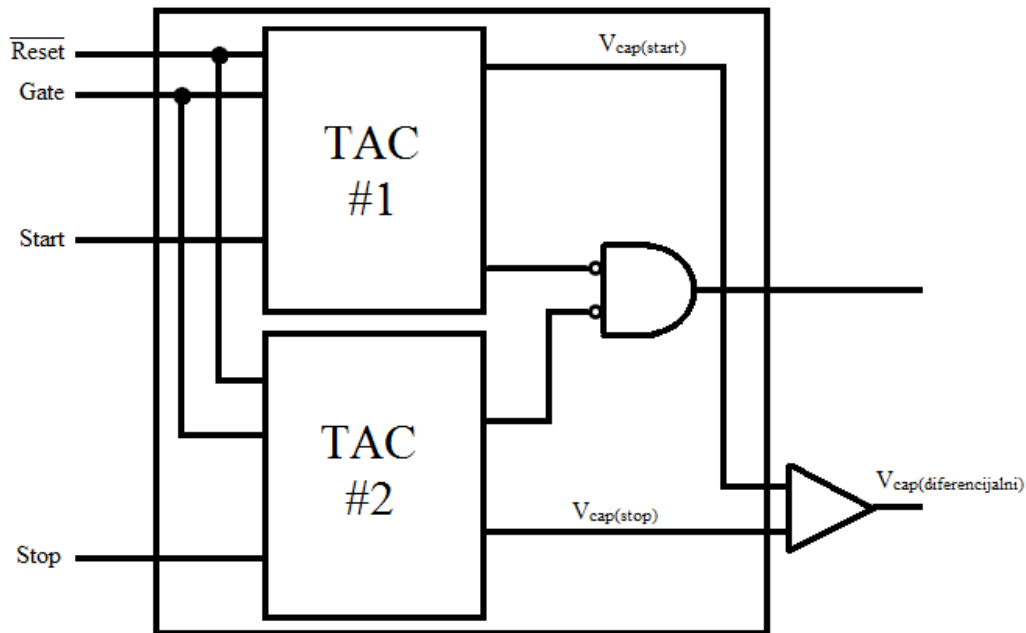
### 2.2.1. Tehnika strujne integracije

Tehnika strujne integracije najzastupljenija je tehnika korištena pri mjerenju vremenskih intervala. Arhitektura podrazumijeva kondenzator koji se linearno puni konstantnom strujom  $I$ . Punjenje kondenzatora počinje početnim impulsom pri vremenu  $t_1$ , a prestaje završnim impulsom pri vremenu  $t_2$ . Naboj pohranjen u kondenzatoru je proporcionalan vremenskom intervalu između početnog i završnog bita. Pretpostavljajući da se radi o kondenzatoru koji ne ovisi o naponu, pad napona na stezaljkama  $V_{cap}$  također je proporcionalan navedenom vremenskom intervalu, a računa se prema formuli (2-4).

$$V_{cap} = \frac{I \cdot (t_2 - t_1)}{C} \quad (2-4)$$

Bilo koja vrsta A/D pretvornika može pretvarati pad napona  $V_{cap}$  u pripadajući digitalni kod. Stabilnost strujnog izvora, linearnost kondenzatora i rezolucija A/D pretvornika određuju rezoluciju koja se može postići navedenom tehnikom. Ograničenja su visoka osjetljivost na šum čvora strujne integracije, vrijeme neaktivnosti između mjerenja (zbog preokupiranog pretvornika kroz cijelo mjerenje) te ograničen dinamički raspon. Dinamički raspon određen je najvećim nabojem kojim se kondenzator može puniti i jedini način da se on poveća jest da se smanji konstanta proporcionalnosti mjerenja, a to se postiže smanjenjem vrijednosti struje  $I$  ili povećanjem kapaciteta kondenzatora  $C$ . Na slici 2.3. prikazan je blok dijagram tehnike strujne integracije. Vrijeme između početnog (*Start*) i završnog (*Stop*) signala i kraja *Gate* signala

mjere dva neovisna vremensko-analoga pretvornika (engl. *Time-to-Analogue Converter*, skraćeno TAC). Početni vremenski interval je razlika između dva mjerenja koju daje analogni napon na izlazu diferencijalnog pojačala [2, str. 27-29].

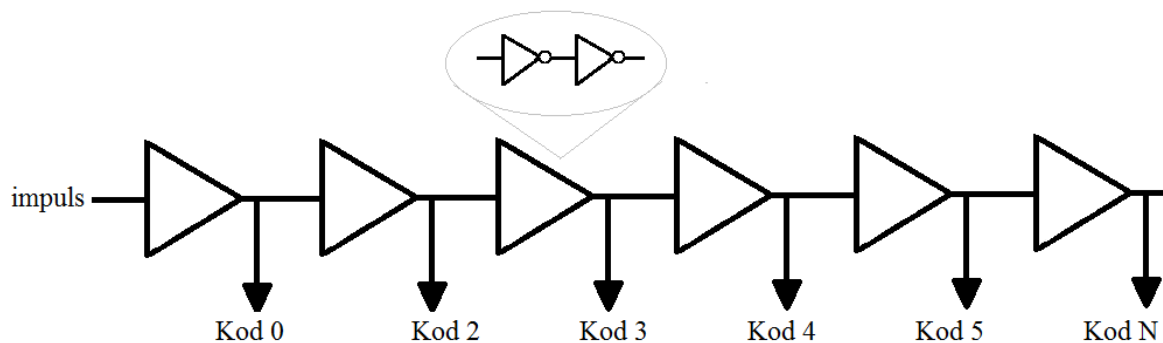


**Slika 2.3.** Blok dijagram diferencijalne strujne integracije TAC-a [2]

### 2.2.2. Tehnike bazirane na brojačima

Tehnike mjerenja vremena bazirane na brojačima se povode brojačima temeljenima na Grayevom kodu pri velikim brzinama. Početni i završni impulsi označavaju trenutke uzorkovanja brojača. Trenuci uzorkovanja su razlika između dva uzorka koja odgovara mjerenom intervalu. Frekvencija i stabilnost referentnog takta određuju rezoluciju i točnost tehnike. Metoda nudi širok dinamički raspon u visoko integriranom digitalnom dizajnu. No, za dobivanje visoke rezolucije potrebna je referenta frekvencija takta u GHz području ( $\Delta t_{min} < 1ns$ ) te su za implementiranje potrebni vrlo brzi procesi. Tehnika je osjetljiva na metastabilnost u registrima brojača te ako uzorkovanje početnih i završnih signala počne dok brojač prebacuje, rezultat može biti nepredvidljiv. Jednostavni brojači koji se temelje na Grayevom kodu su manje osjetljivi na navedeni problem jer se samo jedan bit prebacuje svaki takt. No, također mogu i pogoršati problem budući da prebacivanje jednog bita odgovara većoj promjeni od pojedinačnog LSB-a.

U tehnici se kao vremenska jedinica obično uzima CMOS *gate*-kašnjenje. Moderne CMOS tehnologije imaju *gate*-kašnjenje u redovima od 100 ps pa i rezolucija pretvorbe može biti dobra. Kroz liniju za kašnjenje, koju čini nekoliko elemenata za kašnjenje (najčešće invertora), širi se signal u obliku impulsa. Napredovanje impulsa kroz liniju za kašnjenje odražava mjerenje vremenskog intervala. Na Slici 2.4. prikazana je linija za kašnjenje s elementima za kašnjenje sačinjenim od dva invertora. Tehnika zahtijeva čestu kalibraciju i ograničena je na kraće dinamičke raspone. Široki dinamički rasponi postižu se samo s vrlo dugačkim linijama za kašnjenje koje se vrlo teško dobivaju [2, str. 29, 30].

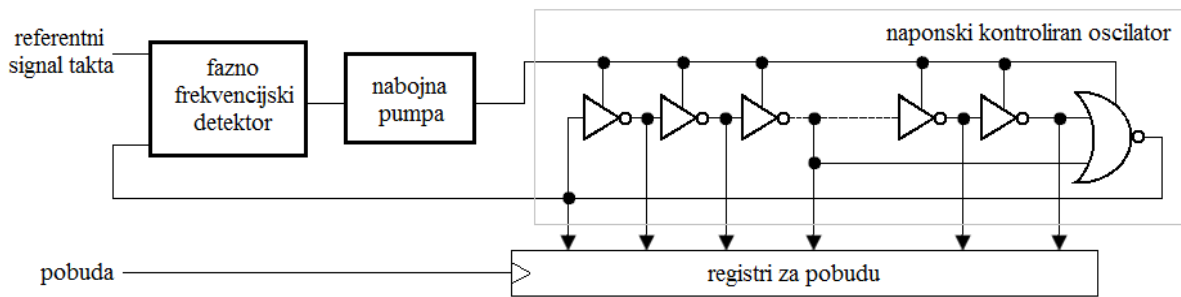


**Slika 2.4.** Linija za kašnjenje [2]

### 2.2.3. Tehnika fazno zaključane petlje

Fazno zaključana petlja (engl. *Phase Locked Loop*, skraćeno PLL) dobiva se pod dva uvjeta: linija za kašnjenje je zatvorena u prstenastoj topologiji naponski kontroliranog oscilatora (engl. *Voltage-Controlled Oscillator*, skraćeno VCO) te se frekvencija oscilatora kontrolira povratnom petljom. Kašnjenje se općenito u tehnici kontrolira ograničavanjem struje preko analognih ili digitalnih petlji. Sustav generira vremenski precizne signale koji se mogu koristiti u instrumentima za mjerenje vremenskih intervala. Prednosti su samokalibracija i mala osjetljivost na okolne promjene. Krugovi temeljeni na opisanoj tehnici imaju svojstvo filtriranja faznog šuma povezanog s referentnim taktom.

Na slici 2.5. prikazan je asimetrični prstenasti oscilator koji može generirati  $2^N$  vremenskih signala za vrijeme trajanja jednog takta. Za mjerenje vremenskog intervala potrebno je oduzeti razliku između dva mjerenja stečenu na početku i kraju vremenskog intervala [2, str. 31, 32].



**Slika 2.5.** *Asimetrični prstenasti oscilator* [2]

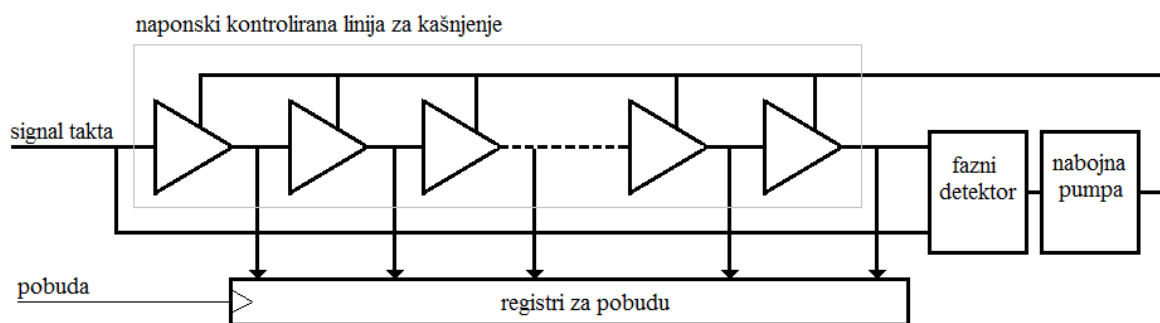
#### 2.2.4. Tehnika petlje zaključane kašnjenjem

Tehnika petlje zaključane kašnjenjem (engl. *Delay Locked Loop*, skraćeno DLL) ostvaruje se ako je linija za kašnjenje otvorena i uključena unutar povratne kontrolne petlje. Postoje mnoge topologije navedene kontrole petlje, a svaka topologija podrazumijeva fazni detektor i filter. Fazni detektor mjeri faznu pogrešku, a filter pretvara informacije u smislenu količinu.

Za razliku od PLL-a, referentni signal takta se kod DLL-a injektira direktno u naponski kontroliranu liniju za kašnjenje te se njegova faza uspoređuje s odgovarajućom fazom na izlazu linije. Zajedničke karakteristike su sposobnost generiranja preciznih vremenskih signala velike rezolucije, samokalibracija sustava i mogućnost postizanja širokih dinamičkih raspona. Samokalibracija se temelji na faznoj informaciji ekstremna lančanog kašnjenja. Da bi lančano kašnjenje bilo stalno kalibrirano, referentni takt mora konstantno kružiti kroz taj lanac. Široki dinamički raspon se ostvaruje brojačima koji su sinkronizirani s referentnim taktom. Vremenski interval mjeri se preko referentnog takta koji se koristi kao početni ili završni signal ili preko razlike vremenskih oznaka navedenog početnog i završnog signala.

Kontrolna petlja u navedenoj tehnici ima manju sposobnost filtriranja šumova i pri dizajniranju je bitno da svaki dio petlje ima identična svojstva kašnjenja. DLL se izrađuje u CMOS tehnologiji koja omogućuje visok stupanj integracije te manje troškove. Prednosti tehnike su samokalibracija i mogućnost smanjenja osjetljivosti na šum.

Na slici 2.6. prikazan je blok-dijagram opisane tehnike prema [2, str. 32, 33].



Slika 2.6. Blok dijagram DLL-a s hit registrima [2]

### 2.3. Primjena

Vremensko-digitalni pretvornici koriste se više od 20 godina u fizici elementarnih čestica i visokoenergetskoj fizici gdje su potrebna precizna mjerenja vremenskih intervala. Druge primjene nalaze u mjerenjima vremenskih proleta (engl. *Time-of-Flight*, skraćeno ToF), tj. mjerenje vremena potrebnog objektima, česticama, zvuku ili elektromagnetskim valovima za prelazak određene udaljenosti kroz određeni medij. ToF mjerenja se tako koriste u elektronici za procjenjivanje mobilnosti elektrona, u masenoj spektrometriji gdje se na temelju mase i naboja čestica analiziraju iste, pri ultrazvučnim mjerenjima tokova i drugo.

Prema [5] još jedna primjena vremensko-digitalnih pretvornika je pri bežičnim mjerenjima udaljenosti koristeći radio-frekvencijske signale. Opisani sustav može mjeriti kašnjenje povratnog putovanja (engl. *Round-Trip Time*, skraćeno RTT) ultra-širokopoasnih impulsa koji se šire između dva aktivna primopredajnika koja koriste komercijalni vremensko-digitalni pretvornik s rezolucijom u području veličina nanosekunde.

U ovom radu TDC služi kao demodulator impulsnog niza čiji su razmaci između susjednih impulsa proporcionalni ulaznom naponu. Sačinjen je od sekvencijalnih sklopova, tj. brojača i D-registra.

### 3. IMPULSNO FREKVENCIJSKA DEMODULACIJA

Modulacija je postupak kojim se signal prilagođava mediju kroz koji prolazi. Prijenosni signal se miješa s informacijskim signalom, odnosno modulacijskim, i na taj način se signal obrađuje za prijenos medijem. Demodulacija je obrnut postupak pri kojem se iz moduliranog signala dobiva početni modulacijski signal, odnosno signal nositelj informacije. Modulacija se odvija na odašiljačkoj strani, a demodulacija na prijemnoj.

Kod analognih modulacija mijenja se jedan od parametara sinusnog signala: amplituda, faza ili frekvencija, stoga postoje amplitudna, fazna i frekvencijska modulacija (AM, PM i FM). Također postoje i diskretne modulacije sinusnog signala, modulacija impulsnih signala, digitalni modulacijski postupci od kojih su najzastupljeniji impulsno kodna modulacija (PCM) i delta modulacija (DM) te modulacijski postupci koji se koriste u radio-difuziji [3].

Kod impulsno frekvencijske demodulacije (engl. *Pulse Frequency Demodulation*, skraćeno PFDM) iz impulsnog signala ili impulsnog niza izdvajaju se frekvencije, tj. u krugu koji generira impulse demodulira se frekvencija.

U ovom poglavlju objasnit će se osnovna načela frekvencijske i impulsne modulacije te navesti neke primjene impulsno frekvencijske demodulacije

#### 3.1. Frekvencijska modulacija

Frekvencijska modulacija (engl. *Frequency Modulation*, skraćeno FM) je vrsta modulacije kod koje se informacijski signal kodira u prijenosni signal na način da mu se mijenja frekvencija koja je proporcionalna informacijskom signalu. Postoje dva načina ponovnog dobivanja modulacijskog signala i to koristeći fazne detektore ili fazno zaključanu petlju.

Najjednostavnija metoda podrazumijeva PLL koja se zaključava na nadolazeći signal. Napon koji određuje frekvenciju VCO-a proporcionalan je ulaznoj frekvenciji i željeni je modulacijski signal. U takvom sustavu potrebna je veća širina filtra kako bi modulacijski signal mogao proći, odnosno vrijeme reakcije PLL-a mora biti kratko. Kako bi izobličenje signala bilo što manje u metodi s PLL-om, potreban je visok stupanj linearnosti VCO-a.

Druga metoda uključuje fazni detektor. Ulazni signal i fazno pomaknuti signal se koriste u faznom detektoru i tako generiraju izlazni napon. Mreža s pomakom u fazi generira izlazni demodulirani napon koji linearno ovisi o ulaznoj frekvenciji. Metoda se koristi u mnogim IF

(engl. *Intermediate-Frequency*) integriranim krugovima s pojačalima ili detektorima [1, str. 652].

### 3.2. Impulsna modulacija

Postoji nekoliko metoda kod kojih se analogni signal može prenositi u obliku impulsa. Osnovno načelo koje omogućuje digitalni prijenos analognog signala objašnjava Shannonov teorem uzorkovanja. Teorem kaže da će informacija biti očuvana ukoliko se uzorci uzimaju u takvim diskretnim intervalima  $\Delta t$  da vrijedi formula (3-1), gdje je  $f_g$  granična frekvencija spektra uzorkovanog valnog oblika [6].

$$\Delta t \leq \frac{1}{2f_g} \quad (3-1)$$

Metode kod kojih se analogni signal može prenositi u obliku impulsa su impulsno amplitudna modulacija (engl. *Pulse Amplitude Modulation*, skraćeno PAM), impulsno kodna modulacija (engl. *Pulse Code Modulation*, skraćeno PCM) i impulsno vremenska modulacija (engl. *Pulse Time Modulation*, skraćeno PTM).

PAM je modulacija kod koje se informacija prenosi na impulsnom valu s tim da je informacija kodirana na amplitudu impulsa. PCM je osnovna metoda za prenošenje analognog signala u digitalnom obliku neovisno o kompleksnosti valnog oblika. PTM se može podijeliti na četiri modulacije ovisno o vremenskim karakteristikama impulsa koji se mogu razlikovati po trajanju i pojavljivanju. Tako postoje impulsno širinska modulacija (engl. *Pulse Width Modulation*, skraćeno PWM) kod koje se informacija prenosi na impulsnom valu s tim da je informacija kodirana u širini impulsa, impulsno pozicijska modulacija (engl. *Pulse Position Modulation*, skraćeno PPM) kod koje amplituda i širina impulsa kroz cijeli proces ostaju konstantni, a ono što se mijenja je položaj koji ovisi o trenutnom uzorku modulacijskog signala, modulacija trajanja impulsa (engl. *Pulse Duration Modulation*, skraćeno PDM) kod koje se duljina trajanja impulsa koristi za prijenos binarnog informacijskog signala te impulsno frekvencijska modulacija (engl. *Pulse Frequency Modulation*, skraćeno PFM) kod koje se modulacijski signal koristi za modulaciju frekvencije u krugu koji generira impulse. Metoda se rjeđe koristi zbog teške izvedbe strujnog kruga jer zahtijeva stabilni oscilator koji je frekvencijski moduliran za pokretanje impulsnog generatora [7].



### 3.3. Primjena

Impulsno frekvencijska demodulacija trenutno najveću primjenu nalazi u biomedicini, tj. u mikroelektrodnim snimanjima (engl. *Microelectrode Recording*, skraćeno MER). U takvim snimanjima procjenjuje se frekvencija vremenski promjenjive komponente poznata kao intenzitet procesa. PFDM daje pouzdanu procjenu promjenjivosti otkucaja srca jer demodulira interval izvorne funkcije s očuvanjem njenih frekvencijskih obilježja čak i kad se intervali brzo mijenjaju u širokom rasponu i kad signali sadržavaju odstupanja. [8] [9]

U ovom radu PFDM služi za demodulaciju impulsnog niza koristeći vremensko-digitalni pretvornik.

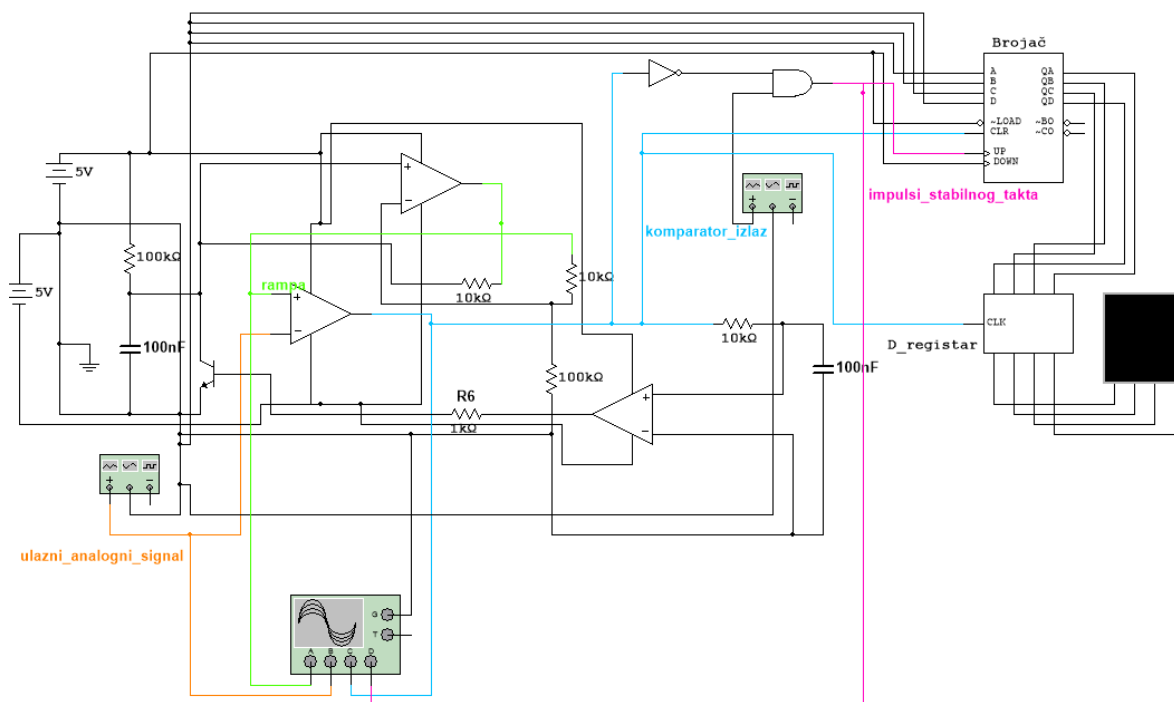
## 4. SIMULACIJA

Simulacija se sastoji od dva dijela. Prvi dio podrazumijeva modulaciju analognog signala u impulsni niz kojem je razmak između susjednih impulsa proporcionalan ulaznom naponu, a drugi dio demodulaciju impulsnog niza primjenom vremensko-digitalnog pretvornika i impulsno frekvencijske demodulacije. Simulacija je napravljena po shemi prema [1, str. 625.] i predstavlja pretvorbu s jednostrukim nagibom (engl. *Single-slope integration*).

Rampa, koju čine strujni izvor i kondenzator, započinje pretvorbu i u isto vrijeme brojač počinje brojati impulse stabilnog takta. Kad napon rampe dosegne razinu ulaznog signala, komparator zaustavlja brojač. Na kraju pretvorbe krug ispražnjuje kondenzator i resetira brojač koji je spreman za idući ciklus. Izvedba zahtijeva pretvorbu s dobrom rezolucijom.

### 4.1. Simulacijski model

Na slici 4.1. vidljiv je simulacijski model koji se sastoji od rampe, komparatora, ulaznog sinusnog signala, bipolarnog tranzistora NPN tipa, logičkih sklopova NOT (invertor) i AND, brojača, D registra, digitalnog pokaznika i osciloskopa.



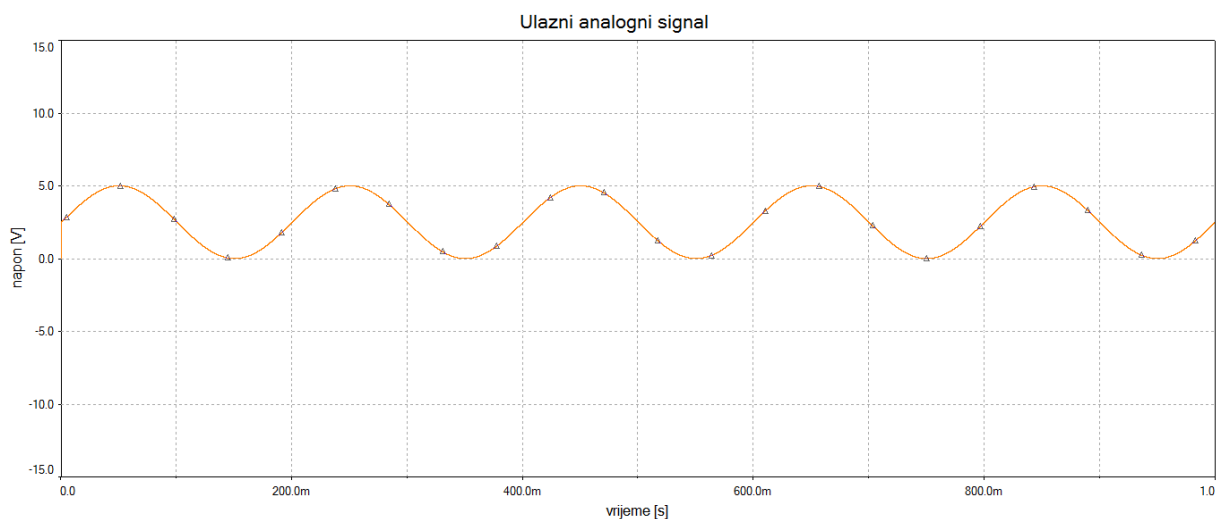
Slika 4.1. Shema simulacijskog modela

Rampa, koju čine istosmjerni izvor napona od 5 V i kondenzator kapaciteta 100 nF, predstavlja pozitivni ulaz u komparator. Negativni ulaz predstavlja ulazni analogni signal, tj. unipolarni sinusni signal frekvencije 5 Hz i amplitude 2.5 V. Komparator uspoređuje pozitivni i negativni ulaz i na izlazu daje „0“ sve dok vrijednost pozitivnog ulaza ne bude veća od vrijednosti negativnog ulaza. Korišteni komparatori su sklopovi AD8609AR. Impulsi koje daje komparator čine impulsni niz čiji razmak između susjednih impulsa ovisi trenutnoj vrijednosti analognog signala. Impulsni niz je modulirani analogni signal. Impulsi će biti gušći što je vrijednost analognog signala bliža nuli, a rjeđi što je vrijednost analognog signala bliža vršnoj vrijednosti.

4-bitni brojač je sekvencijalni sklop 74HC193 čiji se pinovi A, B, C i D spajaju na masu, LOAD i DOWN na napajanje od 5 V, CLR koji predstavlja RESET spaja se na impulse koje daje komparator, a UP koji predstavlja takt na izlaz I sklopa. Takt brojača određen je funkcijskim generatorom vršne vrijednosti napona od 10 V i frekvencije 1.6 kHz, izračunate u potpoglavlju Proračun, te logičkih sklopova AND i NOT koji osiguravaju impulse u vremenu kad komparator na izlazu daje „0“. Svako  $Q_i$  stanje brojača spaja se na  $D_i$  ulaz D registra koji na digitalni pokaznik šalje konačan broj pojavljenih impulsa u prethodnom ciklusu. Takt registra daju impulsi s izlaza komparatora. Shema D-registra nalazi se u Prilogu 1.

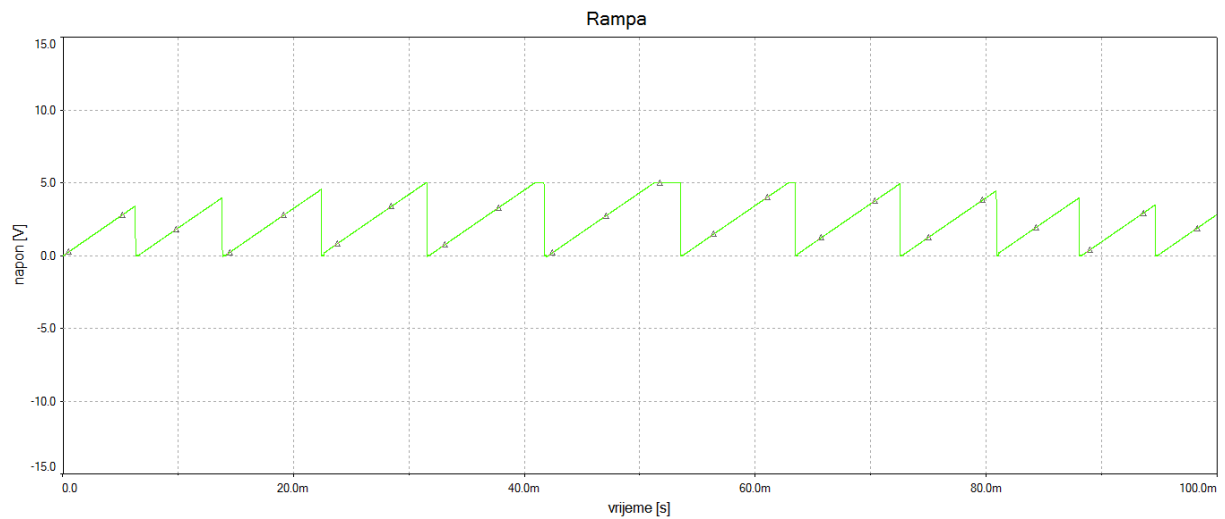
## 4.2. Rezultati

Rezultati simulacije vidljivi su na zaslону osciloskopa. Na slici 4.2. prikazan je ulazni analogni signal, tj. unipolarni sinusni signal frekvencije 5 Hz i amplitude 2.5 V.



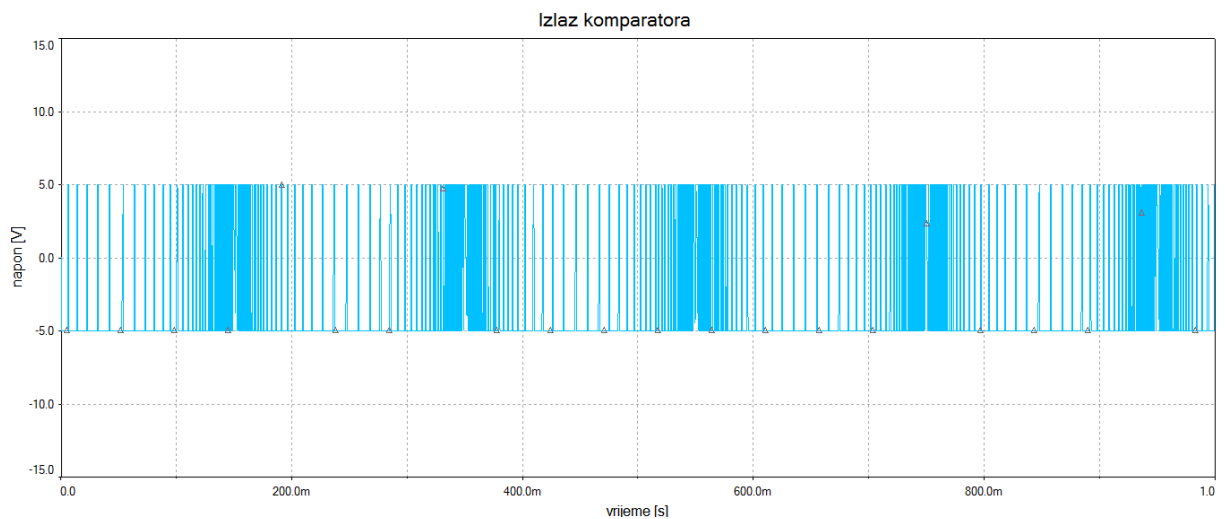
**Slika 4.2.** *Ulazni analogni signal*

Na slici 4.3. prikazana je karakteristika rampe koju čine strujni izvor i kondenzator. Karakteristika rampe je opisana linearnim pravcima koji predstavljaju punjenje i pražnjenje kondenzatora kapaciteta 100 nF.



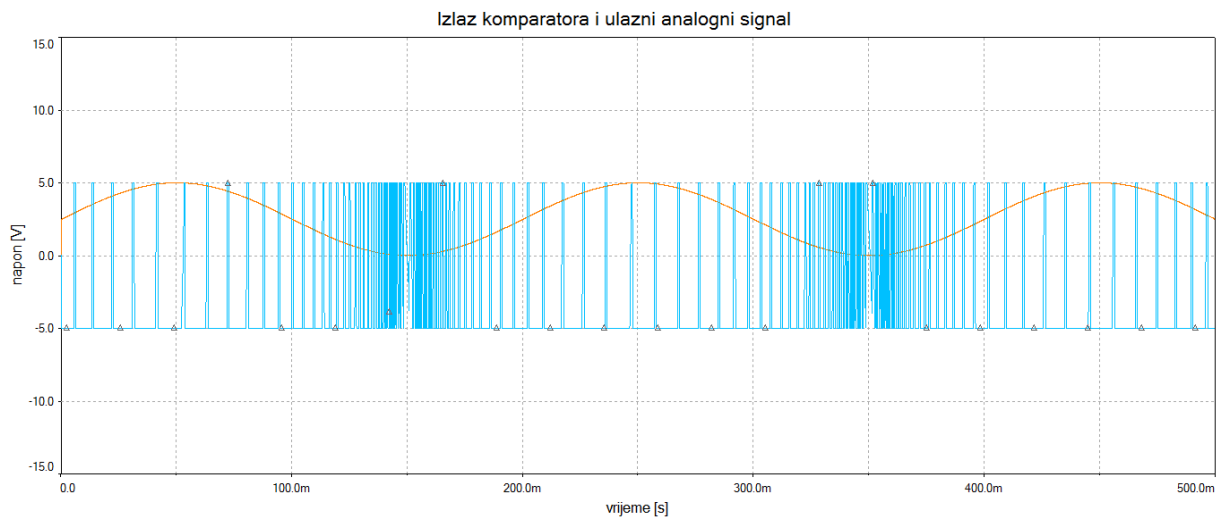
**Slika 4.3.** Karakteristika rampe

Slika 4.4. predstavlja izlazni signal komparatora koji je realiziran impulsima. Izlazni signal komparatora je modulirani ulazni analogni signal čiji je razmak između impulsa proporcionalan ulaznom naponu.



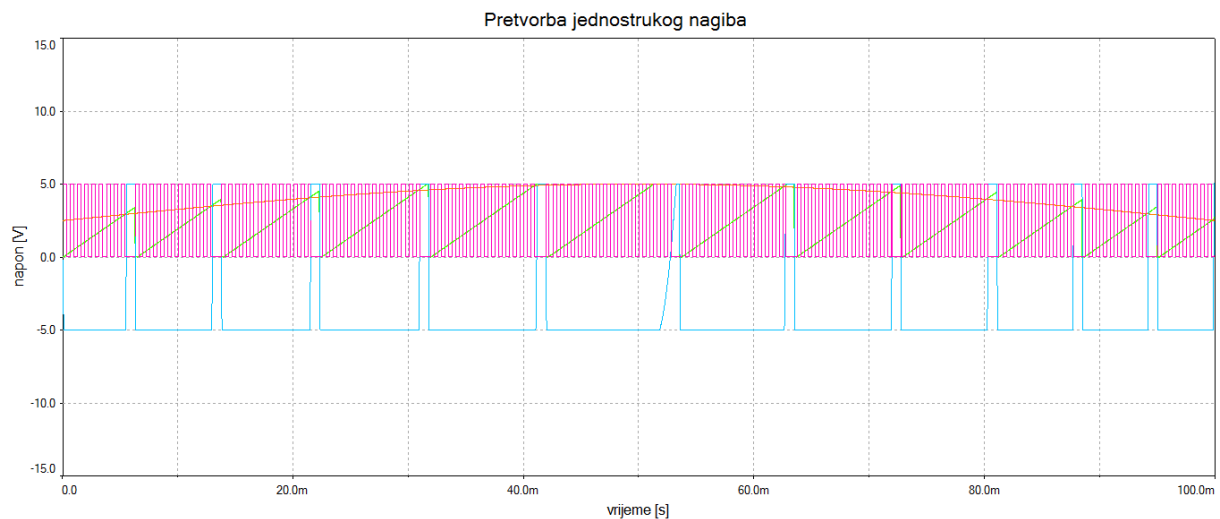
**Slika 4.4.** Izlazni signal komparatora

Na slici 4.6. vidljiva je proporcionalnog ulaznog analognog signala i izlaza komparatora. Impulsi su gušći što je vrijednost ulaznog signala bliža 0, a najrjeđi su pri vršnoj vrijednosti signala od 2.5 V.



**Slika 4.5.** *Proporcionalnost razmaka impulsa i ulaznog napona*

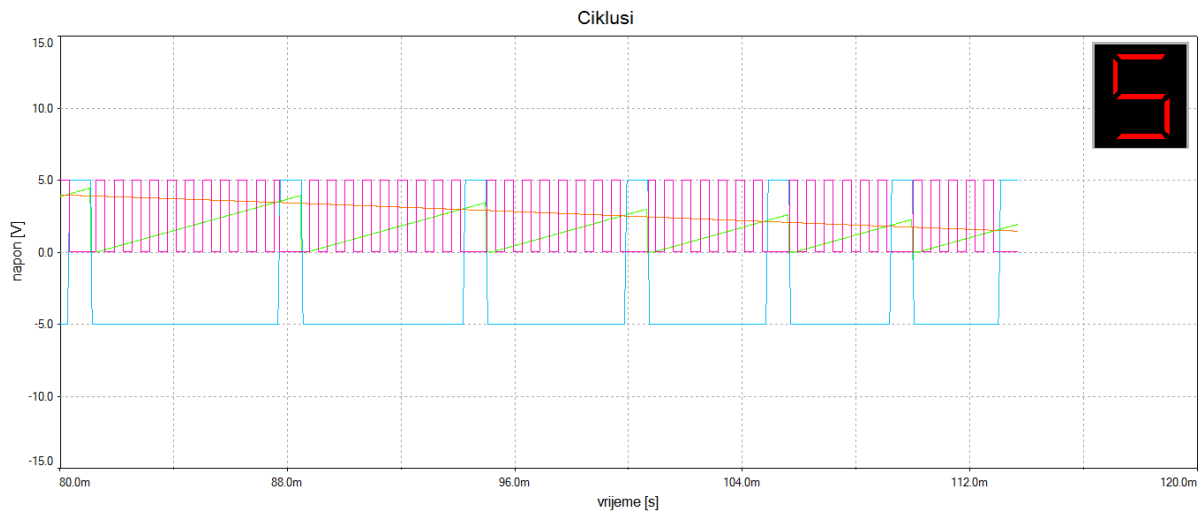
Opisana pretvorba naziva se pretvorbom jednostrukog nagiba koji je predstavljen rampom, tj. punjenjem kondenzatora. Pretvorba zahtijeva stabilnost i preciznost kondenzatora i komparatora. Dok napon rampe dostiže vrijednost napona ulaznog analognog signala, brojač broji impulse stabilnog takta. Pojavom impulsa koji daje komparator, brojač se resetira, kondenzator prazni te je krug spreman za novi ciklus. Opisani proces vidljiv je na slici 4.6.



**Slika 4.6.** *Pretvorba jednostrukog nagiba*

Brojač broji impulse stabilnog takta između pojave impulsa koje daje komparator, a rezultat se ispisuje na 4-bitnom digitalnom pokazniku. Uloga D-registra je spremanje stanja prethodnog ciklusa, tj. spremanje broja impulsa stabilnog takta koje je izbrojao brojač.

Na slici 4.7. prikazan je zaslon osciloskopa u vremenskom intervalu 80 ms do 120 ms. Vidljivo je 6 završenih ciklusa, a na digitalnom pokazniku je ispisano stanje zadnjeg ciklusa u kojem je brojač izbrojao 5 impulsa.



**4.7. Prikaz zaslona osciloskopa**

Što je razmak između impulsa koje daje komparator veći, to će se pojaviti više impulsa stabilnog takta, a vrijedi i obrnuto.

### 4.3. Proračun

Budući da je u simulaciji korišten 4-bitni digitalni pokaznik, period brojača računa se prema relaciji (4-1) gdje je  $t$  vremenski najdulji razmak između susjednih impulsa koje daje komparator, a  $N$  se računa prema relaciji (4-2) gdje  $n$  iznosi 4.

$$T = \frac{t}{N} \quad (4-1)$$

$$N = 2^n \quad (4-2)$$

Očitavanjem je utvrđeno da  $t$  iznosi 10 ms pa se uvrštavanjem vrijednosti dobije vrijednost perioda takta brojača  $T = 0.00625$  s, odnosno frekvencije  $f = 1.6$  kHz.

## ZAKLJUČAK

Cilj rada bila je izrada simulacijskog modela u Multisimu za modulaciju analognog signala u impulsni niz kojem je razmak između susjednih impulsa proporcionalan ulaznom naponu, a impulsni niz je bilo potrebno demodulirati primjenom vremensko-digitalnog pretvornika. Vremensko-digitalni pretvornik koristi se za pretvorbu vremenskog intervala u digitalni oblik. Razrađene su najčešće korištene arhitekture i navede su neke primjene. Impulsno frekvencijska demodulacija koristi se za demodulaciju frekvencije u krugu koji generira impulse. Simulacijom je realiziran proces modulacije analognog signala u impulsni niz i demodulacije impulsnog niza primjenom impulsno frekvencijske demodulacije. Na pozitivni ulaz komparatora doveden je signal rampe koju čine istosmjerni izvor i kondenzator, a na negativni ulaz unipolarni sinusni signal. Pretvorba, nazvana pretvorbom jednostrukog nagiba (engl. *Single-slope integration*), započinje punjenjem kondenzatora i u isto vrijeme brojač počinje brojati impulse stabilnog takta. Kad napon rampe dosegne razinu ulaznog signala, komparator zaustavlja brojač. Razmak između susjednih impulsa koje daje komparator bit će to veći što je vrijednost ulaznog analognog signala bliža vršnoj vrijednosti, a manji što je vrijednost bliža nuli. Na kraju pretvorbe krug ispražnjuje kondenzator i resetira brojač koji je spreman za idući ciklus. Konačan broj pojavljenih impulsa u prethodnom ciklusu spremljen je u D-registru te se ispisuje na digitalnom pokazniku. Izvedba zahtijeva pretvorbu s dobrom rezolucijom. Prednosti ovakve pretvorbe su jednostavnost izvedbe, a nedostaci potreba stabilnosti i preciznosti kondenzatora i komparatora. Navedeni nedostaci rješavaju se pretvorbom s dvostrukim nagibom (engl. *Dual-slope integration*).



## LITERATURA

- [1] P. Horowitz, W. Hill: The Art Of Electronics, Cambridge University Press, 1989.
- [2] M. J. dos Reis Gaspar Seabra Mota: Design and Characterization of CMOS High-Resolution Time-to-Digital Converters, Dissertação para a obtenção do Grau de Doutor em Engenharia Electrotécnica e de Computadores 2000.
- [3] <http://www.fpz.unizg.hr/ztos/PRSUS/Modulacija.pdf> (31. svibnja 2016.)
- [4] S. Henzler: Time-to-Digital Converters, Springer Science+Business Media, 2010
- [5] A. De Angleis, S. Dwivedi, P. Händel: Application of Time-to-Digital Converters to Radio-Frequency Distance Measurement, Time-to-Digital Converters (NoMe TDC), 2013 IEEE Nordic-Mediterranean Workshop on, str. 31-36, Perugia, 2013.
- [6] [http://www.ieee.hr/download/repository/DL01\\_08-09\\_Uvod.pdf](http://www.ieee.hr/download/repository/DL01_08-09_Uvod.pdf) (9. lipnja 2016.)
- [7] [http://www.andreas-schwoppe.de/ASIC\\_s/Schnittstellen/Data\\_Lines/body\\_modulation.html](http://www.andreas-schwoppe.de/ASIC_s/Schnittstellen/Data_Lines/body_modulation.html) (9. lipnja 2016.)
- [8] J. McNames: Pulse Frequency Demodulation Without Spike Detection, Conference Proceedings. 2nd International IEEE EMBS Conference on Neural Engineering, str. 229-232, Arlington, VA, 2005.
- [9] <http://www.ncbi.nlm.nih.gov/pmc/articles/PMC1291379/> (12. lipnja 2016.)

## POPIS KRATICA

AM – amplitudna modulacija (engl. *Amplitude Modulation*)

DLL – petlja zaključana kašnjenjem (engl. *Delay Locked Loop*)

DM – delta modulacija (engl. *Delta Modulation*)

DNL – diferencijalna nelinearnost (engl. *Differential Non-Linearity*)

FM – frekvencijska modulacija (engl. *Frequency Modulation*)

INL – integrala nelinearnost (engl. *Integral Non-Linearity*)

LSB – najmanji značajni bit (engl. *Least Significant Bit*)

MER – mikroelektrodno snimanje (engl. *Microelectrode Recording*)

PAM – impulsno amplitudna modulacija (engl. *Pulse Amplitude Modulation*)

PCM – impulsno kodna modulacija (engl. *Pulse Code Modulation*)

PDM – modulacija trajanja impulsa (engl. *Pulse Duration Modulation*)

PFDM – impulsno frekvencijska demodulacija (engl. *Pulse Frequency Demodulation*)

PFM – impulsno frekvencijska modulacija (engl. *Pulse Frequency Modulation*)

PLL – fazno zaključana petlja (engl. *Phase Locked Loop*)

PM – fazna modulacija (engl. *Phase Modulation*)

PPM – impulsno pozicijska modulacija (engl. *Pulse Position Modulation*)

PTM – impulsno vremenska modulacija (engl. *Pulse Time Modulation*)

PWD – impulsno širinska modulacija (engl. *Pulse Width Modulation*)

RTT – kašnjenje povratnog putovanja (engl. *Round-Trip Time*)

TAC – vremensko-amplitudni pretvornik (engl. *Time-to-Analogue Converter*)

TDC – vremensko-digitalni pretvornik (engl. *Time-to-Digital Converter*)

ToF – vrijeme proleta (engl. *Time of Flight*)

VCO – naponski kontroliran oscilator (engl. *Voltage Controlled Oscillator*)

## SAŽETAK

Vremensko-digitalni pretvornici koriste se za pretvorbu vremenskog intervala u digitalni oblik, najčešće binarni. Postoje mnoge izvedbe koje se usavršavaju vremenom, od vremensko-digitalnih pretvornika baziranih na brojačima, tehnikama s fazno zaključanom petljom ili linijom za kašnjenje te druge. Također pronalaze široku primjenu u fizici, masenoj spektrometriji, pri ultrazvučnim mjerenjima, u elektronici i drugdje gdje je potrebna analiza signala i pretvorba istih u digitalni oblik. Impulsno frekvencijska demodulacija slabo je zastupljena demodulacija zbog složene izvedbe i potrebnog stabilnog oscilatora. Demodulacija općenito predstavlja oporavak, detekciju ili ekstrakciju na prijemnoj strani. U radu je prikazan način rada vremensko-digitalnog pretvornika kome je prethodila modulacija analognog signala u impulsni niz. Analogni signal dovodi se na ulaz komparatora i uspoređuje s rampom koju čine istosmjerni izvor i kondenzator. Punjenjem kondenzatora započinje se pretvorba (pretvorba jednostrukog nagiba, engl. *Single-slope integration*) i u isto vrijeme brojač počinje brojati impulse stabilnog takta. Kad napon rampe dosegne razinu ulaznog signala, komparator daje impuls i tako zaustavlja brojač. Impulsni niz koji daje komparator je modulirani analogni signal. Na kraju pretvorbe krug ispražnjuje kondenzator i resetira brojač koji je spreman za idući ciklus. Izvedba je jednostavna i zahtijeva pretvorbu s dobrom rezolucijom.

Ključne riječi: vremensko-digitalni pretvornik, impulsno frekvencijska demodulacija, analogni signal, impulsni niz, sekvencijalni sklop, modulacija, demodulacija

## **ABSTRACT**

### Application of Time-to-Digital Converter for Pulse Frequency Demodulation

Time-to-digital converters are used to convert time intervals into digital form, mostly binary. There are many TDC architectures that are improving through time, from counter based TDCs to delay locked loop or phase locked loop architectures, etc. Moreover, they find application in physics, mass spectrometry, ultrasonic measurements, electronics and elsewhere where the signal analysis and its conversion into digital form is needed. Pulse frequency demodulation is poorly present because of the complex design and need of stable oscillator. Generally, demodulation means recovery, detection or extraction at the receiving side. In this paper the mode of TDC is shown preceded by the modulation of the analogue signal to pulse wave. The analog signal is compared with a ramp consisting of a DC source and a capacitor. Conversion starts with charging the capacitor and is called a single-slope integration. At the same time counter starts counting pulses of a stable clock. When the voltage ramp reaches the level of the input signal, the comparator provides the pulse and thus stops the counter. The pulse wave given by the comparator is a modulated analogue signal. At the end of the conversion circuit discharges the capacitor and resets the counter which is ready for the next cycle. Implementation is simple and requires conversion with a good resolution.

Keywords: time-to-digital converter, pulse frequency demodulation, analogue signal, pulse wave, sequential circuit, modulation, demodulation

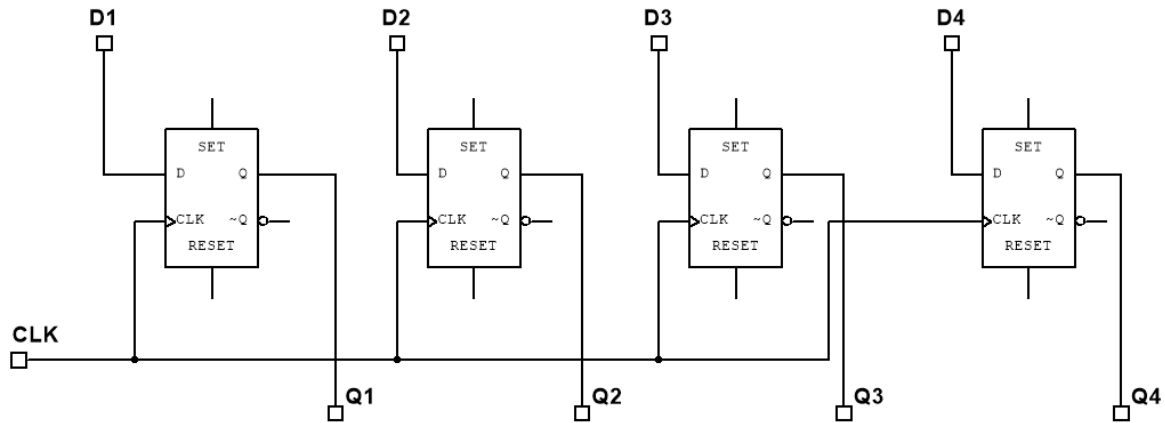
## ŽIVOTOPIS

Ljubica Bosanac rođena je 24.8.1994. u Osijeku. U Valpovu završava osnovnu školu i opću gimnaziju u sklopu Srednje škole Valpovo gdje se isticala izvrsnim ocjenama i izvannastavnim aktivnostima. 2013. godine se upisuje na Elektrotehnički fakultet Osijek, danas Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek, te se narednu godinu opredjeljuje za smjer Komunikacije i informatika. Tri semestra bila je demonstrator na kolegijima Fizika 1 i Fizika 2. U akademskoj godini 2014./2015. i 2015./2016. dobila je stipendiju Nacionalne zaklade za potporu učeničkom i studentskom standardu u kategoriji za deficitarna zanimanja. Na 37. obljetnici Elektrotehničkog fakulteta Osijek nagrađena je priznanjem i novčanom nagradom za uspjeh kao student s najboljim prosjekom ocjena na godini i smjeru. U akademskoj godini 2015./2016. polazila je Microsoftovu Software StartUp Akademiju i s timom se plasirala na finale koje se održalo u Poreču u sklopu WinDays16 konferencije. Trenutno odrađuje praksu u BambooLab-u, softverskoj tvrtki za web development i digitalni marketing. Zanimaju je znanost, nove tehnologije i frontend development, a hobi joj je sviranje klavira.

# PRILOZI

## Prilog 1

Na slici 3.1. nalazi se shema D registra korištenog u simulaciji. U potpoglavlju 4.1. shema D registra sadržana je u hijerarhijskom bloku „D\_registar“.



Slika 3.1. D registar

Shema se sastoji od 4 D bistabila međusobno povezana signalom takta. Na ulaze D1, D2, D3 i D4 spajaju se stanja brojača Q1, Q2, Q3 i Q4 iz Priloga 2. Stanja registra Q1, Q2, Q3 i Q4 spajaju se na 4-bitni digitalni pokaznik.